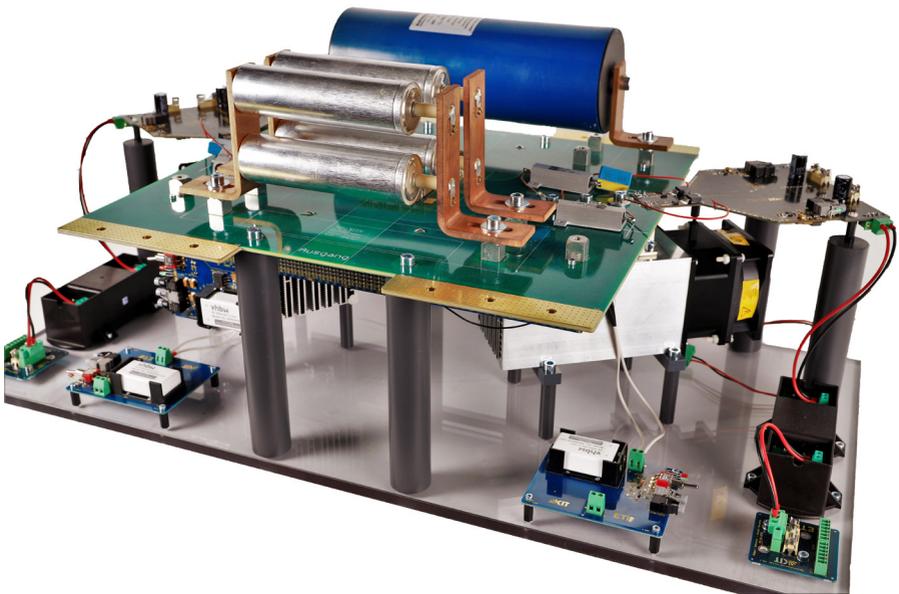


Stefan Christoph Mersche

---

# Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters für Mittelspannungsanwendungen

---





Stefan Christoph Mersche

Der Quasi-n-Level Betrieb des Flying Capacitor  
Umrichters für Mittelspannungsanwendungen



# Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters für Mittelspannungsanwendungen

von  
Stefan Christoph Mersche

Karlsruher Institut für Technologie  
Elektrotechnisches Institut

Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters  
für Mittelspannungsanwendungen

Zur Erlangung des akademischen Grades eines Doktors der Ingenieur-  
wissenschaften (Dr.Ing.) von der KIT-Fakultät für Elektrotechnik und  
Informationstechnik des Karlsruher Instituts für Technologie (KIT)  
genehmigte Dissertation

von Stefan Christoph Mersche, M.Sc.

Tag der mündlichen Prüfung: 17. Mai 2023

Hauptreferent: Prof. Dr.-Ing. Marc Hiller

Korreferent: Prof. Dr.-Ing. Marco Liserre (Christian-Albrechts-Universität)

#### Impressum



Karlsruher Institut für Technologie (KIT)  
KIT Scientific Publishing  
Straße am Forum 2  
D-76131 Karlsruhe

KIT Scientific Publishing is a registered trademark  
of Karlsruhe Institute of Technology.  
Reprint using the book cover is not allowed.

[www.ksp.kit.edu](http://www.ksp.kit.edu)



*This document – excluding parts marked otherwise, the cover, pictures and graphs –  
is licensed under a Creative Commons Attribution-Share Alike 4.0 International License  
(CC BY-SA 4.0): <https://creativecommons.org/licenses/by-sa/4.0/deed.en>*



*The cover page is licensed under a Creative Commons  
Attribution-No Derivatives 4.0 International License (CC BY-ND 4.0):  
<https://creativecommons.org/licenses/by-nd/4.0/deed.en>*

Print on Demand 2024 – Gedruckt auf FSC-zertifiziertem Papier

ISBN 978-3-7315-1315-5

DOI 10.5445/KSP/1000161160





# Vorwort

Diese Dissertation ist während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Elektrotechnischen Institut (ETI) des Karlsruher Instituts für Technologie (KIT) entstanden. Es war eine Zeit von wissenschaftlicher Freiheit in Forschung und Lehre mit vielen Höhen und Tiefen. In den Jahren am Institut gab es viele Möglichkeiten meine persönlichen Kompetenzen und Fähigkeiten weiterzuentwickeln. Dabei war das Aufgabenspektrum sehr vielseitig und in manchen Bereichen sehr umfangreich, sehr arbeitsintensiv und auch sehr nervenaufreibend. In dieser Zeit war ein ständiger Wandel am Institut und so durfte ich sehr viele Mitarbeitende und Studierende am KIT kennen lernen. Bei der Arbeit und meinen vielen verschiedenen Aufgaben am Institut war es mir nie langweilig und die Arbeit war nie einseitig.

Nach dieser Zeit möchte ich mich bei einigen Personen bedanken. Für die Möglichkeit der Promotion und die Funktion als Hauptreferent möchte ich mich bei Prof. Dr.-Ing. Marc Hiller bedanken. Bei Prof. Dr.-Ing. Marco Liserre möchte ich mich für die Übernahme des Korreferats bedanken.

Bei meinem Bürokollegium in den Jahren - M. Schnarrenberger, E. Specht, F. Sommer, D. Schulz und S. Knierim - möchte ich mich für die zahlreichen amüsanten Stunden und anregenden Diskussionen im Büro bedanken. Das Kollegium in den letzten Monaten möchte ich nicht vergessen - F. Hoffmann, F. Rehm und B. Jux.

Besonders möchte ich mich bei D. Bräckle, P. Himmelmann, F. Stamer, L. Stefanski, R. Schwendemann, M. Brodatzki und M. Schnarrenberger für die zahlreichen Hilfestellungen, die Unterstützung und sehr gute Zusammenarbeit, in den Jahren meiner Tätigkeit am Institut, bedanken.

Nicht zu vergessen, gilt mein Dank P. Kiehle und B. Schmitz-Rode für die gute Zusammenarbeit in der Weiterentwicklung der Software des ETI-SOC-Systems am Institut.

Ebenso gilt mein besonderer Dank den Kollegen in der Werkstatt für die Unterstützung bei den Projekten in diesen Jahren. Auch bei sehr schwierigen und ambitionierten Vorhaben in unterschiedlichen Bereichen der Infrastruktur- oder Forschungsvorhaben wurde immer ein gemeinsamer Weg gefunden.

Bei R. Schreier und C. Laeske möchte ich mich für die langjährige Unterstützung durch ihre studentische Hiwi-Tätigkeit und ihre Mitarbeit durch ihre studentischen Abschlussarbeiten bei meiner Forschung bedanken.

Die freundschaftliche Umgangsform zwischen den Mitarbeitenden am Institut war sehr schön und die mehrheitlich gute Zusammenarbeit in den Jahren hat mich gefreut. Viele Erlebnisse mit vielen Mitarbeitenden aus dieser Zeit werden wohl länger bei mir in Erinnerung bleiben.

Die Exkursionen und Konferenzbesuche waren in der Zeit die schöneren Momente. Besonders der letzte Konferenzbesuch am anderen Ende der Welt zusammen mit J. Stoß und A. Liske war eine besondere Zeit.

Zuletzt und nicht zu vergessen, möchte ich mich bei meiner Familie bedanken für die Unterstützung und Geduld während meines Studiums und meiner Promotion. Bei meiner Mutter möchte ich mich im Besonderen für das Korrekturlesen meiner Dissertation bedanken.

Eine Promotion ist nicht nur eine Tätigkeit, sondern ein persönlicher Entwicklungsprozess, der nicht beim Verlassen der Arbeitsstätte endet, sondern zu Gedankenprozessen in allen Lebenslagen des beruflichen und privaten Lebens führt.

Stefan Christoph Mersche, Karlsruhe im Juni 2023

# Kurzfassung

Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters (FICs) ist eine optimierte Betriebsweise eines Multilevel-Umrichters. Im Rahmen dieser Arbeit wurde der Fokus auf dem Quasi-Zwei-Level-Betrieb (Q2LB) gelegt und der Quasi-Drei-Level-Betrieb (Q3LB) wurde ebenfalls kurz betrachtet. Zur Einordnung der Arbeit wird eine kurze Übersicht des Stands der Technik bei Multilevel-Umrichtern mit einer zugehörigen Gruppierung präsentiert.

Weiter wird allgemein der Quasi-n-Level Betrieb eines Multilevel-Umrichters mit Vor- und Nachteilen einschließlich einer Übersicht an bisher veröffentlichten Forschungsergebnissen vorgestellt. Dabei ergab sich der Flying Capacitor Umrichter (FIC) als Topologie als die erfolgversprechendste Option. Beim Flying Capacitor Umrichter (FIC) mit dem Q2LB ist ein nicht unerheblicher Teil der Veröffentlichungen im Rahmen dieser Dissertation entstanden. Ein Vergleich des Q2LBs vom Modular Multilevel Converter (MMC) und FIC ist dabei inbegriffen.

Im Hauptteil des Werks wird der Q2LB und Q3LB des FICs erläutert. Dazu wird die Theorie mit Auslegung der wichtigsten Leistungskomponenten präsentiert und anhand von Simulationsergebnissen verdeutlicht. Ebenso werden die Regelung, die Modulation und die Symmetrierungsalgorithmen für die Kondensatorspannungen erklärt. Bei den Symmetrierungsalgorithmen wird die Funktionsweise und die unterschiedlichen Auswirkungen der verschiedenen Algorithmen dargestellt.

Zur Validierung der Theorie des Q2LBs des FICs wurde ein Prototyp aufgebaut und der entworfene Hardwareaufbau für Mittelspannung wird beschrieben. Das Konzept des PEBBs wird erläutert und mit allen wichtigen Komponenten und Funktionsgruppen vorgestellt. Das realisierte dreiphasige Umrichtersystem mit der zugehörigen Signalverarbeitung wird ebenfalls erläutert. Ein wichtiger Teil des Prototyps ist die Struktur

der Signalverarbeitung und die implementierten Funktionen an unterschiedlicher Stelle.

Da es bisher keine Mittelspannungsumrichter am ETI gab, wird der in den letzten Jahren geplante und aufgebaute Prüfplatz für hochdynamische Mittelspannungsumrichter beschrieben. Die mit dem realisierten Hardwareaufbau generierten Messergebnisse werden bei der Inbetriebnahme einphasig mit Niederspannung und dreiphasig mit Niederspannung gezeigt und erläutert. Im extra entworfenen Prüfplatz erzeugte Messergebnisse mit Mittelspannung wurden ebenfalls analysiert. Mit den Messergebnissen des Quasi-Zwei-Level-Betriebs (Q2LBs) wird gezeigt, dass sich durch diese Betriebsweise das  $\frac{du}{dt}$  und die Überspannungen am Phasenausgang im Vergleich zu einem vergleichbaren Zwei-Level Umrichter verringern lassen.

# Inhaltsverzeichnis

<b>Vorwort</b>	<b>i</b>
<b>Kurzfassung</b>	<b>iii</b>
<b>1 Einleitung</b>	<b>1</b>
1.1 Ziele der Arbeit . . . . .	3
1.2 Gliederung der Arbeit . . . . .	4
1.3 Wissenschaftliche Beiträge . . . . .	6
<b>2 Stand der Technik</b>	<b>9</b>
2.1 Übersicht über Multilevel-Topologien . . . . .	10
2.1.1 Neutral Point Clamped (NPC) . . . . .	12
2.1.2 Flying Capacitor Umrichter (FIC) . . . . .	14
2.1.3 Cascaded H-Bridge (CHB) . . . . .	18
2.1.4 Modular Multilevel Converter (MMC) . . . . .	20
2.2 Betrieb des Flying Capacitor Umrichters . . . . .	26
2.2.1 Funktionsweise der Topologie . . . . .	27
2.2.2 Konventionelle Symmetrierung und Modulation . . . . .	32
<b>3 Der Quasi-n-Level Betrieb eines Multilevel-Umrichters</b>	<b>39</b>
3.1 Idee des Quasi-Zwei-Level Betriebs . . . . .	40
3.2 Vorteile des Quasi-Zwei-Level Betriebs . . . . .	42
3.3 Übersicht bisheriger Forschung bei verschiedenen Multilevel-Umrichtern . . . . .	47
3.3.1 Neutral Point Clamped (NPC) . . . . .	47
3.3.2 Flying Capacitor Umrichter (FIC) . . . . .	47
3.3.3 Modular Multilevel Converter (MMC) . . . . .	49

3.4	Quasi-Zwei-Level Betrieb des Modulare Multilevel Umrichters . . . . .	51
3.4.1	Prinzip beim Quasi-Zwei-Level Betrieb des Modulare Multilevel Umrichters . . . . .	51
3.4.2	Auslegung der Bauteile bei Quasi-Zwei-Level Betrieb des Modulare Multilevel Umrichters . . . . .	53
3.5	Vergleich Quasi-Zwei-Level-Betrieb bei FIC und MMC . . . . .	55
3.5.1	Exemplarischer Vergleich Q2LB FIC mit Q2LB MMC . . . . .	55
3.5.2	Resümee Q2LB des MMCs und FICs . . . . .	58
<b>4</b>	<b>Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters</b>	<b>61</b>
4.1	Der Quasi-Zwei-Level Betrieb des Flying Capacitor Umrichters . . . . .	61
4.1.1	Regelung des Umrichters im Quasi-Zwei-Level Betrieb . . . . .	63
4.1.2	Modulationsprinzip des Quasi-Zwei-Level Betriebs . . . . .	65
4.1.3	Symmetrierungsalgorithmen der Kondensatorspannungen . . . . .	67
4.1.4	Vergleich der Symmetrierungsalgorithmen mit Simulationsergebnissen . . . . .	78
4.1.5	Betriebspunkt Leerlauf . . . . .	83
4.1.6	Vorladung der Kondensatoren . . . . .	85
4.1.7	Auslegung der Bauelemente . . . . .	87
4.2	Der Quasi-Drei-Level-Betrieb des Flying Capacitor Umrichters . . . . .	92
4.2.1	Modulationsprinzip des Quasi-Drei-Level Betriebs . . . . .	92
4.2.2	Symmetrierungsalgorithmus der Kondensatorspannungen . . . . .	93
4.2.3	Auslegung der Bauelemente . . . . .	95
4.2.4	Simulationsergebnisse des Quasi-Drei-Level Betriebs . . . . .	98
<b>5</b>	<b>Der Hardwareprototyp für den Q2LB des FICs</b>	<b>103</b>
5.1	Die Leistungszelle – der „PEBB“ . . . . .	103
5.1.1	Konzept . . . . .	106
5.1.2	Bauelemente . . . . .	106
5.1.3	Mechanische Konstruktion . . . . .	109
5.1.4	Funktionsgruppen . . . . .	119
5.1.5	Zusätzliche Beschaltung . . . . .	127
5.2	Der dreiphasige 7-Level FIC . . . . .	132
5.2.1	DC-Zwischenkreis . . . . .	132

5.2.2	Ausgangsstrommessung . . . . .	137
5.3	Das Signalverarbeitungssystem . . . . .	139
5.3.1	Komponenten der Signalverarbeitung . . . . .	140
5.3.2	Signalplan . . . . .	142
5.3.3	Struktur der Implementierung . . . . .	143
5.3.4	Interrupt basierte Softwareimplementierung . . . . .	145
5.3.5	Kompensation der Totzeit bei Kondensatorspannungsmessung . . . . .	147
5.3.6	Ausgangsstromregelung . . . . .	149
<b>6</b>	<b>Der Prüfplatz für hochdynamische Mittelspannungsumrichter</b>	<b>151</b>
6.1	Konzept des Prüfplatzes . . . . .	153
6.2	Komponenten des Prüfplatzes . . . . .	155
6.2.1	MV-Netzteil des Prüfplatzes . . . . .	156
6.2.2	MV-Lastdrossel des Prüfplatzes . . . . .	156
6.2.3	Trenntransformatoren des Prüffelds . . . . .	158
6.2.4	Erdungsdraufscharter des Prüfplatzes . . . . .	158
6.2.5	Leitstand des Prüffelds . . . . .	158
<b>7</b>	<b>Messergebnisse</b>	<b>159</b>
7.1	Stationärer einphasiger Betrieb . . . . .	159
7.2	Stationärer dreiphasiger Betrieb . . . . .	166
7.2.1	Dreiphasiger Betrieb mit Niederspannung mit 5-Level	167
7.2.2	Dreiphasiger Betrieb mit Niederspannung mit 7-Level	181
7.2.3	Dreiphasiger Betrieb mit Mittelspannung mit 7-Level	184
7.2.4	Dreiphasiger Betrieb mit Mittelspannung mit 7-Level mit größerer Ausgangsfrequenz . . . . .	193
7.2.5	Verwendete Messtechnik bei den dreiphasigen Messungen . . . . .	193
7.3	Dynamischer dreiphasiger Betrieb mit Mittelspannung . . . . .	194
7.3.1	Stationäres Verhalten . . . . .	194
7.3.2	Dynamische Ausgangsstromveränderung . . . . .	197
7.3.3	Dynamische Zwischenkreisspannungsveränderung . . . . .	200
<b>8</b>	<b>Zusammenfassung und Ausblick</b>	<b>203</b>
	<b>Formelsymbol und Abkürzungsverzeichnis</b>	<b>207</b>
	<b>Abbildungsverzeichnis</b>	<b>213</b>

<b>Tabellenverzeichnis</b>	<b>219</b>
<b>Literaturverzeichnis</b>	<b>221</b>

# Kapitel 1

## Einleitung

In den letzten Jahrzehnten wurde die Leistungselektronik immer verbreiteter und wird auch in der Zukunft immer mehr an Bedeutung gewinnen. Dies liegt insbesondere am zunehmenden Umbau unserer Infrastruktur der Energieversorgung, also der Erzeugung elektrischer Energie aus regenerativen Energiequellen [1], sowie dem Elektrifizieren des Transportsektors [2]. Photovoltaik-Anlagen auf Gebäuden und Ladeinfrastruktur von Elektroautos sind Beispiele in der Niederspannung, welche die wachsende Anzahl an leistungselektronischen Betriebsmitteln im elektrischen Versorgungsnetz unter anderem repräsentieren. Weitere Anwendungen werden bei der Sektor Kopplung von Wärme, Transport und elektrischer Energie in der Zukunft folgen [3]. Die Speicherung elektrischer Energie in Heimspeichersystemen wird ebenfalls zunehmend ausgebaut werden. In all diesen Bereichen ist Leistungselektronik eine Schlüsseltechnologie. Zum Erreichen der energiepolitischen Ziele [4], welche von der Bundesregierung für den Klima- und Umweltschutz beschlossen wurden, ist eine Veränderung der derzeitigen Energieflüsse nötig. Das hat nicht nur Konsequenzen in den Niederspannungsverteilnetzen, sondern wird sich auch in den Mittelspannungsverteilnetzen auswirken. Der Energiefluss wird sich nicht mehr von wenigen großen Erzeugern bzw. Kraftwerken zu den dezentralen Verbrauchern einstellen. Die Erzeugung wird zukünftig zu wesentlichen Teilen dezentral im Versorgungsnetz integriert sein. Die Einspeisung der regenerativen Energien erfolgt im Wesentlichen in unterschiedlichen Netzebenen. In den Niederspannungsverteilnetzen werden

mehr Photovoltaikanlagen mit geringer Leistung integriert. Photovoltaikanlagen mit großer Leistung und einzelne Windkraftanlagen werden an die Mittelspannungsverteilnetze angeschlossen. Windkraftanlagenparks mit großer Leistung werden in die Hochspannungsübertragungsnetze angebunden. Bei Windkraftanlagenparks im Meer (offshore) wird diese Anbindung über Hochspannungsgleichstromübertragung (HGÜ) realisiert.

Vor allem bei Mittelspannungsumrichtern werden sich die installierte Leistung und die Anforderungen an das Netzverhalten erhöhen. Zudem wird sich deren Anzahl auf Grund von Netzkupplungen, Sektor Kopplungen, Anbindung von Wind- und Solarkraftwerken und die Integration von lokalen DC-Netzen u.a. deutlich erhöhen.

Auch Antriebe größerer Industrieanlagen mit einer Leistung von mehreren Megawatt, welche direkt an die Mittelspannung angeschlossen sind, werden sich verändern. Bisher sind solche leistungselektronischen Systeme meist mit Diodengleichrichtern als alleiniger Verbraucher an das Versorgungsnetz angeschlossen. Es gibt bereits Lösungen mit aktiven Leistungshalbleitern, welche einen bidirektionalen Leistungsfluss ermöglichen. Somit können diese Lösungen Netzdienstleistungen, wie Blindleistungsausgleich und Kurzschlussleistung, zur Verfügung stellen. Allerdings haben die bidirektionalen Lösungen einen geringeren Wirkungsgrad als die Diodengleichrichter und werden bisher wenig verwendet. Allerdings muss die Leistungselektronik zunehmend Netzdienstleistungen übernehmen und ihren Beitrag zur Netzstabilität leisten.

In diesem Zusammenhang werden unter Mittelspannung alle Systemspannungen größer 1000 VAC oder 1500 VDC und bis zu 35 kVAC verstanden [D1]. In dieser Spannungsebene kommen in der Regel Multilevel-Umrichter zum Einsatz, da die Sperrspannung von einzelnen Leistungshalbleitern derzeit nicht ausreichend ist. Diese Umrichter besitzen bei einer Multilevel-Betriebsweise viele große passive Komponenten, welche kostenintensiv sind.

Allerdings bieten sich durch die kommerzielle Einführung von 1,2kV-Leistungshalbleitern auf Basis von Siliziumkarbid (SiC) neue Möglichkeiten zum Verkleinern der passiven Komponenten für Mittelspannungsumrichter. Die 1,2kV-Leistungshalbleiter auf SiC werden durch die steigende Elektrifizierung häufiger verwendet und sind somit zu einem verfügbaren Massenprodukt geworden. Dagegen sind Halbleiter mit sehr hohen Sperrspannungen ein weniger nachgefragtes Produkt und damit verhältnismäßig teurere Halbleiter. Daher wird untersucht, ob Umrichter mit

geringen Anzahlen an Ausgangsstufen und wenigen Halbleitern mit hohen Sperrspannungen durch Umrichter mit größerer Ausgangsspannungsstufenanzahl und geringerer Sperrspannung der einzelnen Leistungshalbleiter ersetzt werden können. Aus diesem Grund stehen Ansätze für neue Betriebsweisen zum Einsatz von Multilevel-Umrichtern mit mehr Halbleitern, welche sich als Umrichter mit geringen Ausgangsspannungsstufenanzahlen verhalten, im Fokus der Forschung.

## 1.1 Ziele der Arbeit

Bei der Optimierung der Mittelspannungsumrichter sind die Ziele kleinere passive Komponenten bei gleichbleibenden Netzrückwirkungen und gleicher Effizienz des Umrichtersystems. Im Rahmen dieser Dissertation wurde daher der Ansatz des Quasi-n-Level-Betriebs eines Multilevel-Umrichters betrachtet. Dieser Ansatz stellt einen möglichen Ersatz für einen Umrichter mit geringen Ausgangsspannungsstufenanzahlen mit wenigen Halbleitern mit hohen Sperrspannungen dar. Die untersuchte Topologie ist der Flying Capacitor Umrichter (FIC) und es wurden der Quasi-Zwei-Level-Betrieb (Q2LB) und Quasi-Drei-Level-Betrieb (Q3LB) betrachtet. Die Betriebsweise des Q2LBs des FICs wurde simulativ und mit einem dafür entwickelten Hardwareprototyp untersucht.

Es wurde mit Messungen validiert, dass die Kapazität mit dem Q2LB signifikant reduziert werden kann. Weiter wurde demonstriert, dass das Konzept des Q2LBs in der Mittelspannung angewendet werden kann. Ein Nachweis sollte erfolgen, dass die Überspannung und die Spannungsänderung am Ausgang des Umrichtersystems entsprechend gering ist, trotz des Einsatzes von schnell schaltenden Leistungshalbleitern. Damit der Q2LB untersucht werden konnte, war es zuerst nötig, einen Symmetrierungsalgorithmus mit Modulation für den Betrieb zu entwickeln. Bisher waren nur für den Multilevel-Betrieb des FICs Symmetrierungsalgorithmen und Modulationen bekannt. Bei den ersten simulativen Untersuchungen war die Bestimmung der mindestens notwendigen Kapazität der Kondensatoren im FIC eine Erweiterung des bisherigen Wissensstandes.

Die Demonstration des Konzepts sollte dreiphasig in der Mittelspannung durchgeführt werden. Daher wurde das erste dreiphasige Umrichtersystem für den Q2LB des FICs mit einer DC-Spannung von größer 1500 V entwickelt und aufgebaut.

Bei den messtechnischen Untersuchungen hat sich gezeigt, dass die Überspannung der schnell schaltenden SiC-Halbleiter signifikant klein ist. Es ist mit dem Q2LB möglich, die notwendige Kapazität der Kondensatoren innerhalb der Topologie beim FIC zu reduzieren. Davon unabhängig kann die Schaltfrequenz der Halbleiter zur Minimierung der Ausgangsfilter oder der Optimierung des Wirkungsgrades des gesamten Umrichtersystems entsprechend gewählt werden. Eine Schaltfrequenz von 10 kHz ist mit den eingesetzten Halbleitern beim Hardwareprototypen realisiert worden, was im Vergleich zu bisherigen Mittelspannungsumrichtern um den Faktor fünf größer ist.

## 1.2 Gliederung der Arbeit

Die Dissertation besteht neben der Einleitung aus sieben weiteren Kapiteln. Zuerst wird in Kapitel 2 eine Übersicht an Multilevel-Topologien vorgestellt. Dabei werden die wichtigsten Multilevel-Topologien kurz beschrieben. Genauso wird der konventionelle Betrieb des FICs mit Funktionsweise, Modulation und Symmetrierung erläutert.

In Kapitel 3 wird beschrieben, was das Neuartige am Quasi-n-Level-Betrieb ist und warum dieser in den Fokus der Forschung gerückt ist. Ebenso wird ein Überblick über die bisherigen Untersuchungen bei den verschiedenen Multilevel-Topologien mit dieser Betriebsweise aufgezeigt. Der Quasi-n-Level-Betrieb kann mit jeder Multilevel-Topologie verwendet werden, allerdings gibt es Topologien, welche sich besser eignen. Es wurde ein Vergleich zwischen dem Q2LB des Modular Multilevel Converters (MMCs) und dem Q2LB des FICs beschrieben. Der Vergleich mit dem MMC wurde gemacht, da der MMC in unterschiedlichen Einsatzmöglichkeiten seit einigen Jahren Gegenstand vieler Forschungsarbeiten ist. Der FIC wurde bisher wenig verwendet, hat im Vergleich zum MMC beim Q2LB jedoch einige Vorteile.

In Kapitel 4 wird die Regelung, das Modulationsprinzip mit Symmetrierung der Kondensatorspannungen und die Auslegung der Bauteile des Q2LBs und Q3LBs des FICs ausgeführt. Zuerst wird der Q2LB in Abschnitt 4.1 beschrieben. Dabei werden anhand der Struktur des regelungstechnischen Strukturbilds die einzelnen Teile des neuartigen Betriebs erläutert. Für den neuartigen Betrieb wurden neue Symmetrierungsalgorithmen benötigt, welche hier beschrieben werden. Ebenso wird ein

Vergleich der unterschiedlichen veröffentlichten Symmetrierungsalgorithmen der Kondensatorspannungen vorgestellt. Die größte Herausforderung bei dieser Betriebsweise ist die Integration der Symmetrierung in die Ansteuerung der Leistungshalbleiter bzw. der Modulation. Im folgenden Abschnitt 4.2 wird der Q3LB beschrieben, der nur eine Änderung in der Modulation des Symmetrierungsalgorithmus und der Auslegung einzelner Komponenten zum Q2LB beinhaltet.

In Kapitel 5 wird die entwickelte Hardware von der Leistungszelle bis zum dreiphasigen 7-Level-Aufbau beschrieben. Es wird das Konzept, die Auslegung der einzelnen Komponenten, die integrierten Funktionsgruppen und die Validierungsmessungen der Leistungszelle vorgestellt. Aus den einzelnen Leistungszellen wurde der dreiphasige 7-Level-Aufbau realisiert. Die Anordnung der Komponenten im Gesamtsystem, die Auslegung des zentralen Zwischenkreises und die Systemintegration wird beschrieben. Die eingesetzte Hardware wird von der am Institut entwickelten Signalverarbeitung gesteuert und die dafür verwendete Signalverarbeitungsstruktur vorgestellt.

Für die Validierung des Umrichtersystems war ein entsprechender Prüfplatz notwendig. Am Institut existierten bisher ausschließlich Prototypen für Niederspannung. Daher wurde in der Zeit der wissenschaftlichen Tätigkeit für den Mittelspannungsprototypen ein dafür notwendiger Prüfplatz für Mittelspannung geplant und realisiert. Der im Rahmen dieser Dissertation entstandene Prüfplatz zum Vermessen des Hardwareprototyps wird in Kapitel 6 vorgestellt. Das Konzept, die einzelnen Komponenten und die räumliche Struktur werden erläutert. Die wichtigsten Leistungsdaten für das Prüffeld sind die maximale Zwischenkreisspannung eines Prüflings von 12 kV und der dauerhafte maximale Ausgangsstrom von 500 A.

Die entstandenen Messergebnisse des Q2LBs werden zuerst mit Niederspannung und danach mit Mittelspannung in Kapitel 7 präsentiert. Dabei sind der Quasi-Zwei-Level-Verlauf der Phasenspannung und die Verläufe der Kondensatorspannungen die wichtigsten Elemente. Eine Analyse der Symmetrierungsalgorithmen und die Validierung der geringen Überspannungen werden dabei vorgestellt. Die Dynamik der neuen Betriebsweise wurde ebenfalls mit Messungen validiert.

Den Abschluss bilden eine Zusammenfassung und ein Ausblick in Kapitel 8. Die Erkenntnisse dieser Dissertation sind darin zusammengefasst. Im Ausblick wird beschrieben, welche Forschungsthemen auf dieser Dissertation aufbauen könnten.

## 1.3 Wissenschaftliche Beiträge

Im Forschungsgebiet der Dissertation wurden in [E1] ein Symmetrierungsalgorithmus und das Einsparpotential der Kondensatoren im Umrichter beim FLC mit dem Q2LB präsentiert. Die entwickelte Leistungszelle (PEBB) wurde mit ersten Messergebnissen in [E2] veröffentlicht. Der selbst entwickelte Symmetrierungsalgorithmus wurde mit zeitgleich veröffentlichten Algorithmen verglichen und dieser Vergleich wurde in [E3] präsentiert. In dieser Veröffentlichung wurde auch ein Algorithmus zum Vorladen des FLCs gezeigt. Der Hardwareprototyp in dreiphasiger Ausführung mit Signalverarbeitungsstruktur und Regelungsstruktur wurde in [E4] vorgestellt. Dieser Prototyp ist der erste FLC-Aufbau in der Mittelspannung, welcher für den Quasi-n-Level-Betrieb optimiert aufgebaut wurde. Neben dem FLC gibt es den Q2LB auch beim MMC. Diese beiden Topologien mit der Betriebsweise des Q2LBs wurden in [E5] verglichen. Abschließend wurde in [E6] eine Zusammenfassung bisheriger Veröffentlichungen und eine Auswahl der dreiphasigen Messungen des Q2LBs mit Mittelspannung präsentiert.

Neben der Forschung im Bereich der Dissertation sind Beiträge bei Ansätzen zum Einsatz eines Modular Multilevel Converters (MMCs) in Inselnetzen [E7] und dynamischer Regelung des MMCs in [E8] entstanden. Der MMC ist ein Multilevel-Umrichter mit großer Anzahl an Spannungsstufen und somit ideal geeignet für den Einsatz als netzbildenden Umrichter oder zur Kompensation von Netzharmonischen und Blindleistung.

Die Steuerung und Regelung von leistungselektronischen Systemen wird immer komplexer und erfordert daher höhere Dynamiken. Aus diesem Grund wurde am Institut eine neue Generation der Signalverarbeitung entwickelt. Die Verbesserung der Kommunikationsmöglichkeiten und Visualisierung waren dabei mein Hauptbeitrag. Das neue ETI-Signalverarbeitungssystem wurde in [E9] präsentiert.

Im Rahmen dieser Dissertation wurden in unterschiedlichen Bereichen, neben den Veröffentlichungen, noch studentische Arbeiten betreut. Im Forschungsbereich des Quasi-n-Level-Betriebs des FLCs wurden mit den studentischen Arbeiten [S1], [S2], [S3], [S4] und [S5] unterschiedliche Aspekte betrachtet und realisiert. In [S1] wurde der konventionelle Multilevel-Betrieb betrachtet. Der erste Prototyp der Leistungszelle wurde in [S2] aufgebaut. Der einphasige Betrieb des FLCs mit der

Leistungszelle wurde in [S3] und [S4] untersucht. Die dreiphasige Betriebsweise des FLCs wurde in [S5] betrachtet.

Neben Abschlussarbeiten im Forschungsbereich der Dissertation wurden in den anderen Forschungsbereichen - Erforschung des MMCs am Versorgungsnetz und an Inselnetzen mit den Themenschwerpunkten Netz-synchronisation, Netzkupplung und netzseitige Stromrichterregelung - die Abschlussarbeiten [S6], [S7], [S8], [S9] und [S10] angeleitet. Darüber hinaus wurden in dem Bereich der Signalverarbeitung und Weiterentwicklung des Monitor Control Tools des Instituts die Arbeiten [S11], [S12] und [S13] betreut, wobei es sich beim Monitor Control Tool um das selbst entwickelte Steuerungs- und Auslesetool für die ETI-Signalverarbeitungssysteme handelt.

Darüber hinaus ist die Lehre ein wichtiger Teil der Aufgaben am Institut. Bei der Abschlussarbeit [S14] wurde die Entwicklung eines Konzepts zur Demonstration eines leistungselektronischen Antriebssystems betrachtet. Ein Laborversuch zur Vermessung der Asynchronmaschine wurde mit der Abschlussarbeit [S15] realisiert.



# Kapitel 2

## Stand der Technik

In diesem Kapitel wird ein kurzer Überblick über den Stand der Technik bei Multilevel-Topologien gegeben, welche für die Mittelspannung geeignet sind. Unter Multilevel wird hier verstanden, dass mehr als zwei Spannungsniveaus pro Phase gestellt werden können. Allerdings ist die meistverwendete Topologie bei Spannungszwischenkreisumrichtern eine Zwei-Level-Topologie.

Bei einem dreiphasigen System ist die Drehstrombrücke der Standard-Zwei-Level-Umrichter. Dabei sind die Einsatzmöglichkeiten dieser Topologie begrenzt durch die möglichen Sperrspannungen der eingesetzten Leistungshalbleiter. Die höchste kommerziell erhältliche Spannungsklasse eines Insulated-Gate Bipolar Transistors (IGBTs) sind 6,5 kV. Diese Spannungsklasse wird von vielen Herstellern angeboten und hat sich als Standard etabliert. Bei anderen Halbleitermaterialien, wie Siliziumkarbid (SiC), gibt es Forschungsvorhaben für Leistungshalbleiter mit Sperrspannungen größer als 10 kV [5]. Allerdings sind solche Leistungshalbleiter bisher nicht kommerziell erhältlich. Bei der Drehstrombrücke mit 6,5 kV-Leistungshalbleitern sind maximal Zwischenkreisspannungen  $U_{zk}$  bis 4 kV möglich. Damit würden Netzspannungen  $U_{Netz}$  bis zu 3 kV erreicht werden. Im Bereich der Mittelspannung sind Spannungen  $U_{Netz}$  bis zu 20 kV und darüber hinaus üblich.

Um mit einer Zwei-Level-Topologie größere Spannungen als  $U_{zk} = 4$  kV zu erreichen, gibt es die Möglichkeit der Reihenschaltung von Leistungshalbleitern. Dabei ist ein grundlegendes Problem die Aufteilung der Spannung auf die einzelnen Halbleiter. Für IGBTs und SiC-Metal Oxide

Semiconductor Field-Effect Transistors (MOSFETs) gibt es unterschiedliche Ansätze in Veröffentlichungen. Grundlegend gibt es die Möglichkeit durch externe Beschaltungen oder einem aktiven Gate-Treiber die Spannungsverteilung zu beeinflussen. Veröffentlichte exemplarische Ansätze bei IGBTs sind in [6] und [7] beschrieben. Dabei werden beide Möglichkeiten der Beeinflussung der Spannungsverteilung verwendet. Bei SiC-MOSFETs gibt es Ansätze zu aktiven Gate-Treiber Regelungen wie in [8] und mit einer zusätzlichen Beschaltung der Halbleiter in [9]. Die Konzepte über die Reihenschaltung von Halbleitern mit größerer Anzahl haben sich nicht, bis auf eine Ausnahme, kommerziell durchgesetzt. Die Firma ABB hat unter dem Begriff HVDC-light eine Reihenschaltung von IGBTs im Presspack-Gehäuse angeboten [10]. Ein Umrichtersystem mit  $\pm 150\text{kV}$  wurde entwickelt. Der erste Prototyp wurde ab 1997 zwischen Hellsjön and Grängesberg mit einer Leistung von 3 MW betrieben. Bei Multilevel Topologien wird die Aufteilung der Spannungen auf die einzelnen Halbleiter in der Topologie mit mehreren verteilten Energiespeichern realisiert. Dabei sind in den letzten Jahrzehnten verschiedenste Topologien entwickelt worden.

## 2.1 Übersicht über Multilevel-Topologien

Im Folgenden wird eine kurze Übersicht der wichtigsten Arten von Multilevel-Topologien vorgestellt. Dabei werden die Multilevel-Topologien, wie sie in Abb. 2.1 gezeigt werden, in vier Hauptgruppen eingeteilt. Zuerst in die Gruppen mit zentralem Zwischenkreis und mit verteilten Zwischenkreisen. Danach wird die Gruppe der Topologien mit zentralem Zwischenkreis unterteilt in die Topologien mit geteiltem zentralen Zwischenkreis und die Topologien, welche zusätzliche Kondensatoren beinhalten. Die Gruppe mit verteilten Zwischenkreisen wird in die Topologien mit Einspeisung in die verteilten Zwischenkreise und Topologien ohne Einspeisung in die verteilten Zwischenkreise unterschieden. Es gibt in der Literatur auch andere Sortierungen. Die hier beschriebene wurde anhand üblicher Unterscheidungen am ETI zusammengestellt.

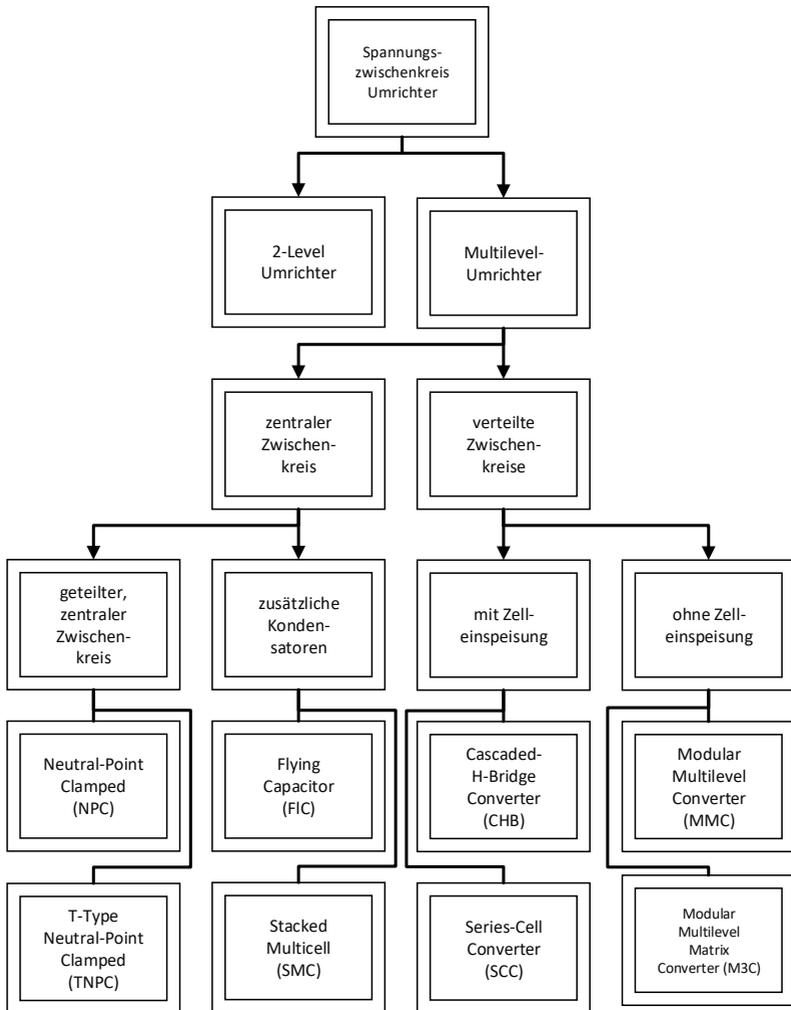


Abbildung 2.1: Eine Übersicht über die verschiedenen Multilevel-Topologien

### 2.1.1 Neutral Point Clamped (NPC)

Der NPC wurde 1981 bereits in [11] vorgestellt. Diese Topologie ist eine weitverbreitete Drei-Level-Topologie mit einem zentralen, geteilten Zwischenkreis, die in Abb. 2.2 dargestellt ist. Dazu ist der zentrale Zwischenkreis in zwei Kondensatoren in Serie aufzuteilen. An diesen Mittelpunkt werden die Dioden für das dritte Ausgangsspannungslevel angeschlossen. Wegen dieses Anschlusses wird diese Art des Multilevel-Umrichters so bezeichnet. Der zentrale Zwischenkreis wird von allen Phasen gemeinsam genutzt und kann somit bei einer dreiphasigen Ausführung deutlich kleiner als im einphasigen Aufbau ausgelegt werden. Eine Phase besteht aus vier Leistungshalbleitern, wobei in der Mitte der Phasenausgang angeschlossen wird. Zusätzlich sind die Mittelpunkte der oberen und unteren Halbbrücken, mit jeweils einer Diode, mit dem Mittelpunkt des Zwischenkreises verbunden. Durch die Dioden und die zusätzlichen Leistungshalbleiter, im Vergleich zum Zwei-Level-Umrichter, kann das dritte Spannungsniveau generiert werden.

Letztendlich gibt es unterschiedlichste Varianten dieser Topologie, wie den T-Type Neutral Point Clamped (TNPC). Anstelle von Dioden wird hier ein aktiver Leistungshalbleiter zum Zuschalten der zusätzlichen Stufe verwendet. Innerhalb dieser Gruppe gibt es auch Topologien mit vier oder fünf Leveln und mehr Ausgangsspannungsniveaus pro Phase. Bei allen Topologievarianten teilen sich die Spannungsbelastungen gleichmäßig auf die Halbleiter auf. Die Verluste in den Halbleitern unterscheiden sich jedoch, da sie vom jeweiligen Modulationsgrad abhängen [12].

Wie bei allen Multilevel-Topologien müssen die Kondensatorspannungen auf einem bestimmten Sollwert gehalten werden. Bei dem NPC in Drei-Level-Ausführung ist das  $\frac{U_{zk}}{2}$ , damit sich die Spannung über die eingesetzten MOSFETs gleichmäßig aufteilt. Bei dieser Topologie wird die Symmetrierung durch Variation der Schaltkombinationen mit Beteiligung des dritten Spannungsniveaus erreicht. Wenn das Null-Spannungsniveau gestellt wird, fließt der Ausgangsstrom durch einen der zwei Teile des geteilten Zwischenkreises. Die Aufteilung des Ausgangsstroms auf die zwei Teile des Zwischenkreises muss gleichmäßig sein, damit die Spannungsaufteilung gleichmäßig ist.

In der Literatur verwendete Multilevel-Modulationen bei dieser Topologie sind Phase Disposition (PD), Alternated Phase Opposition Disposition (APOD) und Phase Opposition Disposition (POD) [12]. Keine dieser Modulationen hat gegenüber den anderen Modulationen klare Vorteile. Bei

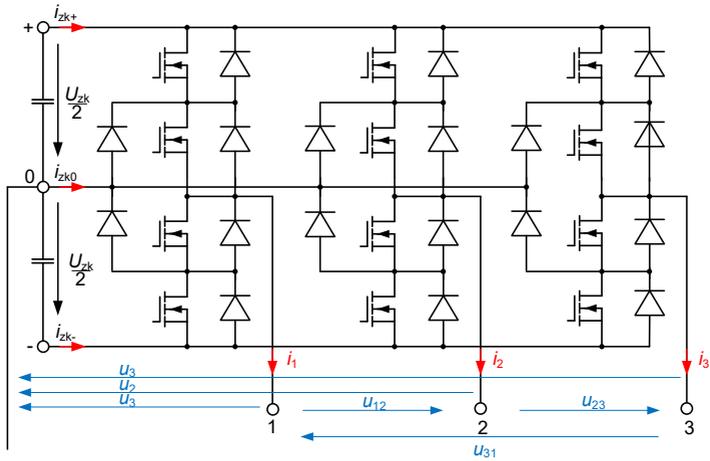


Abbildung 2.2: Neutral Point Clamped (NPC) mit MOSFETs nach [11] in drei-phasiger Ausführung

jeder Anwendung muss anhand der Anforderungen entschieden werden, welche Modulation dafür besser geeignet ist. In aktueller Forschung wurde bei einem T-Type Neutral Point Clamped (TNPC) eine Optimierung der Symmetrierung am ETI betrachtet und die Erkenntnisse in [13] veröffentlicht. Ein neuartiges Verfahren zur Schaltzustandswahl, im Vergleich zu den bisher erwähnten trägerbasierten Modulationsverfahren, wurde dabei präsentiert. Es wurde ein virtueller Vector eingeführt, welcher sich aus zwei benachbarten Schaltzuständen ohne Fluss des Ausgangsstroms durch den geteilten Zwischenkreis ergibt. Damit kann der Ausgangsstrom durch den Mittelpunkt des geteilten Zwischenkreises reduziert werden. Weiter gibt es noch den Aktive Neutral Point Clamped (ANPC), in welchem, im Vergleich zum NPC, die Dioden durch aktive Halbleiter ersetzt werden. Für die Symmetrierung der geteilten Zwischenkreisspannung gibt es dadurch mehr Freiheitsgrade. Eine Besonderheit des ANPC ist die Möglichkeit, durch die aktiven Verbindungen zum geteilten Zwischenkreis, die Verluste der einzelnen Halbleiter aktiv zu beeinflussen [14]. Dabei wird ausgenutzt, dass es möglich ist, die gleiche Spannungsstufe mit unterschiedlichen Schaltkombinationen zu stellen. So ist es möglich, die Schaltfrequenz der einzelnen Halbleiter unterschiedlich zu wählen.

### 2.1.2 Flying Capacitor Umrichter (FIC)

Der Flying Capacitor Umrichter (FIC) wurde 1992 in [15] zuerst präsentiert. Die einphasige Ausführung als 5-Level-FIC wird in Abb. 2.3 gezeigt. Wie beim NPC gibt es einen zentralen Zwischenkreis, der von allen Phasen genutzt werden kann. Zusätzlich zu dem Zwischenkreiskondensator existieren weitere Kondensatoren mit unterschiedlichen Sollspannungswerten pro Phase. Die Sollwerte der zusätzlichen Kondensatoren sind identisch in jeder Phase. Die Sollwerte der zusätzlichen Kondensatoren sind identisch in jeder Phase. Die zusätzlichen Kondensatoren verbinden immer zwei korrespondierende Anschlüsse der Leistungshalbleiter. Bei dieser Topologie ist ersichtlich, dass für ein zusätzliches Spannungsniveau immer die gleiche Anzahl an Bauelementen hinzugefügt werden muss. Allgemein gilt: Ein  $N$ -Level FIC ( $N \in \mathbb{N}$ ) besteht aus  $2 \cdot (N - 1)$  Leistungshalbleiterschaltern und  $(N - 2)$  Kondensatoren, zusätzlich zum Zwischenkreiskondensator. Durch die Struktur dieser Topologie lässt sich eine Modularisierung erreichen, da immer gleiche Baugruppen für eine größere Stufenanzahl hinzugefügt werden müssen. Diese identischen Baugruppen werden im folgenden Power Electronic Building Block (PEBB) genannt.

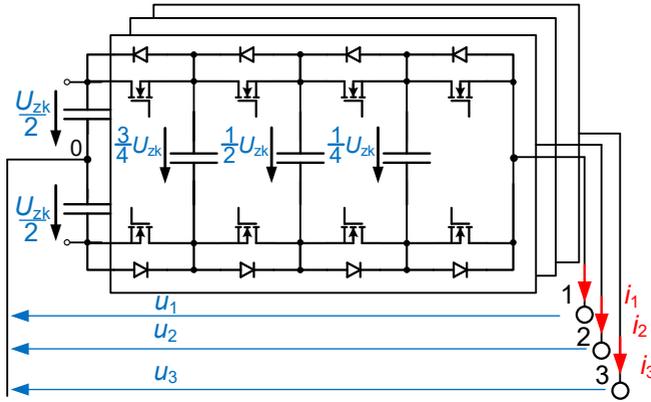


Abbildung 2.3: einphasiger 5-Level-Flying Capacitor Umrichter (FIC) nach [15]

Die Kondensatorspannungswerte können nach Gleichung (2.1) berechnet werden.

$$U_{C,\text{nom},i} = U_{zk} \cdot \frac{N - 1 - i}{N - 1} \quad i \in [1 \dots (N - 2)] \quad (2.1)$$

Durch die unterschiedlichen Kondensatorspannungswerte wird erreicht, dass sich die Spannungsbelastungen gleichmäßig auf die Leistungshalbleiter aufteilen. Zum Erreichen der unterschiedlichen Ausgangsspannungsniveaus werden unterschiedliche Kondensatoren in den stromführenden Pfad geschaltet. Diese Erzeugung der Multilevel-Spannungen ist grundlegend anders im Vergleich zum NPC.

Beim Betrieb des FICs müssen die Kondensatorspannungen innerhalb eines Toleranzbandes um den jeweiligen Sollwert gehalten werden, um eine Zerstörung der Halbleiter durch eine unzulässige Spannungsverteilung zu vermeiden. Dies wird mit Hilfe eines Symmetrierungsalgorithmus erreicht, der Teil der Modulation des Umrichters ist. Aus der Literatur sind dabei für den konventionellen Betrieb die Phase Disposition (PD) und Alternated Phase Opposition Disposition (APOD) bekannt.

Die Symmetrierung erfolgt bei diesen Verfahren durch die feste Zuordnung von Halbleitern zu einzelnen Trägern bei einer sinusförmigen Ausgangsleistung. Ein neueres Symmetrierungsprinzip mit Raumzeigermodulation wurde in [16] präsentiert. Dabei werden in Abhängigkeit der Kondensatorspannungsabweichungen die jeweils verwendeten Raumzeiger variiert. Weiter gibt es einen direkten Symmetrierungsalgorithmus mit einer direkten Schaltzustandswahl vom ETI entwickelt und in [17] veröffentlicht. Dieses Prinzip gibt vor, dass in Abhängigkeit der Kondensatorspannungsabweichungen bei den jeweiligen Ausgangsspannungsstufen ein bestimmter Schaltzustand gewählt wird. Ein neuer Ansatz zur Integration der Symmetrierung in die Regelung wurde in [18] vorgestellt. Dabei wird die Ausgangsregelung und die Modulation mit Symmetrierung nicht mehr einzeln betrachtet.

Grundsätzlich hat diese Topologie den Nachteil, dass die Anzahl der Schaltkombinationen mit der Anzahl an Stufen mit  $2^{(N-1)}$  pro Phase steigt und sich dabei auch die mögliche Anzahl an Schaltkombinationen bei gleichem Ausgangsspannungsniveau erhöht. Der Aufwand für die Symmetrierung der Kondensatorspannungen und der Modulation steigt nicht linear mit der Anzahl an Ausgangsspannungsstufen. Ein weiterer Nachteil ist, dass die verschiedenen Kondensatoren alle auf verschiedene Sollwerte vorgeladen werden müssen. Diese Topologie wurde in Forschung und Industrie bisher nur mit bis zu neun Spannungsstufen betrachtet.

Auch bei dieser Topologie gibt es Varianten in der Literatur, wie den Cascaded-Flying-Capacitor (CFIC), welcher in [19] präsentiert wurde. Weitere Varianten sind der Full-Bridge-Flying-Capacitor (FBFIC) aus [20] oder der Symmetric-Flying-Capacitor (SFIC) aus [21] und [22]. Weitere Erklärungen zum FIC und dem konventionellen Multilevel-Betrieb sind in Abschnitt 2.2 gegeben.

### **Stacked-Multicell Converter (SMC)**

Der SMC ist eine direkte Weiterentwicklung des FICs und wurde in [23] vorgestellt. Abbildung 2.4 stellt einen 5-Level-SMC dar. Bei gleicher Stufenanzahl werden weniger Kondensatoren benötigt als beim FIC [12]. Die geteilten Kondensatoren bei dieser Topologie müssen genauso auf ihren Spannungssollwerten gehalten werden. Dafür wird ein Symmetrierungsalgorithmus verwendet.

Dabei wird auf die gleichen Prinzipien, wie beim FIC, zurückgegriffen. Ein einfacher Ansatz ist es, den 5-Level-SMC als 3-Level-FIC mit

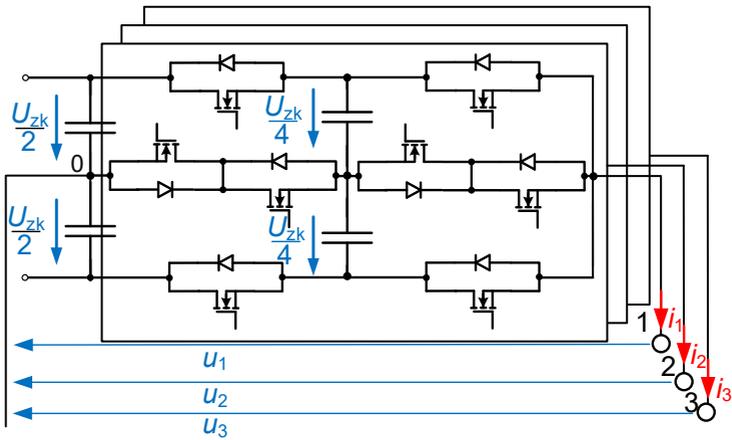


Abbildung 2.4: einphasiger 5-Level-Stacked-Multicell Converter (SMC) nach [23]

mehreren Trägerverfahren nach APOD oder PD Prinzip zu betreiben. Dabei wird jeder der zwei gleichen Baugruppen des 5-Level-SMCs die Trägersignale einer Drei-Level-Modulation dem FIC zugeordnet. Bei den Symmetrierungen mit trägerbasierten Modulationen wird die Symmetrie der Schaltzustände und dem damit verbundenen Mittelwert der Kondensatorströme von Null bei den einzelnen Kondensatoren genutzt. Bei einer großen Modulationsfrequenz  $f_c$  im Vergleich zu einer kleinen Ausgangsfrequenz bildet sich trotzdem ein niederfrequenter Spannungsrippel bei sinusförmigen Ausgangsströmen aus. Der Ausgangsstrom ändert sich innerhalb einer Modulationsperiode  $T_m$  gering, was zu dieser Schwebung führt.

Zur Lösung gibt es andere Ansätze zur Unterdrückung der niederfrequenten Spannungsrippel in den Kondensatorspannungen wie in [24] und [25]. Des Weiteren ist diese Topologie auch für nicht symmetrische Netzspannungen mit Netzfehlern in [26] betrachtet und eine dafür optimierte Regelung vorgestellt worden.

### 2.1.3 Cascaded H-Bridge (CHB)

Bei der CHB werden Leistungszellen auf der AC-Seite in Serie geschaltet und jede dieser Leistungszellen verfügt über eine eigene Einspeisung. Letzteres ist der topologische Unterschied zu einem MMC. Bei dieser Struktur wird die Einspeisung in den Leistungszellen mit einem Mittelfrequenz-Transformator realisiert. Dabei hat sich der Begriff Cascaded H-Bridge (CHB) für diese Struktur in der Forschung durchgesetzt. Eine Struktur der CHB mit einer Dual Active Bridge (DAB) DC/DC-Wandler, als Beispiel der Einspeisung, wird in Abb. 2.5 gezeigt. Dabei wird für die Einspeisung jeder Zelle ein eigener Transformator genutzt. Die Realisierung der Einspeisung ist genauso mit anderen DC/DC-Wandler-Topologien mit Transformatoren möglich. Jedoch muss jeder der Transformatoren für die maximal auftretende Systemspannung isoliert werden.

Bei der CHB handelt es sich in der Regel um eine Serienschaltung von Vollbrücken, welche einen Zweig bzw. Phase bildet. Jede der Phasen unterliegt einer Leistungspulsation mit doppelter Ausgangsfrequenz, da kein zentraler Zwischenkreis zum Leistungsausgleich existiert. Da es sich um bidirektionale Verbindungen zwischen den einzelnen Leistungszellen der Zweige bzw. Phasen handelt, wird die Leistungspulsation mit der übertragenen Leistung der Transformatoren ausgeglichen. Somit müssen die Transformatoren für die maximale Übertragungsleistung ausgelegt

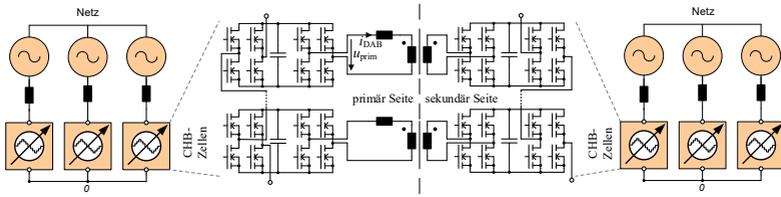


Abbildung 2.5: Netzkupplung mit CHB mit DAB DC/DC-Wandler als bidirektionale Einspeisung der Zellen

werden und werden nicht mit konstanter Leistung betrieben. Falls die DC/DC-Wandler mit konstanter Leistung betrieben werden, muss die Leistungspulsation mit den Kondensatoren in den Leistungszellen gepuffert werden. Zur Konsequenz hat dies, dass die Kommutierungsspannung der eingesetzten Halbleiter sehr stark schwankt.

Weiter gibt es bei sinusförmigen Ausgangsgrößen der CHB nicht eine gleichmäßige Ausnutzung der Leistungszellen. Bei maximaler Aussteuerung werden alle Leistungszellen verwendet, bei geringerer Aussteuerung werden weniger verwendet. Für eine gleichmäßige thermische Belastung der Zellen müssen die Zellen bei der Modulation durchgewechselt werden. Die Struktur CHB mit Dual Active Bridge (DAB) als DC/DC-Wandler wurde in [E10] für die Anbindung einer multi-phasen elektrischen Maschine an ein dreiphasiges Mittelwechselspannungsnetz oder an ein Mittelspannungsgleichspannungsnetz analysiert. Diese Topologie mit einer DAB wurde in [27] mit sekundärseitiger DC-Verbindung anstelle einer zweiten CHB betrachtet. Die Anwendung dieser Topologie ist die Kopplung von AC- und DC-Netzen sowie AC- und AC- Netzen.

Bei den aktuellen Forschungsvorhaben wird im Vergleich zum Series Cell Converter untersucht, wie die CHB und der zugehörige DC/DC-Wandler mit Transformator betrieben werden kann, sodass die Leistungsschwankungen in den einzelnen Komponenten verringert werden. Die Kompensation der Leistungsschwankungen kann zu kleineren notwendigen Kapazitäten der Kondensatoren in den jeweiligen Komponenten und zu einem höheren Wirkungsgrad der Topologie führen. Bei einer Netzkopplung mit einer CHB gibt es viele Freiheitsgrade in der Betriebsführung.

Allerdings ist es nicht leicht, mit vielen Leistungshalbleitern und vielen hochfrequenten Transformatoren im Vergleich zu einem leistungsgrößerem niederfrequenten Transformator die gleiche Ausfallsicherheit zu erreichen. Jedenfalls ist diese aktuell Gegenstand der Forschung mit noch offenem Ergebnis.

### **Series Cell Converter (SCC)**

Die Bezeichnung Series Cell Converter (SCC) ist eine Bezeichnung, welche in der Literatur am ETI [28] verwendet wird. Bei Siemens wird diese Topologie als PERFECT HARMONY GH180 bezeichnet [D2]. Die klassische Struktur eines solchen Umrichters wird in Abb. 2.6 gezeigt. Dabei werden Leistungszellen auf der AC-Seite in Serie geschaltet und jede dieser Leistungszellen verfügt über eine eigene Einspeisung. In dieser Abbildung wird die Einspeisung der Zellen mit einem 50 Hz-Transformator mit vielen sekundärseitigen Wicklungssystemen und daran angeschlossenen Gleichrichtern realisiert. Die Leistungszellen bestehen aus Vollbrücken. Der Einsatz eines 50 Hz-Transformators ist der Unterschied zur CHB. Diese Gruppe der Multilevel-Umrichter verfügt immer über eine Potentialtrennung innerhalb der Topologie. Denn jede Leistungszelle arbeitet auf einem anderen Potentialniveau bzw. ändert dieses während des Schaltens der Halbleiter. In der gezeigten Leistungszelle ist nur ein passiver Gleichrichter dargestellt, eine Drehstrombrückenschaltung als bidirektionaler Umrichter auf der Netzseite ist jedoch genauso möglich. Bei dieser Topologie handelt es sich um einen einphasigen Umrichter in jeder Phase, weshalb eine Leistungsschwankung in den Leistungszellen auftritt. Diese Leistungsschwankung muss mit dem Kondensator in den Leistungszellen oder der Einspeiseleistung ausgeglichen werden.

### **2.1.4 Modular Multilevel Converter (MMC)**

Der Modular Multilevel Converter (MMC) wurde 2002 national in [30] bzw. 2003 international in [31] vorgestellt. Diese Topologie in der klassischen Form ist in Abb. 2.7 gezeigt. Der Umrichter besteht in dreiphasiger Ausführung aus sechs sogenannten Zweigen, die sich wiederum aus einer Serienschaltung von Zellen zusammensetzen. Die ursprünglichen Zellen bestanden aus einer Halbbrücke mit zugehörigem Kondensator. Eine Weiterentwicklung sind Zellen mit Vollbrücken mit zugehörigem Kondensator. Die Zweige mit Vollbrücken im Vergleich zu Zweigen mit Halbbrücken

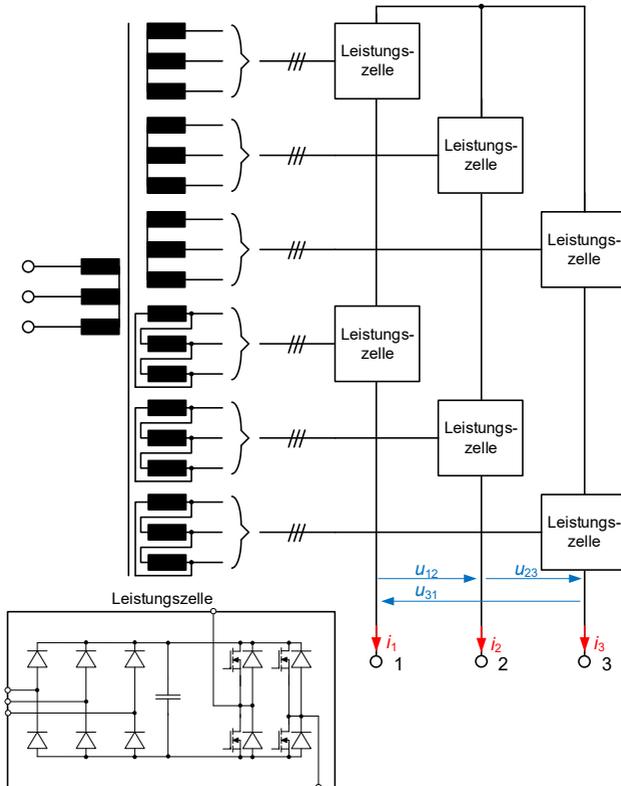


Abbildung 2.6: 5-Level-Series Cell Converter aus [28]

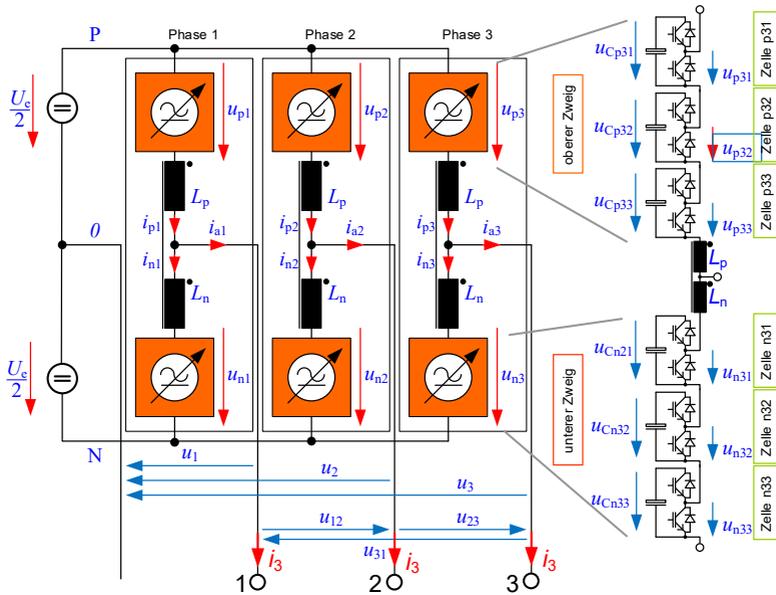


Abbildung 2.7: MMC mit sechs Zweigen aus [29]

besitzen einen erweiterten Stellbereich der Zweigspannung. Dieser ermöglicht es, dass die DC-Spannung am Eingang kleiner als die AC-Spannung am Ausgang sein kann. Weiter kann anstelle einer DC-Spannung auch eine Wechselspannung an der Eingangsseite gestellt werden.

Diese Topologie wird mit sehr großen Zellanzahlen pro Zweig realisiert. Der große Vorteil dieser Topologie ist, dass jede Zelle im Umrichter identisch aufgebaut ist. Somit lässt sich ein großer Spannungs- und Leistungsbereich mit dieser Topologie mit identischen Leistungshalbleitern lediglich durch Änderung der Zellanzahl realisieren. Weiter lässt sich die Ausfallwahrscheinlichkeit dieser Topologie durch redundante Zellen im Umrichter bei integrierten Bypass-Schaltern am Zellausgang verringern. Abhängig von der Anzahl der Zellen ( $M_{\text{zweig}}$ ) pro Zweig kann eine  $N$ -stufige Spannung pro Phase bei Halbbrückenzellen gestellt werden. Dabei gilt  $N = 2 \cdot (M_{\text{ac}} - 1)$  - wobei es gilt  $M_{\text{zweig}} = M_{\text{ac}} + M_{\text{dc}}$ . In der Regel ist die Anzahl der für die Wechselspannung  $M_{\text{zweig}}$  und Gleichspannung  $M_{\text{dc}}$  verwendeten Zellen pro Zweig gleich groß. Dabei wird angenommen, dass die Gleichspannungsamplitude und Wechselspannungsamplitude gleich groß sind. Unter dieser Annahme kann die Formel Ausgangsspannungsstufenanzahl zu  $N = M_{\text{zweig}} - 1$  vereinfacht werden.

Auch bei dieser Topologie müssen die Kondensatorspannungen der einzelnen Zellen innerhalb eines Zweiges angeglichen werden. Mit der Sortierung der Zellen mit unterschiedlichen Algorithmen wird dies erreicht. Das Prinzip aller Algorithmen ist, dass die Zellen, welche die negative größte Abweichung zum Sollwert haben, am längsten bei positiver Zelleistung eingeschaltet werden. Die Zelle mit der nächstkleineren Abweichung am zweitlängsten usw. Es werden nur Zellen verwendet, wenn diese zum Stellen der Zweigspannung benötigt werden. Bei negativer Zelleistung wird zuerst die Zelle mit größter positiver Abweichung eingeschaltet und danach die Zelle mit der nächstkleineren Abweichung usw. Dabei sollen die zu großen Kondensatorspannungen bei negativer Zelleistung entladen werden. Die Zelleistung ist nach Gleichung (2.2) definiert und wird aus der jeweiligen Kondensatorspannung  $u_{c\ p,x,y}$  und dem Zweigstrom  $i_{p,y}$  berechnet.

$$p_{\text{zell},x,y} = i_{p,y} \cdot u_{c\ p,x,y} \quad x \in [1\dots n], y \in [1\dots 3] \quad (2.2)$$

Da bei dieser Topologie keine Einspeisung in den Zellen existiert und die Zweige untereinander keinen gemeinsamen Zwischenkreiskondensator zum Leistungsausgleich zwischen den Phasen besitzen, muss dieser

Leistungsausgleich durch die Zellkondensatoren ausgeglichen werden oder aktiv durch einen Leistungsfluss zwischen den Phasen. Die geringfügigen Abweichungen der einzelnen Zellen und Zweige sorgt für unterschiedliche Leistungsaufteilung zusätzlich zur Leistungsschwankung mit doppelter Ausgangsfrequenz. Beim MMC wird der Leistungsausgleich durch die Kondensatoren möglichst reduziert, damit die notwendige Kapazität reduziert werden kann. Der Leistungsausgleich zwischen den Zweigen wird durch Ströme zwischen den Phasen und Zweigen mit Spannungskomponenten der gestellten Zweigspannung, die weder am Eingang noch am Ausgang wirksam sind, erreicht. Die für den Betrieb notwendige Regelung des Leistungsausgleichs zwischen den Phasen und Zweigen wird beim MMC als Symmetrierungsregelung bezeichnet. Die Regelung der Zweig-Energien und die Modulation mit Sortierung der Zellen innerhalb der Zweige, sind sehr komplex und es gibt mehrere Lösungen dafür.

In [29], [32] und [33] wurde der Betrieb des MMCs untersucht. Ein Ansatz für einen generischen N-Phasen MMC zur Analyse und Regelung wurde in [34] präsentiert. Die Dissertation [35] hat sich mit einem neuen Anwendungsgebiet der MV-DC Anwendungen des MMCs beschäftigt. Allerdings gibt es bei dieser Topologie unterschiedliche Ausführungen. Eine besondere Kopplung für dreiphasige Netze mit Potentialtrennung mit MMC ist in [36] beschrieben. Von zwei Phasen werden die vier Zweiginduktivitäten magnetisch gekoppelt und bilden einen Überträger für die Leistung zwischen den Netzen. Eine ältere Variante des MMCs mit Vollbrücken in Serie verschaltet ohne eigene Einspeisung wurde als dreiphasiger STATCOM in [37] vorgestellt.

### **Modular Multilevel Matrix Converter (M3C)**

Der Modular Multilevel Matrix Converter (M3C) ist eine Abwandlung des klassischen MMCs. Es handelt sich um eine Kombination des Matrix-Direktumrichters mit MMC-Zweigen als Ausführung der Schaltelemente. Dabei handelt es sich um eine Topologie mit neun Zweigen. Diese Topologie koppelt eine dreiphasige Eingangsspannung mit einer dreiphasigen Ausgangsspannung ohne eine Wandlung zu einer Gleichspannung miteinander. Eine Abbildung ist in Abb. 2.8 gezeigt. In [38] wurde eine Systemanalyse und Regelung vorgestellt.

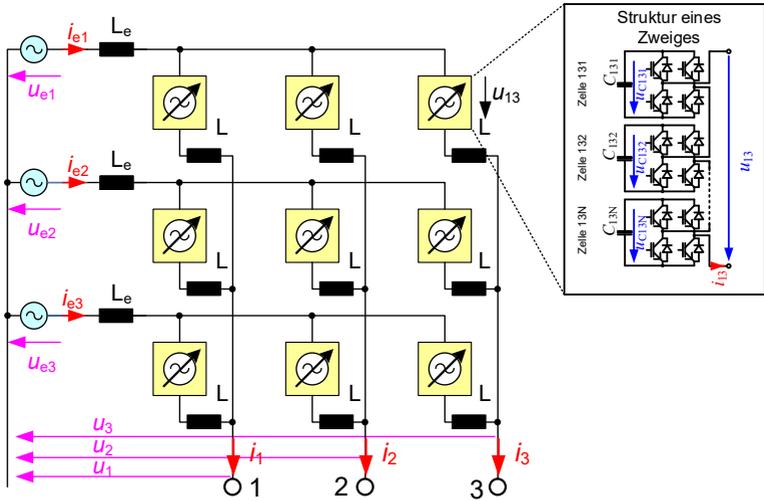


Abbildung 2.8: M3C mit neun Zweigen aus [38]

## 2.2 Betrieb des Flying Capacitor Umrichters

In Abschnitt 2.1.2 wurde bereits die Topologie vorgestellt. Im Folgenden werden die notwendigen Grundlagen zur Topologie und dem konventionellen Betrieb des FICs zum Verständnis der späteren Kapitel erläutert. Eine wichtige Anforderung bei Multilevel-Umrichtern ist die gleichmäßige Spannungsaufteilung auf die einzelnen Halbleiter. Allgemein kann die Kommutierungsspannung beim FIC mit Gleichung (2.3) berechnet werden. Dabei werden die Kondensatorspannungen nach Gleichung (2.1) vorausgesetzt. Gleichzeitig ist diese Spannung die Differenz zwischen zwei Spannungsniveaus der Multilevel-Ausgangsspannung  $u_{\text{phase}}$ .

$$U_{\text{kom}} = \frac{U_{\text{zk}}}{(N - 1)} \quad (2.3)$$

Eine sehr wichtige Bedingung beim FIC ist, dass im Betrieb nicht die zwei Halbleiter, welche den Plus- und Minuspol zweier benachbarter Kondensatoren verbinden, zeitgleich eingeschaltet werden. Wenn diese korrespondierenden Halbleiter gleichzeitig eingeschaltet wären, dann würden die benachbarten Kondensatoren parallelgeschaltet und die unterschiedlichen Kondensatorspannungen gleichen sich instantan an. Dies kann zur Zerstörung der geschalteten Halbleiter durch den zu großen Ausgleichsstrom zwischen den Kondensatoren bzw. einer zu hohen anliegenden Spannung an den anderen Halbleitern führen. Daher spricht man beim FIC bei den jeweiligen korrespondierenden Halbleitern, der sogenannten Kommutierungszelle, immer nur von einem Zustand dieser zwei Halbleiter. Im normalen Betrieb kann der Zustand der Zelle nur zwei Werte annehmen. Der obere Halbleiter ist durchgeschaltet oder der untere Halbleiter ist durchgeschaltet. Im Übergang dieser Zustände werden beide ausgeschaltet und der Ausgangsstrom fließt durch die Freilaufdiode in Abhängigkeit des Vorzeichens des Ausgangsstroms. Danach wird erst einer der zwei Halbleiter eingeschaltet. Weiteres dazu befindet sich in Abschnitt 2.2.1.

Im konventionellen Betrieb stellt der FIC eine Multilevel-Ausgangsspannung, wie auch bei allen anderen Multilevel-Umrichtern. In Abb. 2.9 wird die simulierte, dreiphasige Ausgangsspannung und der dreiphasige Ausgangsstrom eines 5-Level-FICs gezeigt. Dabei sind die unterschiedlichen Spannungsniveaus der Multilevel-Spannung der jeweiligen Ausgangsspannung zu erkennen. Bei der Simulation wurde die

Zwischenkreisspannung  $U_{zk} = 2,4 \text{ kV}$  eingestellt. Damit sind die fünf Spannungsniveaus  $u_{\text{phase}} \in \{-1,2 \text{ kV}, -0,6 \text{ kV}, 0 \text{ kV}, 0,6 \text{ kV}, 1,2 \text{ kV}\}$  der Phasenspannung möglich. Weiter sind die sinusförmigen dreiphasigen Ausgangsströme mit  $I_{\text{phase}} = 70 \text{ A}$  gezeigt. Es wurde eine dreiphasige Drossel mit der Induktivität von  $6,25 \text{ mH}$  und eine Schaltfrequenz  $f_s = 3 \text{ kHz}$  verwendet. Die Netzspannung beträgt  $U_{\text{Netz}} = 1,4 \text{ kV}$ . Im dritten Diagramm sind die neun Kondensatorspannungsverläufe der dreiphasigen Ausführung mit  $u_{C_{xy}}$  gezeigt. Dabei bedeutet bei den Indices  $x$  der jeweilige Kondensator und  $y$  die jeweilige Phase. Die Kondensatoren besitzen jeweils ihre Kondensatorspannungssollwerte, welche mit Gleichung (2.1) berechnet werden. In den Simulationsergebnissen ist direkt ersichtlich, dass die Kondensatorspannungen im Betrieb eine veränderliche Abweichung zu ihren Sollwerten haben. Diese Abweichung sollte so gering wie möglich sein, allerdings ist dies eine Optimierungsfrage.

## 2.2.1 Funktionsweise der Topologie

Beim FLC gibt es bezüglich der Erzeugung der Multilevel-Ausgangsspannung eine kombinatorische Vielfalt für die gleiche Ausgangsspannungsstufe. In Abb. 2.10 ist für den Schaltzustand *HLLL* der Stromflusspfad bei positivem Ausgangsstrom gezeigt. Die Nomenklatur mit *H* und *L* bedeutet, dass bei *H* der obere Halbleiter durchgeschaltet ist und bei *L* der untere Halbleiter der korrespondierenden Halbleiterpaare eingeschaltet ist. Die Ausgangsspannung dieses Schaltzustands ist:  $u_{\text{phase}} = +0,5 \cdot U_{zk} - 0,75 \cdot U_{zk} = -0,25 \cdot U_{zk}$ . In Abb. 2.11 ist der Stromflusspfad bei positivem Ausgangsstrom des Schaltzustands *LHLL* gezeigt. Dabei ist die Ausgangsspannung  $u_{\text{phase}} = -0,5 \cdot U_{zk} + 0,75 \cdot U_{zk} - 0,5 \cdot U_{zk} = -0,25 \cdot U_{zk}$ . Bei diesen zwei Schaltzuständen ergibt sich die identische Ausgangsspannung, allerdings ist der Stromfluss durch die Kondensatoren unterschiedlich. Im Schaltzustand *HLLL* fließt der Ausgangsstrom in positiver Richtung allein durch den Kondensator  $C_1$ . Dagegen fließt der Ausgangsstrom im Schaltzustand *LHLL* durch den Kondensator  $C_1$  in negativer Richtung und beim Kondensator  $C_2$  in positiver Richtung. Somit wird bei den unterschiedlichen Schaltzuständen einmal der Kondensator  $C_1$  aufgeladen und bei dem anderen Schaltzustand entladen. Diese verschiedenen Stromflüsse durch die Kondensatoren werden zur Symmetrierung der Kondensatorspannungen verwendet.

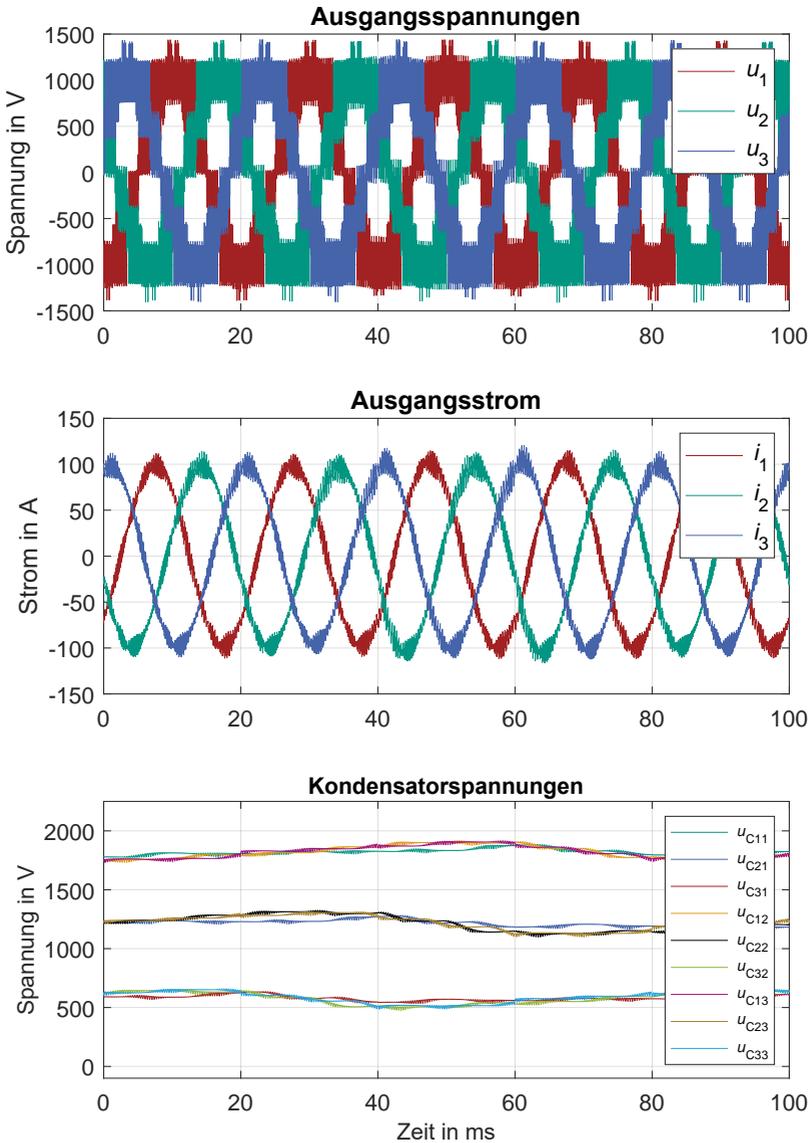


Abbildung 2.9: Simulationsergebnisse eines dreiphasigen 5-Level-FICs mit Ausgangsspannung, Ausgangsstrom und den neun Kondensatorspannungsverläufen

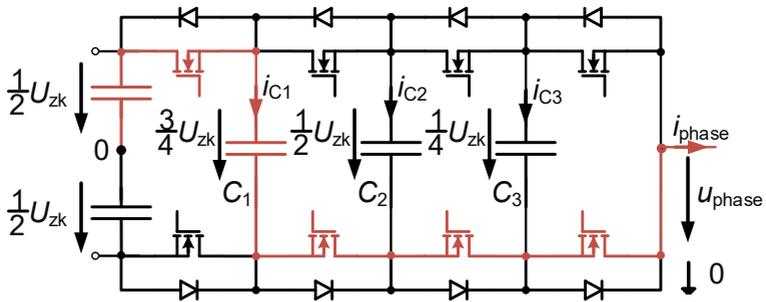


Abbildung 2.10: Schaltbild mit Stromflusspfad bei positivem Ausgangsstrom für den Schaltzustand *HLLL*

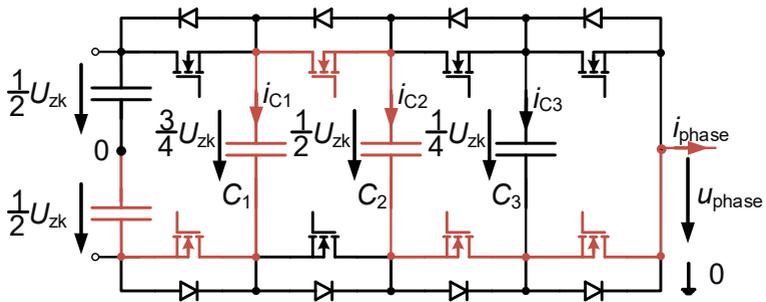


Abbildung 2.11: Schaltbild mit Stromflusspfad bei positivem Ausgangsstrom für den Schaltzustand *LLLL*

In Abb. 2.12 sind für einen 5-Level-FIC alle Schaltkombinationen für die jeweiligen Spannungsniveaus eingezeichnet. Die gelb markierten Schaltzustände sind die in Abb. 2.10 und Abb. 2.11 Dargestellten. Bei dieser Darstellung ist zu erkennen, wie viele Zellen im Zustand  $H$  oder  $L$  sein müssen, um die jeweilige Ausgangsspannungsstufe zu stellen. In diesem Diagramm sind mit den Verbindungslinien die möglichen Umschaltungen zwischen den einzelnen Spannungsstufen eingezeichnet. Wenn vom Zustand  $LLLL$  zu  $HLLL$  gewechselt wird, dann ändert nur eine Zelle zeitgleich ihren Zustand. Von jedem Zustand gibt es Übergänge mit dem Wechsel des Zustands nur einer Zelle, diese sind im Diagramm orange markiert. Wichtig dabei ist, dass die Kommutierung innerhalb einer Leistungszelle abläuft und der Kommutierungskreis dadurch möglichst klein ist. Dies ist vor allem beim Einsatz von schnell schaltenden Halbleitern wie SiC wichtig. In [39] wurde der Einsatz von SiC-Halbleitern in einem FIC präsentiert. Damit nur Kommutierungen mit möglichst kleinen Überspannungen an den Halbleitern verwendet werden, wurde die Modulation entsprechend abgeändert. Bei konventionellen Modulationsverfahren wird die Minimierung der gleichzeitigen Umschaltungen nicht beachtet. Wenn der Referenzwert genau einen Schnittpunkt von zwei Trägersignalen schneidet, dann schalten gleichzeitig mehrere Kommutierungszellen um. Bei der Veröffentlichung wurden die Trägersignale und das Referenzsignal so gewählt, dass solche Schnittpunkte nicht auftreten.



## 2.2.2 Konventionelle Symmetrierung und Modulation

Bei Multilevel-Umrichtern müssen die verschiedenen Kondensatoren auf ihren Sollspannungswerten gehalten werden. Die Abweichungen entstehen durch den Ausgangsstrom, welcher zeitweise durch die Kondensatoren fließt. Genauso entsteht eine Abweichung durch die Toleranzen in den Kapazitäten und der Selbstentladung der Kondensatoren. Die Anforderung an die Symmetrierung kann mathematisch nach Gleichung (2.4) beschrieben werden. Dabei wird die Selbstentladung durch einen externen Entladewiderstand betrachtet. Die folgenden Formeln gelten für jeden Kondensator einzeln im FIC.

$$\bar{p}_C = \frac{1}{T} \cdot \int_0^T p_C dt = \frac{1}{T} \cdot \int_0^T u_C \cdot i_C dt = 0 \quad (2.4)$$

In Gleichung (2.4) gibt es nur eine Größe, welche direkt beeinflusst werden kann, das ist der Kondensatorstrom  $i_C$ . Die Kondensatorspannung  $u_C$  sollte möglichst konstant bleiben, damit die Annahmen für Gleichung (2.3) gelten. Bedingt durch die Selbstentladung muss ein entsprechender Ausgangsstrom  $I_{\text{phase}}$  mindestens fließen, damit die Kondensatoren symmetriert werden können. Dies hat bei den später erläuterten Modulationen zur Konsequenz, dass ein reiner Leerlauf also  $I_{\text{phase}} = 0$  A bei dieser Topologie nicht beim konventionellen Multilevel-Betrieb realisiert werden kann.

In Abb. 2.12 sind die möglichen Stromflusspfade durch die einzelnen Kondensatoren bei den Schaltzuständen eingezeichnet. Dabei bedeutet +, dass die Stromflussrichtung durch den jeweiligen Kondensator der Stromflussrichtung des Ausgangsstroms entspricht. Bei einem – bedeutet es, dass die Stromflussrichtung durch den Kondensator entgegengesetzt zur Stromflussrichtung des Ausgangsstroms ist. In jeder Spannungsstufe der Ausgangsspannung kann jeder Kondensatorstrom in den verschiedenen Kondensatoren sowohl positiv als auch negativ sein. Damit lässt sich bei entsprechend alternierender Wahl der Schaltzustände die Forderung nach Gleichung (2.4) realisieren. Für den konventionellen Multilevel-Betrieb wird ein Verfahren aus der Literatur APOD in Abschnitt 2.2.2 erläutert. Es gibt auch nicht trägerbasierte Verfahren, wie den einfachen Symmetrierungsalgorithmus von G. Clos [17]. Dieser Algorithmus wählt je nach Kondensatorspannungsabweichung direkt die Schaltzustände für die nächste Multilevel-Spannungsstufe. In Tabellen ist in

Abhängigkeit der Kondensatorspannungsabweichungen und dem Vorzeichen des Ausgangsstroms hinterlegt, welcher Schaltzustand bei einem entsprechenden Sollwert der Ausgangsspannung in der nächsten Modulationsperiode gestellt wird. Dieses Verfahren bildet die Grundlage für den Symmetrierungsalgorithmus mit variabler Schaltsequenz beim Q2LB, wie in Abschnitt 4.1.3 beschrieben wird.

Je nach Symmetrierung variiert die Auslegung der Kapazität der Kondensatoren. Dabei kann ganz allgemein die Gleichung (2.5) für die Ladung  $Q_C$  des Kondensators aufgestellt werden.

$$Q_C = C_C \cdot U_C = \int_0^T i_C dt \quad (2.5)$$

Die Gleichung (2.5) kann mit der Annahme von konstantem Kondensatorstrom  $i_C$  in definierten Zeitabständen  $\Delta t = T$  in Form der Gleichung (2.6) umgeschrieben werden.

$$\Delta Q_C = C_C \cdot \Delta U_C = \Delta t \cdot i_C \quad (2.6)$$

Die Gleichung (2.6) kann nach der Kapazität des Kondensators  $C_C$  umgestellt werden.

$$C_C = \frac{\Delta t \cdot i_C}{\Delta U_C} \quad (2.7)$$

Bei der Auslegung muss das Zeit Intervall  $\Delta t$  und die Kondensatorspannungsabweichung  $\Delta U_C$  gewählt werden. Der Kondensatorstrom  $i_C$  ist beim FLC eindeutig der maximale Ausgangsstrom  $\hat{I}_{\text{phase}}$ . Die Auslegung wurde bereits mehrmals in der Literatur betrachtet und wird daher aus [12] übernommen. Beim konventionellen Multilevel-Betrieb kann die Kapazität mit Gleichung (2.8) aus [12] bestimmt werden.

$$C_{\text{konv}} = \frac{\hat{I}_{\text{phase}}}{(N - 1) \cdot f_c \cdot \Delta U_{C,\text{max}}} \quad (2.8)$$

Für  $\Delta U_{C,\text{max}}$  wird 10% bis 20% der Kommutierungsspannung  $U_{\text{kom}}$  gewählt. Die Modulationsfrequenz  $f_c$  ergibt sich aus dem gewählten Modulationsprinzip und der gewählten Schaltfrequenz  $f_s$  der Halbleiter. Damit ergibt sich mit den Parametern, welche für den Hardwareprototypen gewählt wurden – mit  $f_c = 10 \text{ kHz}$ ,  $\hat{i}_{\text{phase}} = 150 \text{ A}$  und  $\Delta U_{C,\text{max}} = 160 \text{ V}$  – eine notwendige Kapazität von  $C_{\text{konv}} = 23,44 \text{ }\mu\text{F}$  bei

5-Level-Betrieb für jeden Kondensator exklusiv des Zwischenkreises. Zum Vergleich, der Q2LB benötigt ungefähr eine Kapazität von  $1 \mu\text{F}$ . Dabei ist die Schaltfrequenz von  $f_s = 10 \text{ kHz}$  für einen heutigen Mittelspannungsrichter sehr hoch und diese verkleinert die notwendige Kapazität des konventionellen Betriebs des FICs.

Damit es besser mit anderen Topologien verglichen werden kann, wird im Folgenden die integrierte Energiemenge sowie das Verhältnis aus  $\frac{W_C}{P_{AC}}$  bestimmt. Für die Berechnung wird die maximale Zwischenkreisspannung von  $U_{zk} = 3,2 \text{ kV}$  und die nominale Ausgangsleistung von  $P_{AC} = 240 \text{ kW}$  angenommen. Da für den konventionellen Multilevel-Betrieb und den Q2LB sich der Zwischenkreis bzw. deren Kapazität nicht unterscheidet, wird diese mit  $C_{zk} = 250 \mu\text{F}$  festgelegt. Bei diesem Vergleich wird von einem dreiphasigen 5-Level-FIC-Aufbau ausgegangen.

$$W_C = 3 \cdot \sum_{i=1}^3 \frac{1}{2} \cdot C_C \cdot U_{C,\text{nom},i}^2 + \frac{1}{2} \cdot C_{zk} \cdot U_{zk}^2 \quad (2.9)$$

Mit Gleichung (2.9) ergibt sich für den konventionellen Betrieb  $W_{C,\text{con}} = 1,64 \text{ kJ}$ , was ein  $\frac{W_{C,\text{con}}}{P_{AC}} = 5,97 \text{ ms}$  ist. Beim Q2LB ist  $W_{C,\text{q2b}} = 1,29 \text{ kJ}$ , was ein  $\frac{W_{C,\text{q2b}}}{P_{AC}} = 4,69 \text{ ms}$  ist.

Für den folgenden Vergleich wird noch der dreiphasige 7-Level-FIC betrachtet. Eine maximale Zwischenkreisspannung von  $U_{zk} = 4,8 \text{ kV}$  und die nominale Ausgangsleistung von  $P_{AC} = 420 \text{ kW}$  ergeben sich bei 7-Level. Die Zwischenkreiskapazität  $C_{zk}$  und die Kapazitätswerte der anderen Kondensatoren bleiben unverändert. Die integrierte Energiemenge wird mit Gleichung (2.10) berechnet.

$$W_C = 3 \cdot \sum_{i=1}^5 \frac{1}{2} \cdot C_C \cdot U_{C,\text{nom},i}^2 + \frac{1}{2} \cdot C_{zk} \cdot U_{zk}^2 \quad (2.10)$$

Beim 7-Level-FIC ergibt sich für den konventionellen Betrieb  $W_{C,\text{con}} = 4,34 \text{ kJ}$ , was ein  $\frac{W_{C,\text{con}}}{P_{AC}} = 8,54 \text{ ms}$  ist. Beim Q2LB ist  $W_{C,\text{q2b}} = 2,04 \text{ kJ}$ , was ein  $\frac{W_{C,\text{q2b}}}{P_{AC}} = 5,77 \text{ ms}$  ist.

Bei jedem der Vergleiche wird gezeigt, dass die kleineren Kapazitäten des Q2LBs sich bei der integrierten Energiemenge auswirken. Die Mehrheit der integrierten Energiemenge befindet sich allerdings im Zwischenkreis selbst, welcher der Q2LB nicht beeinflusst.

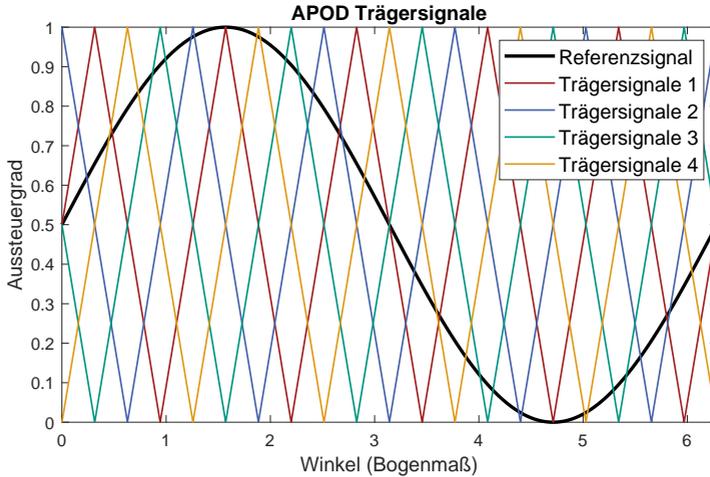


Abbildung 2.13: Struktur der Trägersignale bei der APOD Modulation

### Alternated Phase Opposition Disposition

Das Verfahren Alternated Phase Opposition Disposition (APOD) ist ein exemplarisches Multi-Carrier-Verfahren, welches für viele Multilevel-Topologien angewendet werden kann. Die Bezeichnung wurde aus [12] übernommen. Es ist ein trägerbasiertes Modulationsverfahren und dabei wird beim FIC für jedes Halbleiterpaar ein separater Träger erzeugt. Bei einem 5-Level-FIC sind dies vier Trägersignale. Diese vier Trägersignale werden jeweils um die Phasenlage von  $\frac{1}{4} \cdot \frac{1}{f_c}$  verschoben. Die Zuordnung der Träger zur Kommutierungszelle wird konstant gewählt. In Abb. 2.13 wird das Muster der Trägersignale bei einem Verhältnis von  $\frac{f_c}{f_{ref}} = 5$  gezeigt.  $f_{ref}$  ist die Frequenz des Referenzsignals. In realen Anwendungen ist das Verhältnis bedeutend größer. Bei größerem Verhältnis wäre das Muster allerdings nicht gut erkennbar. Das Referenzsignal ist die Vorgabe der Aussteuerung des Umrichters von der überlagerten Regelung der Anwendung. In dieser Abbildung ist das Referenzsignal zeitlich sehr hoch aufgelöst. Bei real implementierten Systemen wäre das Referenzsignal deutlich gestuft.

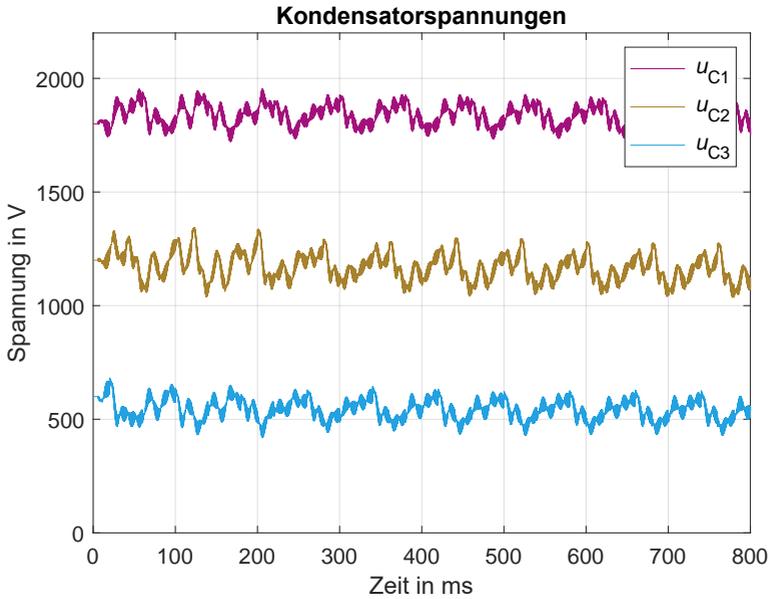


Abbildung 2.14: simulierter Kondensatorsspannungsverlauf einer Phase eines 5-Level-FICs mit  $f_c = 3$  kHz bei APOD-Modulation

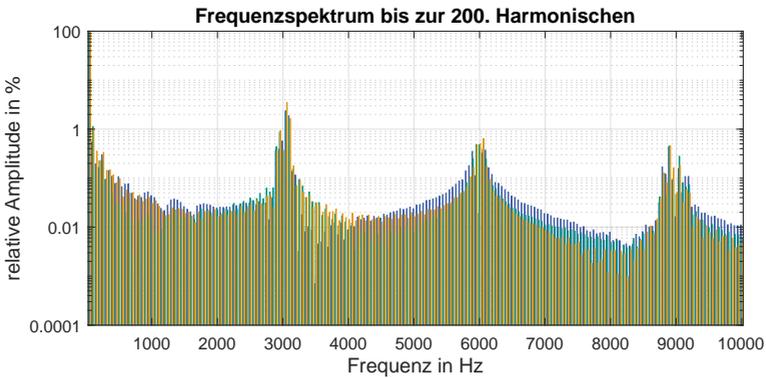


Abbildung 2.15: Frequenzspektrum der Ausgangsströme bei  $f_c = 3$  kHz bei APOD-Modulation

Wenn das Referenzsignal einen der Träger schneidet, wird zu diesem Zeitpunkt ein Zustandswechsel einer Kommutierungszelle veranlasst. Bei einem höheren Wert des Referenzsignals als dem Trägersignal, wird der obere Halbleiter eingeschaltet und der untere Halbleiter ausgeschaltet. Bei einem niedrigeren Wert des Referenzsignals ist der Schaltzustand genau umgekehrt. Bei realen Halbleitern ist eine Verriegelung der Gate-Signale zwingend notwendig, welche durch eine Verzögerung der Gate-Signale zum Einschalten realisiert wird. Sonst würde im Betrieb eine kurzzeitige Parallelschaltung der benachbarten Kondensatoren erfolgen.

Die Idee der Symmetrierung ist, dass bei einem periodischen Ausgangsstrom die Kondensatoren durch die verschiedenen Wechsel zwischen den Schaltzuständen gleichmäßig aufgeladen und entladen werden. Wenn die Ausgangsgröße bzw. das Referenzsignal sich nicht periodisch verändert, funktioniert das Prinzip von APOD nicht. Bei einem festen Aussteuergrad und konstantem Ausgangsstrom wird nicht periodisch, durch das Wechseln der Schaltzustände, jeder Kondensator innerhalb der gleichen Zeit auf- und entladen.

Für diese Modulation sind die Kondensatorspannungsverläufe einer Phase in Abb. 2.14 über 40 Netzperioden zu sehen. Bei der Simulation wurden die gleichen Parameter, wie sie in Abschnitt 2.2 beschrieben sind, verwendet. Die Halbleiter wurden mit Parametern des SiC-Halbleiters CAS300M12BM2 [D3] mit einer Verriegelungszeit  $t_{\text{lock}} = 200 \text{ ns}$  simuliert. Dabei ist die schon angesprochene periodische Veränderung der Kondensatorspannungen zu erkennen. Die Konsequenz dabei ist, dass die gestellten Spannungszeitflächen der Ausgangsspannung ebenfalls einer periodischen Veränderung unterliegen. Diese Veränderung hat Einfluss auf das Frequenzspektrum des Ausgangsstroms, welche in Abb. 2.15 gezeigt ist. Bei ideal gleichmäßigen Multilevel-Ausgangsspannungsstufen würden sich nur Frequenzen ausprägen, die ein Vielfaches der Netzfrequenz bzw. Modulationsfrequenz  $f_c$  sind. Durch diese periodische Veränderung ergibt sich eine Verbreiterung der Spitzen im Spektrum. Das Phänomen der Verbreiterung lässt sich im Bereich von 6 kHz deutlich erkennen.



# Kapitel 3

## Der Quasi- $n$ -Level Betrieb eines Multilevel-Umrichters

Der Quasi- $n$ -Level Betrieb eines Multilevel-Umrichters ist eine andere Betriebsart als der konventionelle Multilevel Betrieb des jeweiligen Multilevel-Umrichters. Bisher am häufigsten verwendete Varianten davon sind der Quasi-Zwei-Level-Betrieb (Q2LB) und der Quasi-Drei-Level-Betrieb (Q3LB). Grundsätzlich wäre immer möglich, einen Quasi- $n$ -Level Betrieb mit  $n$  kleiner als die Anzahl an möglichen Spannungsniveaus  $N$  der jeweiligen Multilevel Topologie zu betreiben. Dabei werden nur die  $n$ -Spannungsstufen mit signifikanten Anteilen innerhalb einer Modulationsperiode gestellt, so dass diese Spannungsstufen die Phaseausgangsspannung der Wechselspannung erzeugen. Der Begriff Quasi soll den Zusammenhang der geringeren Anzahl an möglichen Spannungsstufen verdeutlichen. In den letzten Jahren ist diese Betriebsart in den Fokus der Forschung gerückt, wobei diese Betriebsart allerdings nicht neu und seit einigen Jahren bereits veröffentlicht ist. Die kommerzielle Einführung von 1,2 kV-Leistungshalbleitern basierend auf SiC machte diese Betriebsweise interessant. Mit diesen verfügbaren Halbleitern bietet es sich an hochsperrende Halbleiter in der Mittelspannung durch viele Halbleiter mit geringerer Sperrspannung zu ersetzen.

Als älteste bekannte Quelle des Quasi- $n$ -Level Betriebs aus dem Jahr 2007 sind die Veröffentlichungen [40] und [41] zu nennen. Dabei wurden bereits der Quasi-Zwei-Level und Quasi-Drei-Level Betrieb anhand eines NPCs vorgestellt. Bei vielen Multilevel Topologien folgten gleiche Ansätze und

in Abschnitt 3.3 wird eine Übersicht vorgestellt. Die grundlegende Idee ist gleichgeblieben und die angestrebten Vorteile dieses Betriebs sind ähnlich. Da sich die Mehrheit mit dem Quasi-Zwei-Level-Betrieb (Q2LB) der jeweiligen Topologie beschäftigt hat, wird im folgenden Kapitel primär nur dieser Betrieb beschrieben. Der Quasi-Drei-Level-Betrieb (Q3LB) ist in der Idee und den Vorteilen nicht anders als Q2LB und bringt lediglich die Vorteile eines Drei-Level Umrichters gegenüber eines Zwei-Level-Umrichters mit. Als allgemeine Vorteile eines Drei-Level Umrichters gegenüber eines Zwei-Level-Umrichters sind die mögliche gleichtaktfreie Ausgangsspannung, das geringere  $du/dt$  der Ausgangsspannung bei gleicher Schaltgeschwindigkeit zu nennen.

### 3.1 Idee des Quasi-Zwei-Level Betriebs

Die Idee des Q2LB ist es einen Multilevel-Umrichter als einen Zwei-Level-Umrichter zu betreiben. Trotzdem möchte man die Vorteile des Multilevel-Umrichters nutzen und die Nachteile der Multilevel-Topologie begrenzen. Dabei verhält sich der Multilevel-Umrichter mit seiner Ausgangsspannung ähnlich einem Zwei-Level-Umrichter. In Abb. 3.1 werden die Ausgangsspannungen der unterschiedlichen Umrichter für eine Modulationsperiode  $T_m$  gezeigt. Die Modulationsperiode ist beim Zwei-Level-Umrichter wie folgt definiert  $T_m = \frac{1}{f_s}$ , wobei  $f_s$  die Schaltfrequenz der Leistungshalbleiter ist. Für den Vergleich wird die Modulationsperiode  $T_m$  des konventionellen Betriebs des Multilevel-Umrichters gleich der Modulationsperiode des Zwei-Level-Umrichters gewählt und diese entspricht nicht der Schaltfrequenz der Leistungshalbleiter. Die Schaltfrequenz dazu variiert je nach Modulationsprinzip, was hier nicht betrachtet wird. Die Umschaltbereiche wurden vergrößert gezeichnet, sodass der Unterschied zwischen den Betriebsarten ersichtlich ist.

Wie in Abb. 3.1 dargestellt, schaltet der Zwei-Level-Umrichter bei PWM pro Modulationsperiode  $T_m$  immer von  $+\frac{U_{zk}}{2}$  nach  $-\frac{U_{zk}}{2}$  und zurück nach  $+\frac{U_{zk}}{2}$  um. Es gibt auch Zwei-Level Modulationen, welche ihre Modulationsperiode mit  $-\frac{U_{zk}}{2}$  beginnen. Ein Multilevel-Umrichter schaltet bei PWM pro Modulationsperiode immer zwischen den nächstliegenden Spannungsniveaus um. In diesem Beispiel, mit einem 5-Level Umrichter, werden die Spannungsniveaus  $+\frac{U_{zk}}{4}$  und  $0\text{ V}$  genutzt.

Beim Q2LB wird, wie beim Zwei-Level-Umrichter, immer bei PWM pro Modulationsperiode  $T_m$  von  $+\frac{U_{zk}}{2}$  nach  $-\frac{U_{zk}}{2}$  und zurück geschaltet.

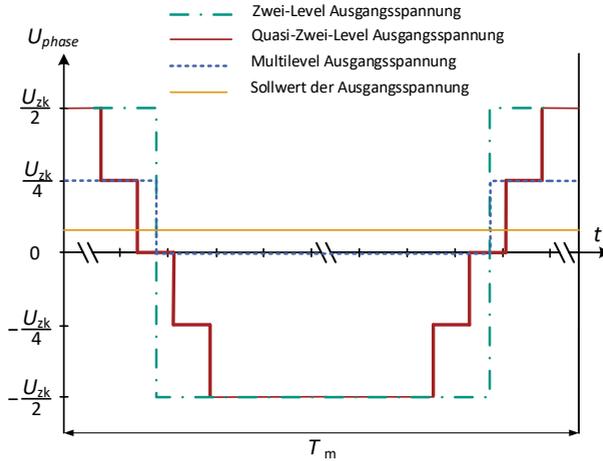


Abbildung 3.1: Vergleich einer idealen Ausgangsspannung eines Zwei-Level-Umrichters mit der eines Multilevel-Umrichters im konventionellen und Q2LB Betrieb

Dabei werden beim Q2LB kurzzeitig alle möglichen Spannungsniveaus genutzt. Da beim Q2LB jede Spannungsstufe genutzt wird und somit immer alle Halbleiter pro Modulationsperiode geschaltet werden, ergibt sich bei dieser Betriebsart des Multilevel-Umrichters die Modulationsperiode zu  $T_m = \frac{1}{f_s}$ . Daher ist die Schaltfrequenz der Leistungshalbleiter im Multilevel-Umrichter bei allen Halbleitern identisch.

## 3.2 Vorteile des Quasi-Zwei-Level Betriebs

In diesem Abschnitt wird der Q2LB eines Multilevel-Umrichters mit alternativen Lösungsansätzen verglichen. Hierfür wird der Q2LB sowohl mit dem Betriebsverhalten eines konventionellen Zwei-Level-Umrichters als auch mit dem konventionellen Betriebsverhalten eines Multilevel-Umrichters verglichen. Im Folgenden werden für die Betrachtung ein Multilevel-Umrichter und ein Zwei-Level-Umrichter mit gleicher maximaler Ausgangsspannungsamplitude und Stromwelligkeit betrachtet. Die passiven Komponenten im Umrichter sowie die Filter am Ausgang sind genauso Teil dieser Betrachtung. Eine Übersicht mit einer Bewertung von Eigenschaften der Umrichterart bzw. Betriebsarten wird in Tabelle 3.1 dargestellt. Dabei lassen sich die Vorteile des Q2LBs zu den anderen Betriebsarten bzw. der Umrichterart erkennen.

Als größter Vorteil des Q2LBs gegenüber dem Zwei-Level-Umrichter ist die geringere Spannungsänderung  $du/dt$  am Phasenausgang zu nennen. Bei gleicher Filterwirkung können dadurch die  $du/dt$ -Filter am Ausgang kleiner gewählt werden.

In [42] wurde ein Mittelspannungsumrichter mit Kabel und elektrischer Maschine auf der Ausgangsseite betrachtet. Es wurde das hochfrequente Verhalten der Quasi-Zwei-Level Spannung auf die unterschiedlichen Komponenten – also Kabel und elektrische Maschine – analysiert. Die Überspannung der Ausgangsspannung ist beim Betrieb an Kabeln eine wichtige Größe, welche die Lebensdauer der Isolation beeinflusst. Bei den Simulationen wurde gezeigt [43], dass die Überspannung durch den Q2LB genauso gering ist, wie beim konventionellen Betrieb. Bei den Messungen mit dem Hardwareprototyp mit hoher Zwischenkreisspannung in dieser Dissertation konnten die Simulationsergebnisse aus [43] messtechnisch validiert werden. Mit dem Q2LB kann die Überspannung auch mit dem Einsatz von schnellschaltenden Halbleitern gering bleiben.

Ein weiterer Aspekt ist die Gleichtaktspannung (common mode voltage) (CMV) in diesem Kontext. Bei einem Zwei-Level-Umrichter bildet sich bei einem dreiphasigen System immer eine CMV aus. Diese Spannung bildet sich aus der Summe der drei Phasenausgangsspannungen. Mit einem Multilevel-Umrichter ist es möglich, keine CMV zu erzeugen. Beim Q2LB bildet sich, genauso wie bei einem Zwei-Level-Umrichter, eine CMV. Der Unterschied zwischen einem Zwei-Level-Umrichter und Q2LB

Tabelle 3.1: Übersicht über Vorteile und Nachteile der unterschiedlichen Betriebsarten

Betriebsarten	Zwei-Level	Quasi-Zwei-Level	Multilevel
geringes $du/dt$	-	+	+
kleine Überspannung	-	+	+
kleine $du/dt$ -Filter	-	+	+
geringe Sperrspannung	-	+	+
CMV	-	0	+
kleines THD	-	0	+
kleiner Sinusfilter	-	0	+
Kapazität im Umrichter	+	0	-
einfache Regelstruktur	+	+/-	-
einfache Modulation	+	0/-	-

eines Multilevel-Umrichters ist das geringere  $du/dt$  und die kleinere Überspannung in den Ausgangsspannungen, welche sich auch in der CMV auswirken.

Weiter wurde in [42] anhand einer Auslegung für einen RLC-Filter – einen  $du/dt$ -Filter – gezeigt, warum dieser Filter kleinere passive Komponenten haben kann, als bei einem vergleichbaren Zwei-Level-Umrichter mit gleicher Zwischenkreisspannung und gleicher Dämpfung des  $du/dt$ . Es wurde ebenfalls gezeigt, welchen Einfluss dabei die Stufenanzahl der Quasi-Zwei-Level Spannung auf den THD der Ausgangsspannung hat. Eine Reduzierung des THDs ist nicht durch den Q2LB im Vergleich zum Zwei-Level-Umrichter möglich. Denn es gibt immer noch genauso große Abweichungen der Spannungszeitflächen zu einer sinusförmigen Spannung, wie bei einer Zwei-Level-Spannung an den Phasenausgängen. Somit lässt sich durch die Ausgangsspannungsform nicht der Sinusfilter verkleinern im Vergleich zu einer konventionellen Multilevel-Ausgangsspannung. Allerdings ist es durch Einsatz von Serienschaltungen von Halbleitern mit geringeren Sperrspannungen in Multilevel Topologien als Ersatz von Halbleitern mit großen Sperrspannungen im Zwei-Level-Umrichter möglich, bei gleichen Verlusten in den Halbleitern die Schaltfrequenz zu erhöhen. In

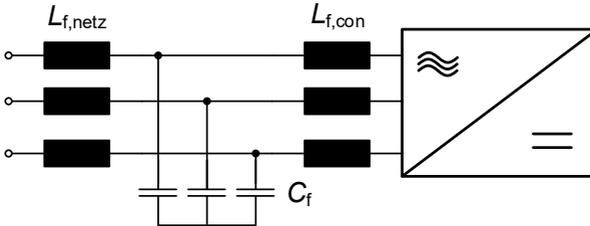


Abbildung 3.2: Struktur eines dreiphasigen Sinusfilters mit LCL-Struktur

[44] wurde diese beim Q2LB anhand des FICs analysiert und vorgestellt. Dabei wurden einmal die Sperrspannungen der Halbleiter unterschiedlich gewählt und die entsprechende Anzahl so verändert, dass die gleichen Ausgangsspannungen realisiert werden konnten. Es wurde gezeigt, dass die Effizienz mit mehreren Halbleitern in Serienschaltung gesteigert werden kann. Zusätzlich wurden dabei unterschiedliche Halbleitermaterialien (Si, SiC und GaN) betrachtet. Bei größerer Anzahl an Halbleitern mit kleinerer Sperrspannung steigt die Effizienz, allerdings steigen gleichzeitig die Kosten des Umrichters. Es werden für die weiteren Halbleiter ebenfalls zusätzliche Peripherie in Form von Gate-Treibern, zusätzliche Signalverarbeitungskomponenten und aufwändigere Modulationen benötigt. Der Einsatz von anderem Halbleitermaterial als Silizium (Si) steigert die Effizienz bei gleichbleibender Schaltfrequenz zusätzlich – allerdings erhöht es wiederum die Kosten. Der heutige Preis für Halbleiter aus SiC ist bei gleicher Sperrspannung und Stromtragfähigkeit höher.

Weiterer Vorteil des Q2LBs beim Multilevel-Umrichter ist, dass bei gleichbleibender Verlustleistung im Umrichter die Schaltfrequenz der Leistungshalbleiter höher gewählt werden kann als bei hochsperrenden Halbleitern im Zwei-Level-Umrichter. Eine höhere Schaltfrequenz der Leistungshalbleiter führt zu einer anderen Auslegung des Sinusfilters am Ausgang. Ein üblicher Sinusfilter bei Netzanwendungen ist ein LCL-Filter - siehe Abb. 3.2. Die Dimensionierung der Komponenten ( $L_{f,con}$ ,  $L_{f,netz}$  und  $C_f$ ) hängt von einigen Parametern ab, allerdings ist der maximale

Stromrippel  $\hat{I}_{\text{Rippel,max}}$  signifikant. Dieser lässt sich nach [45] mit Gleichung (3.1) bestimmen.

$$\hat{I}_{\text{Rippel,max}} \approx \frac{U_{\text{Netz}}}{2\sqrt{6}f_c L_{f,\text{netz}}} \quad (3.1)$$

Dabei wird in Gleichung (3.1) die wirksame Induktivität des Netzfilters aus den zwei Induktivitäten des LCL-Filters zusammengefasst-  $L_f = L_{f,\text{con}} + L_{f,\text{netz}}$ . Bei Gleichung (3.1) ist ersichtlich, dass bei größerer Frequenz des Modulators  $f_c$ , welche beim Q2LB und Zwei-Level-Umrichter der Schaltfrequenz der Halbleiter  $f_s$  entspricht, der Stromrippel sinkt. Somit kann bei gleichem zulässigen Stromrippel und THD die wirksame Induktivität des Filters  $L_f$  bzw.  $L_{f,\text{con}}$  kleiner gewählt werden. Die Wahl der Parameter  $L_{f,\text{netz}}$  und  $C_f$  hängt nicht alleinig von der Schaltfrequenz, sondern auch von der Wahl der Resonanzfrequenz des LCL-Filters ab. Die Resonanzfrequenz ist allerdings ein Parameter, der in die Regelung des Ausgangsstroms eingreift [46]. Daher kann die Kapazität  $C_f$  im LCL-Filter nicht gleich verkleinert werden, wie bei den Induktivitäten. Im Gesamtsystem muss diese mit möglicher Lastveränderung, Regeldynamik und Stabilität betrachtet werden.

Grundsätzlich lässt sich aus den Veröffentlichungen [45–47] schlussfolgern, dass bei höherer Schaltfrequenz der Sinusfilter kleiner werden kann. Allerdings lässt sich mit kleineren LCL-Filtern und höherer Schaltfrequenz nicht eine größere Effizienz des Gesamtsystems erreichen. In [48] wurde für unterschiedliche Schaltfrequenzen eines Zwei-Level-Umrichters jeweils ein passender LCL-Filter entworfen. Anschließend wurde die Effizienz für das Gesamtsystem unter Voraussetzung gleiches THD des Ausgangsstroms bei unterschiedlichen Schaltfrequenzen bestimmt. Die Verkleinerung der LCL-Komponenten und somit kleineren Verluste im Filter gleichen nicht die höheren Schaltverluste der Halbleiter bei höheren Schaltfrequenzen aus. Der Wirkungsgrad beider Versuchsreihen mit Si-Halbleitern und SiC-Halbleitern war bei der kleinsten gewählten Schaltfrequenz am höchsten. Im Vergleich zum konventionellen Multilevel Betrieb hat der Quasi-Zwei-Level-Betrieb einige Vorteile. Dabei ist der signifikanteste Vorteil, dass die notwendigen Kapazitäten im Umrichter kleiner werden. Die hohe Anzahl an vergleichsweise großen Kapazitäten in Multilevel-Umrichtern ist ein Grund für höhere Materialkosten eines Multilevel-Umrichters im Vergleich zu einem Zwei-Level-Umrichter. Eine Ausnahme davon ist der

3L-NPC, welcher nur einen geteilten Zwischenkreis in der Topologie verwendet. Beim FIC und MMC lassen sich die Kapazitäten im Umrichter durch den Q2LB deutlich reduzieren. Die Reduzierung und der Mechanismus, welcher zur Reduzierung führt, unterscheiden sich bei den zwei Multilevel-Topologien. Beim FIC ist die Schaltgeschwindigkeit der Halbleiter entscheidend und beim MMC ist es die Schaltfrequenz der Halbleiter. Weitere Erläuterungen dazu folgen in Abschnitt 3.3 und Abschnitt 3.5.

Als ein weiterer Vorteil wird in Veröffentlichungen zum Q2LB angeführt, dass die Regelung des Q2LBs leichter zu realisieren sei und wie bei einem Zwei-Level-Umrichter funktioniert [43, 49]. Für jede Multilevel-Topologie ist diese einzeln zu betrachten. Beim Q2LB des FICs stimmt diese Aussage und wird in Abschnitt 4.1.1 erläutert. Bei einem MMC stimmt die Aussage nur bedingt, da die Regelung genauso aufwendig wie beim konventionellen Betrieb ist – siehe dazu [35, 50]. Je nach Multilevel-Topologie wird mit der Regelung die Symmetrierung der Kondensatorspannungen und der Leistungsausgleich zwischen den verteilten Zwischenkreisen realisiert.

Die Modulation eines Zwei-Level-Umrichters ist unter anderem aufgrund der geringeren Anzahl an Halbleitern im Vergleich zu einer Modulation eines Multilevel-Umrichters leichter zu realisieren. Beim Q2LB und konventionellen Multilevel-Betrieb muss hier je nach Topologie unterschieden werden. Beim FIC ist die Modulation beim Q2LB genauso aufwendig, wie beim konventionellen Betrieb. Beim MMC sind die Q2LB-Modulationen weniger komplex als bei konventioneller Betriebsweise. Ein Vergleich wurde in [E5] präsentiert.

## 3.3 Übersicht bisheriger Forschung bei verschiedenen Multilevel-Umrichtern

Der Q2LB ist eine Betriebsart, welche bei unterschiedlichen Multilevel Topologien bereits untersucht wurde und noch Gegenstand aktueller Forschung ist. Eine im kommerziellen Einsatz befindliche Multilevel Topologie mit dieser Betriebsart gibt es bisher nicht. Im Folgenden wird die Übersicht der Forschung nach den in Abschnitt 2.1 und in Abb. 2.1 vorgestellten Gruppen beschrieben. In drei der vier Gruppen an Multilevel-Topologien sind bisher Forschungsansätze veröffentlicht worden. Allein bei Topologien der Gruppe verteilter Zwischenkreise mit Einspeisung gab es bisher keine Forschungsvorhaben zum Q2LB.

### 3.3.1 Neutral Point Clamped (NPC)

Bei dieser Gruppe an Topologien wurden zuerst die Veröffentlichungen [40] und [41] präsentiert. Darin wurden das Prinzip des Q2LBs beim NPC mit einer ersten Modulation mit Symmetrierungsalgorithmus und Messergebnissen präsentiert. Es wurde ein 5-Level NPC mit entwickeltem Hardwareprototyp vorgestellt. Der Fokus lag darauf, die Probleme der bisher bekannten Symmetrierungsalgorithmen der Kondensatorspannungen zu vereinfachen. In [51] wurde eine verbesserte Modulation mit einem anderen Raumzeigeransatz präsentiert. Bei dieser Veröffentlichung wurde auch der Aspekt des Q2LBs zum Reduzieren der Kapazität im Zwischenkreis betrachtet. Allerdings wurde kein analytischer Ansatz zur Reduzierung der Kapazität präsentiert.

In [52] wird der Q2LB beim Drei-Level NPC mit 10 kV SiC-MOSFET verwendet. Der Fokus war die Serienschaltung von zwei Halbleitern mit Hilfe des Q2LBs in Drei-Level Ausführung zu realisieren. Die verwendete Modulation und der Symmetrierungsalgorithmus basieren auf [40]. Ein Vergleich bei Drei-Level Ausführung des NPCs und FICs wurde ebenso in [52] veröffentlicht.

### 3.3.2 Flying Capacitor Umrichter (FIC)

Beim FIC wurde zuerst die Veröffentlichung [44] präsentiert. In dieser Veröffentlichung wurden die Möglichkeiten des Q2LBs und Q3LBs beim FIC aufgezeigt. Der Fokus war auf der Kostenabschätzung in Abhängigkeit der

erreichbaren Effizienz des Umrichters. Auf Grundlage der Veröffentlichung wurden in weiteren Veröffentlichungen [E1, 53, 54] eine Herleitung für die Kondensatorauslegung präsentiert. Weiter wurden erste Messergebnisse in [44] von einem Niederspannungsprototyp präsentiert. In den Veröffentlichungen [E1, 53, 54] wurden zeitgleich in den nächsten Jahren unabhängig von einander mögliche Modulationsverfahren und Symmetrierungsalgorithmen vorgestellt. Die Motivation war ähnlich, nur die Anwendungen unterschieden sich.

In [53] wurde mit einem 5-Level FIC mit 10 kV SiC-MOSFET ein nahezu idealer Schalter für bis zu 40 kV mit dem Q2LB präsentiert. Die Anwendung dieses Schalters ist der Ersatz einer Halbbrücke bei einer DAB für 40 kV-DC-Spannung. Eine Auslegung der Komponenten von Halbleitern, Kühlung, Isolation und Kondensatoren sowie ein Modulationsverfahren und Symmetrierungsalgorithmus wurden präsentiert. Im Fokus stand die Betrachtung aller Aspekte, um das Konzept mit einem Hardwareprototyp realisieren zu können.

In [54] wurde der Q2LB mit einem 5-Level FIC simuliert. Ein Symmetrierungsalgorithmus mit detaillierter Erläuterung wurde vorgestellt. Es wurden Simulationsergebnisse der Kondensatorspannungsverläufe, der Ausgangsströme und Spannungen präsentiert. Dabei war der Fokus auf der Demonstration des Symmetrierungsalgorithmus und der möglichen Einstellung des  $du/dt$  am Phasenausgang.

In [E1] wurde der Q2LB bei einem 5-Level FIC als dreiphasiger Umrichter für Netzanwendungen in der Mittelspannung präsentiert. Ein Konzept des Q2LBs mit Modulationsprinzip, Symmetrierungsalgorithmus und Herleitung der notwendigen Kapazität bei den Kondensatoren im Umrichter wurde vorgestellt. Ein Fokus war die Reduzierung der Kapazität bei dieser Betriebsart im Vergleich zum konventionellen Betrieb.

Später wurde in der Veröffentlichung [55] eine grundlegende Bewertung der Möglichkeiten des Q2LBs mit dem FIC für Mittelspannungsanwendungen veröffentlicht. Als Anwendungen wurde der Einsatz als DC/AC-Wandler am Netz oder als Einsatz in einem isolierten DC/DC-Wandler als Ersatz für eine Halbbrücke betrachtet.

In [56] wurde ebenfalls der Q2LB mit dem FIC als DC/DC-Wandler mit Mittelspannung untersucht. Ein Drei-Level Prototyp mit 1,2 kV SiC-Halbleitern für 30 kW wurde aufgebaut. Dieser Prototyp wurde bis zu einer Zwischenkreisspannung von 1,3 kV betrieben und zugehörige Messergebnisse wurden präsentiert.

In [57] wurde ein verbesserter und sich für die Leistung des Ausgangs anpassender Symmetrierungsalgorithmus vorgestellt. Dabei wurde ein Symmetrierungsalgorithmus für den Leerlauf vorgestellt, was die Möglichkeit einer Symmetrierung unabhängig vom Ausgangsstrom des Umrichters ermöglicht. Das Prinzip des Algorithmus wurde mit zwei unterschiedlichen 5-Level FICs mit 150 V GaN-Halbleitern validiert. Weiter wurde mit den Erkenntnissen aus Kondensatorspannungsabweichung und notwendiger Kapazität diese für SiC-Halbleiter mit höheren Sperrspannungen hochskaliert.

In Abschnitt 4.1 wird im Detail auf alle Aspekte des Q2LBs beim FIC eingegangen.

### 3.3.3 Modular Multilevel Converter (MMC)

Der Q2LB wurde am Beispiel eines MMCs erstmalig in [58] beschrieben. In der Veröffentlichung wurde der Q2LB beim MMC für einen Höchstleistungs-DC-Transformator betrachtet. Dabei war der Fokus auf der Reaktion auf DC-Fehlerfällen. Jedoch wurden die Vorteile des Q2LBs mit kleinerer Kapazität in den MMC-Zellen hervorgehoben.

Mit den Veröffentlichungen [59] und [49] begann ein anderes Forschungsvorhaben. Dabei sind die weiteren Veröffentlichungen [60], [61], [62] und [50] entstanden. Der Q2LB des MMCs wurde im Gesamtsystem betrachtet. Ein Fokus war die Regelung des MMCs mit dieser Betriebsart. Es wurde genauso betrachtet, wie viel die Kapazität in den MMC-Zellen reduziert werden kann. Die angedachte Anwendung war ein Mittelspannungsumrichter für Motoranwendungen. Allerdings wurden bisher nur Messergebnisse mit Niederspannung veröffentlicht. Der Q3LB des MMCs wurde in der Veröffentlichung [63] präsentiert.

Weiter wurde der Einsatz des Q2LBs eines MMC Zweiges im Einsatz als DC/DC-Transformator in [64] betrachtet. In der zugehörigen Veröffentlichung [35] wurden unterschiedliche Regelungen von Multi-Terminal MMC-Systemen und deren Optimierung betrachtet.

In [65] wurde ein Regelkonzept zur Symmetrierung der Kondensatorspannungen präsentiert. Der Ansatz die Regelung und Modulation zu vereinen wurde gewählt. Dieser Ansatz wurde mit Simulationsergebnissen demonstriert.

In [66] wurde ein ganz anderer Ansatz zur Regelung des Q2LBs des MMCs vorgestellt. Es wurde eine Modellanalyse mit modellprädiktivem Regler

und dazugehörigen Simulationsergebnissen präsentiert. Eine Trennung in einzelne Regelungen für unterschiedliche Aufgaben existiert nicht mehr. Wie beim Q2LB des FICs gibt es den Ansatz den MMC als Ersatz für eine Halbbrücke bei einer DAB einzusetzen. Diese wurde in [67] und [68] vorgestellt. Bei dieser Anwendung ist die Quasi-Zwei-Level Spannung für die DAB nachteilig, weil die stufenförmige Phasenspannung den Kommutierungsvorgang verlangsamt. Die Vorteile des Q2LBs sind bei dieser Anwendung nicht wirksam.

## 3.4 Quasi-Zwei-Level Betrieb des Modularen Multilevel Umrichters

Die beim Q2LB meist untersuchte Topologie ist der MMC und danach der FLC. Beide Topologien haben einander gegenübergestellt unterschiedliche Vorteile bedingt durch ihre Struktur. Zum Verständnis des folgenden Vergleichs wird hier ein Einblick in den Q2LB des MMCs gegeben.

### 3.4.1 Prinzip beim Quasi-Zwei-Level Betrieb des Modularen Multilevel Umrichters

In Abb. 3.3 ist eine Ausgangsspannung eines MMCs mit Q2LB nach dem Prinzip aus [50] gezeigt. In der Abbildung wurden die Bezeichnungen nach Nomenklatur dieser Arbeit eingezeichnet. In der Quasi-Zwei-Level Ausgangsspannung sind die zwei unterschiedlichen Periodendauern der Modulationsperiode  $T_m$  und der Modulationsträgerperiode  $T_c$  erkennbar. Im Abstand von  $T_c$  wird immer eine Zelle eines Zweiges geschaltet. Die mittlere Schaltfrequenz der einzelnen Zellen ergibt sich aus  $f_s = \frac{f_c}{M_{\text{zweig}}}$ . Davon unabhängig ist die Modulationsperiode  $T_m$ , welche die Zwei-Level Ausgangsspannung erzeugt. Auf diese Periode wird der Aussteuerungsgrad  $d_x$  bezogen. Die Dauer des Kommutierungsvorgangs der Zwei-Level Spannung beträgt  $t_c = (M_{\text{zweig}} - 1) \cdot T_c$ .

Wie beim konventionellen Betrieb ist eine Sortierung der Zellen innerhalb der Zweige nötig. Dabei wurde in [50] ein Algorithmus präsentiert. Es werden dabei in Abständen von  $T_c$  die Anzahl der Zellen pro Zweig im jeweiligen Schaltzustand geändert. Die Sortierung folgt dem gleichen Prinzip wie beim konventionellen Betrieb - es wird immer abwechselnd eine Zelle zum Auf- bzw. Entladen in den Ausgangsstrompfad geschaltet. Dieses Verhalten wirkt sich auf die Ausgangsspannung aus, was den Spannungsrippel erzeugt.

Zusätzlich ist auch eine Energie- und Symmetrierungsregelung für die Minimierung der Kapazitäten in den Zweigen, wie beim konventionellen Betrieb, notwendig. Näheres kann in kurzer Form in [E5] bzw. in ausführlicher Form in [50] nachgelesen werden. Die Energieregulierung und Symmetrierungsregelung besteht aus verschiedenen Reglern und dazu noch einer unterlagerten Stromregelung. Beim Q2LB ist es, wie beim konventionellen Betrieb, nötig, den Leistungsausgleich zwischen den Phasen untereinander und dem Eingang und Ausgang zu regeln.

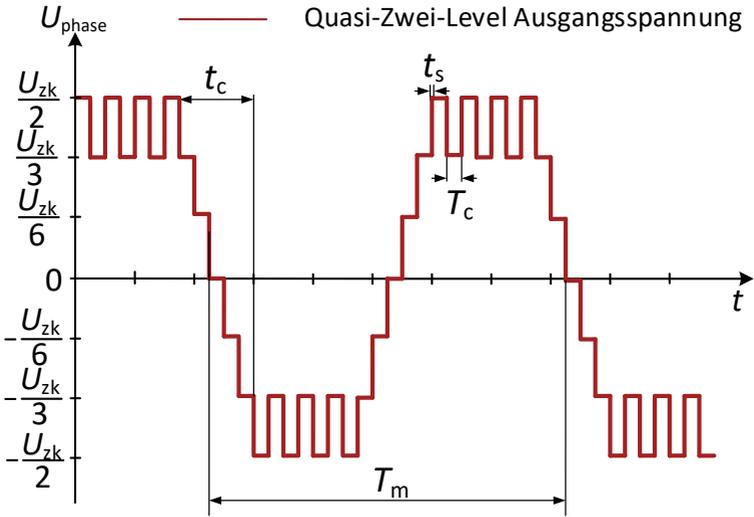


Abbildung 3.3: Prinzip der Modulation der Ausgangsspannung beim Q2LB des MMCs

### 3.4.2 Auslegung der Bauteile bei Quasi-Zwei-Level Betrieb des Modularen Multilevel Umrichters

Bei Multilevel-Umrichtern kann durch den Q2LB die Kapazität der Kondensatoren im Umrichter verkleinert werden. Die Leistungshalbleiter bilden kein Einsparungspotential und die Ausgangsfilter bzw. deren Auslegung unterscheidet sich nicht bei gleicher Ausgangsspannungsstufenanzahl und Modulationsfrequenz.

Beim MMC unterliegt die Wahl der minimalen Kapazität einigen Abhängigkeiten. Nach der Auslegung aus [50] kann die Kapazität mit Gleichung (3.2) für den Q2LB berechnet werden. Dabei wurde die Nomenklatur angepasst.

$$C_{\text{mod}} = k_e \cdot \frac{2}{U_{c,\text{max}}^2 - U_{c,\text{min}}^2} \cdot \left( \frac{\Delta W_{\text{zweig,max}}}{M_{\text{zweig}}} + \Delta W_{\text{mod,max}} \right) \quad (3.2)$$

Die Kapazität ist von der zulässigen Kondensatorspannungsänderung  $\Delta U_C$  abhängig. Genau genommen ist beim MMC die Abhängigkeit die quadratische Abweichung  $U_{c,\text{max}}^2 - U_{c,\text{min}}^2$ . Weiter ist die Kapazität von der maximalen Zweigenergieschwankung  $\Delta W_{\text{zweig,max}}$  und der Energieschwankung der Zellen innerhalb eines Zweiges  $\Delta W_{\text{mod,max}}$  durch das versetzte Schalten der Module beim Q2LB abhängig.

Der Anteil der maximalen Zweigenergieschwankung  $\Delta W_{\text{zweig,max}}$  kann mit Gleichung (3.3) berechnet werden.

$$\Delta W_{\text{zweig,max}} = \frac{1}{2} \cdot L_{\text{zweig}} \cdot (\hat{I}_{\text{phase}} + \hat{I}_{\text{zweig,sym}})^2 \quad (3.3)$$

Die Einflussfaktoren sind der maximale Ausgangsstrom  $\hat{I}_{\text{phase}}$  und der zulässige Strom zwischen den Zweigen  $\hat{I}_{\text{zweig,sym}}$  zum Symmetrieren. Als zulässigen Strom zwischen den Zweigen  $\hat{I}_{\text{zweig,sym}}$  zum Symmetrieren wird bis zu 60% des Ausgangsstroms in [50] gewählt. Zusätzlich ist beim MMC die Zweigenergieschwankung von der Zweiginduktivität abhängig, welche mit Gleichung (3.4) abgeschätzt werden kann.

$$L_{\text{zweig}} \leq \frac{1 - d_{\text{max}}}{f_c} \cdot U_E \cdot \frac{\hat{I}_{\text{zweig,sym}}}{(\hat{I}_{\text{phase}} + \frac{\hat{I}_{\text{zweig,sym}}}{\frac{1+d_{\text{max}}}{2}})^2} \quad (3.4)$$

Die Zweiginduktivität  $L_{\text{zweig}}$  hängt von der gewählten Modulationsfrequenz  $f_c = \frac{1}{T_c}$  und dem maximalen Aussteuerungsgrad  $d_{\text{max}}$  sowie dem Ausgangsstrom  $\hat{I}_{\text{phase}}$  und dem zulässigen Strom zwischen den Zweigen  $\hat{I}_{\text{zweig,sym}}$  ab. Damit gibt es beim Einfluss der Zweigenergieschwankung eine gekoppelte Abhängigkeit.

Die Energieschwankung der Zellen innerhalb eines Zweiges  $\Delta W_{\text{mod,max}}$  kann mit Gleichung (3.5) bestimmt werden.

$$\Delta W_{\text{mod,max}} = (M_{\text{zweig}} - 1) \cdot T_c \cdot U_{c,\text{max}} \cdot (\hat{I}_{\text{phase}} + \hat{I}_{\text{zweig,sym}}) \quad (3.5)$$

Die Abhängigkeiten sind die Zellanzahl, also die Anzahl an möglichen Modulationszeiten  $T_c$  für die einzelne Zelle, die eigentliche Modulationszeit  $T_m$ , die maximale Kondensatorspannung  $U_{c,\text{max}}$  und die Summe der Ströme  $\hat{I}_{\text{phase}} + \hat{I}_{\text{zweig,sym}}$ .

Wenn die Auslegung der Kapazität beim konventionellen Betrieb des MMCs betrachtet wird, kann die Kapazität beim Q2LB um das 10– bis 100–fache verkleinert werden [59]. Die Kapazität beim konventionellen Betrieb ist ebenfalls vom Energiehub in den Zweigen bzw. Zellen und der zulässigen Spannungsänderung abhängig [32]. Nachgelagert ist die Zweiginduktivität genauso abhängig von der Modulationsfrequenz bzw. der Schaltfrequenz, der Zweigspannung und den Zweigströmen. Bei magnetisch gekoppelten Zweigdrosseln entfällt die Abhängigkeit vom Ausgangsstrom und es bleibt nur die Abhängigkeit der Ströme zur Symmetrierung [29, 32], was beim Q2LB direkt zu einer Verkleinerung führen würde.

Bei optimierten Ansätzen mit möglich größeren oder anderen Verläufen der Ströme zur Symmetrierung nach [33], kann genauso die Kapazität verringert werden und es können alle Vorteile des MMCs mit Multilevel Ausgangsspannung ausgenutzt werden. Wie viel kleiner die Kapazität mit dem Ansatz aus [33] sein wird, kann nicht abschließend eingeschätzt werden und könnte in folgenden wissenschaftlichen Arbeiten zum MMC betrachtet werden.

## 3.5 Vergleich Quasi-Zwei-Level-Betrieb bei FIC und MMC

Der Q2LB des FICs sollte mit dem Q2LB des MMCs verglichen werden. Die verschiedenen Topologien sind die zwei meistuntersuchten Multilevel-Topologien beim Q2LB und unterscheiden sich in vielen Eigenschaften. In [E5] wurde bereits ein Vergleich der Symmetrierung und Regelung vorgenommen. Im folgenden Kapitel sollte konkret an den Parametern des aufgebauten Hardwareprototyps ein Vergleich vorgenommen werden. Daher wurde ein MMC mit Halbbrückenzellen mit gleicher Eingangsspannung  $U_E$ , Ausgangsleistung  $P_{AC}$  und Ausgangsspannungsstufenanzahl  $N$  konfiguriert.

### 3.5.1 Exemplarischer Vergleich Q2LB FIC mit Q2LB MMC

Der Vergleich wurde mit jeweils einem dreiphasigen Umrichtersystem von MMC und FIC durchgeführt.

Im ersten Schritt wurde für den MMC die notwendige Anzahl an Halbleitern und Kondensatoren bestimmt. Die Anzahl an Zellen wurde pro Zweig  $M_{\text{zweig}} = 8$  gewählt, damit eine 7-Level Ausgangsspannung erzeugt werden kann. Damit ergibt sich eine minimale Kondensatorspannung  $U_{c,\min}$  von 500 V mit der festgelegten Eingangsspannung  $U_E$  von 4 kV beim MMC. Die maximale Kondensatorspannung  $U_{c,\min}$  wurde gleich der maximalen Kommutierungsspannung  $U_{\text{kom}} = 800$  V beim FIC gewählt.

Für den Vergleich wurde die Energiemenge der Kondensatoren im Umrichter für jeweils den Q2LB und konventionellen Multilevel-Betrieb berechnet.

Beim FIC wurde die Energiemenge mit Gleichung (2.10) berechnet. Die Kapazität des Zwischenkreises wurde mit der Auslegung in Abschnitt 5.2.1 gemäß der jeweiligen Schaltfrequenz für beide Betriebsarten bestimmt. Beim Q2LB beträgt die Kapazität der Kondensatoren konstant 1  $\mu\text{F}$ , weil die Schaltgeschwindigkeit unabhängig der Schaltfrequenz gewählt werden muss. Für den konventionellen Multilevel-Betrieb wurde die Kapazität mit Gleichung (2.8) aus [12] für die jeweilige Schaltfrequenz berechnet. Bei beiden Betriebsarten existiert eine Abhängigkeit der Energiemenge von der Schaltfrequenz. Allerdings ist die Abhängigkeit des konventionellen Multilevel-Betriebs größer.

Tabelle 3.2: Übersicht über verwendete Parameter des Vergleichs

Parameter	FIC	MMC
$N$ -Level	7	7
Halbleiter pro Phase	12	32
Kondensatoren pro Phase	5 + ZK	16
$\hat{I}_{\text{phase}}$	150 A	150 A
$U_E$	4 kV	4 kV
$P_{\text{AC}}$	420 kW	420 kW
$U_{c,\text{min}}$	-	500 V
$U_{c,\text{max}}$	-	800 V
$\Delta U_{C,\text{max}}$	150 V	

Für den MMC wurde die Energiemenge mit Gleichung (3.6) berechnet.

$$W_C = 6 \cdot M_{\text{zweig}} \cdot \frac{1}{2} \cdot C_{\text{mod}} \cdot U_{c,\text{max}}^2 \quad (3.6)$$

Dabei wurde die notwendige Kapazität der Zelle für den Q2LB mit der Auslegung nach Abschnitt 3.4.2 aus [50] für die jeweilige Schaltfrequenz der Halbleiter berechnet. Es wurde dabei angenommen, dass die Modulationszeit  $T_m$  gleich  $(M_{\text{zweig}} - 1) \cdot T_c$  entspricht. Beim konventionellen Betrieb wurde die Kapazität der Zellen mit der Auslegung nach [29] abgeschätzt. Für jede Zelle wurde eine Kapazität  $C_{\text{mod}}$  von 600  $\mu\text{F}$  unabhängig der Schaltfrequenz der Halbleiter berechnet.

In Tabelle 3.2 ist eine Übersicht der verwendeten Parameter für den Vergleich dargestellt.

Die Ergebnisse des Vergleichs werden in Abb. 3.4 gezeigt. Die Energiemenge in den Kondensatoren des Umrichters beim Q2LB des FICs ist ab einer Schaltfrequenz von 2 kHz am geringsten. Davor hat der MMC mit dem konventionellen Betrieb eine kleinere Energiemenge. Der konventionelle Betrieb des FICs und der Q2LB des MMCs haben mit den angewendeten Randbedingungen des Hardwareprototyps eine größere integrierte Energiemenge.

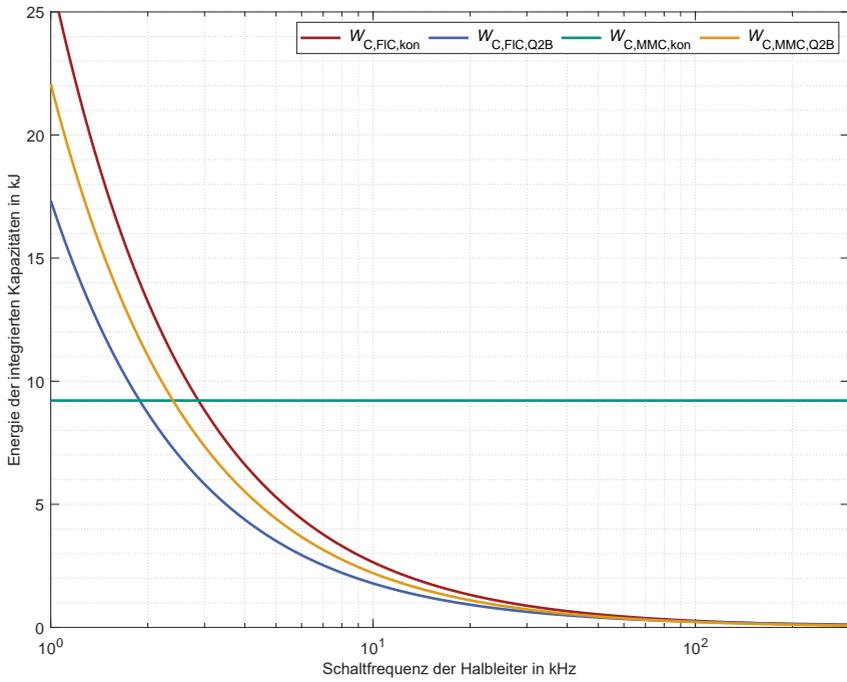


Abbildung 3.4: Energiemenge der im Umrichter integrierten Kondensatoren in Abhängigkeit der Schaltfrequenz der jeweiligen Halbleiter

### 3.5.2 Resümee Q2LB des MMCs und FICs

Der Q2LB des FICs ist gegenüber dem Q2LB des MMCs in den Anwendungsgebieten und der Ausgangsspannungsstufenanzahl, in denen der FIC sinnvoll als Topologie betrieben werden kann, klar im Vorteil. In Ausgangsspannungsstufenanzahl von bis zu 9-Stufen beim Q2LB kann der FIC sinnvoll eingesetzt werden. Durch die begrenzte Sperrspannung der verfügbaren Leistungshalbleiter ist der FIC auf einen möglichen Spannungsbereich für die Anwendungsgebiete beschränkt.

Beim FIC werden grundsätzlich weniger Halbleiter für die gleiche Anzahl an Ausgangsspannungsstufen benötigt und die Frequenz der Q2LB-Ausgangsspannung kann identisch gewählt werden. Die notwendige Kapazität der Kondensatoren hängt von der Schaltgeschwindigkeit der einzelnen Halbleiter ab, so können die Vorteile von schnell schaltenden Halbleitermaterialien genutzt werden. Die Reduzierung erfolgt durch die kurze Leitdauer  $t_{cc}$  bei der die Kondensatoren den Ausgangsstrom leiten müssen.

Beim MMC ist die Leitdauer eines Kondensators größer als beim FIC, weil nur in Abständen von  $T_c$  entschieden werden kann, ob der Ausgangsstrom durch einen Kondensator fließt oder nicht. Die Schaltfrequenz selbst hat beim FIC keinen Einfluss auf die Kondensatoren und kann beliebig nach anderen Kriterien gewählt werden. Beim MMC muss die Schaltfrequenz möglichst groß sein, damit die Kapazität der Kondensatoren verkleinert werden kann.

Die Regelung und Modulation beim Q2LB des FICs lässt sich deutlich leichter im Vergleich zum Q2LB des MMCs realisieren. Es sind keine weiteren Regelungen oder Symmetrierungen zwischen den einzelnen Phasen nötig. Alle Modifizierungen befinden sich in der Modulation, die aus zwei Teilen besteht, der Symmetrierung der Kondensatorspannungen und den Sinus-Dreieck-Modulatoren für jede Kommutierungszelle.

Beim MMC besteht die Regelung aus unterschiedlichen Reglern, welche alle ausgelegt und aufeinander abgestimmt werden müssen. Die Implementierung der Regelung ist voraussichtlich genauso aufwendig, wie bei einem konventionellen Betrieb. Die Implementierung einer MMC-Regelung nach [32] wurde selbst durchgeführt und hat nicht mehr Komponenten als beim Q2LB. Die Auslegung der Regelkreise und Wahl der Leistungstransformationen ist die große Herausforderung, diese wird beim Q2LB nicht einfacher. Für einen fairen Vergleich sollte noch erwähnt werden, dass

die Implementierung und Methodik der Modulation des Q2LBs des FICs ähnlich aufwendig im Vergleich zum konventionellen Betrieb ist.

Die Einschränkung auf eine Stufenanzahl von 9-Level als Grenze der klaren Vorteile des FICs besteht, weil sonst die Komplexität zu hoch ist. Das hat mit den Eigenschaften des FICs zu tun. Mit der Stufenanzahl  $N$  steigt die Anzahl an Schaltungskombinationen nicht linear, sondern mit  $2^{N-1}$  an. Damit werden die Symmetrierungsalgorithmen je nach Variante in der Implementierung deutlich aufwendiger. Beim MMC ist der Aufwand für die Regelung unabhängig von der Anzahl an Zellen und bei der Sortierung steigt der Aufwand deutlich geringer mit der Anzahl an Zellen als beim FIC. Weiter steigt bei gleicher  $U_{\text{kom}}$  die Zwischenkreisspannung und die Isolationsspannung der Komponenten der Kommutierungszellen. Die Isolation hat dabei technische Grenzen im Bereich von 5 kV bis 10 kV innerhalb einer Baugruppe, um eine schnelle Kommutierung und geringe Überspannungen zu erreichen.

Beim FIC mit größeren Spannungsstufen ergibt sich je nach Modulationsverfahren eine ungleichmäßige Spannungsbelastung beim konventionellen Betrieb [12]. Dieser Nachteil ist beim Q2LB nicht gegeben, da die Symmetrierung keine Abhängigkeit vom Aussteuergrad bei der Auswahl der Schaltzeitpunkte besitzt.

Beim MMC muss die Isolationsspannung in der Baugruppe nur in Abhängigkeit der Kommutierungsspannung gewählt werden. Die Isolation der hohen Betriebsspannung wird auf Systemebene durch die Anordnung der Zellen realisiert.

In Anbetracht des Vergleichs und der Analyse des MMCs mit dem Q2LB aus [50] ist deutlich geworden, dass bei Anwendungen im Spannungsbereich von bis zu 10 kV und im einstelligen Bereich der Ausgangsspannungsstufenanzahl eindeutig der FIC mit Q2LB zu bevorzugen ist. Wenn es um größere Spannungen oder Stufenanzahlen geht, sollte abgewogen werden, ob der Q2LB des MMCs gegenüber dem konventionellen Betrieb in der Anwendung noch Vorteile bietet. Im Detail sollte bei solch hohen Betriebsspannungen der Vorteil, welcher der Q2LB des MMCs mit den kleineren Kapazitäten mit der deutlich schlechteren Zwei-Level Ausgangsspannung für den Sinusfilter am Ausgang abgewogen werden.



# Kapitel 4

## Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters

In diesem Kapitel werden zwei Quasi-n-Level Betriebsweisen beschrieben. In Abschnitt 4.1 wird der Quasi-Zwei-Level-Betrieb (Q2LB) und in Abschnitt 4.2 der Quasi-Drei-Level-Betrieb (Q3LB) beschrieben. Der Fokus wurde auf den Q2LB des FICs gesetzt. Für den Quasi-Drei-Level Betrieb sind lediglich Änderungen des Modulationsprinzips, Symmetrierungsalgorithmus und der Auslegung eines Kondensators pro Phase notwendig. Die Unterschiede werden in Abschnitt 4.2 beschrieben.

### 4.1 Der Quasi-Zwei-Level Betrieb des Flying Capacitor Umrichters

Der Q2LB ist eine der zwei Quasi-n-Level Betriebsweisen des FICs, welche im Rahmen dieser Dissertation untersucht wurden. Bei dieser Betriebsweise wird der FIC, soweit es möglich ist, wie ein konventioneller Zwei-Level-Umrichter betrieben. In diesem Kapitel werden die folgenden Abschnitte immer am Beispiel des einphasigen 5-Level FICs erläutert. Obwohl der aufgebaute Prototyp ein dreiphasiger 7-Level FIC ist, werden in diesem Kapitel das Funktionsprinzip und die Regelungsstruktur

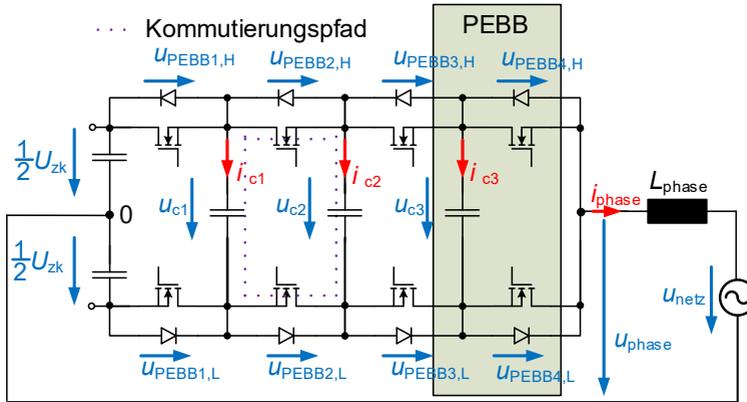


Abbildung 4.1: Struktur des FICs

anhand eines einphasigen 5-Level FICs erläutert. Die Ausführungen werden so übersichtlicher und lassen sich direkt auf den dreiphasigen Prototyp übertragen.

In Abb. 4.1 wird der FIC mit der Nomenklatur der Ströme und Spannungen, welche für die folgenden Abschnitte gilt, gezeigt. Im Folgenden wird immer von den korrespondierenden Halbleitern, der kleinsten möglichen Kommütierungszelle und von einem Power Electronic Building Block (PEBB) gesprochen. Für den aufgebauten Prototyp wird in Abschnitt 5.1 detailliert beschrieben, was unter diesem Konzept zu verstehen ist. Bei der Nomenklatur werden die PEBB durchnummeriert und der Index  $H$  bzw.  $L$  gibt an, welcher der beiden Halbleiter gemeint ist. Beispielsweise ist PEBB2,H die Bezeichnung des oberen Halbleiters der zweiten Stufe. Wenn angegeben wird, dass PEBB2 den Zustand  $H$  hat, dann ist der obere Halbleiter eingeschaltet. Die Anwendung für die Nomenklatur ist der einphasige Betrieb mit einphasiger Wechselspannung. Daher wird der Zwischenkreis geteilt und der Bezugspunkt 0 eingeführt. Auf dieses Potential wird die Ausgangsspannung bezogen. Die Wahl des Bezugspunkts 0 am Minuspol der Zwischenkreisspannung wäre genauso möglich. Für

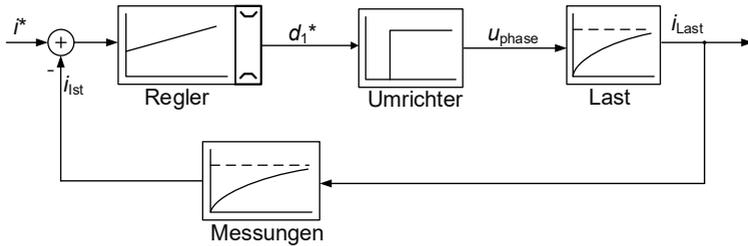


Abbildung 4.2: Struktur der Stromregelung eines einphasigen FICs bei Q2LB

die Modulation und die Symmetrierungsalgorithmen stellt dies in der Implementierung keinen Unterschied dar. Die Abbildungen in den folgenden Kapiteln betrachten den einphasigen Betrieb mit Wechselspannung und Wechselstrom.

#### 4.1.1 Regelung des Umrichters im Quasi-Zwei-Level Betrieb

Das Ziel des Q2LBs ist, den Multilevel-Umrichter wie einen Zwei-Level-Umrichter zu betreiben. Dieses Ziel beinhaltet auch die Regelung des Umrichters, welche bei jedem Multilevel-Umrichter in zwei Bereiche geteilt werden kann.

Das ist die Regelung der eigentlichen Anwendung, welche in einer Kaskadenstruktur einen überlagerten Regelkreis bilden kann oder einen parallelen Regelkreis, wie er beispielsweise bei einem MMC realisiert wird. Somit verfügt jeder Multilevel-Umrichter über eine Schnittstelle innerhalb der Regelung, welche die Anwendungsregelung für die Übergabe der Sollwerte nutzt. Bei den unterschiedlichen Multilevel-Umrichtern unterscheiden sich diese Schnittstellen und Strukturen. Beim FIC ist diese Schnittstelle zur Übergabe der Sollwerte direkt die Übergabe des Aussteuergrads, wie beim konventionellen Zwei-Level-Umrichter. Das unterscheidet sich beim Q2LB zum konventionellen Betrieb des FICs nicht. Die Struktur der Regelung des Q2LBs des FICs wird in Abb. 4.2 dargestellt. Es stellt in der einfachsten Form eine einphasige Ausgangsstromregelung für eine Last als

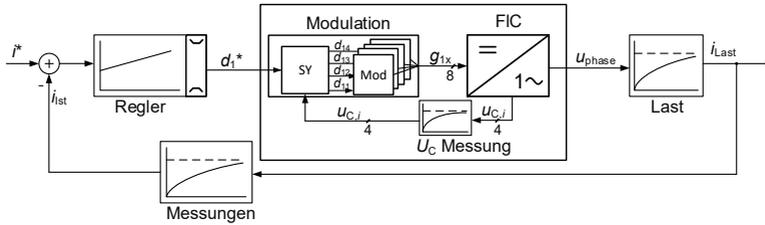


Abbildung 4.3: Struktur der Stromregelung mit Modulation eines einphasigen 5-Level FICs bei Q2LB

Regelstrecke dar. Der Regler wird in diesem Fall als PI-Regler dargestellt, der nach üblichen Auslegungsverfahren ausgelegt werden kann. Wenn am Ausgang eine Sinusgröße eingeregelt werden soll, muss für den PI-Regler die Messgröße in ein rotierendes Koordinatensystem transformiert werden, dass keine bleibende Regelabweichung bleibt. Der Umrichter mit integrierter Modulation kann analog zum Zwei-Level-Umrichter als Totzeit modelliert werden. Die Last im Regelkreis ist der Sinusfilter des Umrichters, welche üblicherweise als PT1-Glied modelliert wird. Die Messung des Ausgangsstroms gehört zum vollständigen Regelkreis hinzu. Die mögliche maximale Regeldynamik wird durch die Totzeit und die Messung des Ausgangsstroms begrenzt. Letztendlich ist die Regelstruktur des Q2LBs beim FIC identisch zu der eines Zwei-Level-Umrichters.

Der Unterschied zu einem Zwei-Level-Umrichter verbirgt sich im Block des Umrichters. In Abb. 4.3 wird dieser Block detaillierter ausgeführt. Er beinhaltet die Modulation und die Kondensatorspannungsmessung sowie den eigentlichen FIC. Die Modulation mit den zwei Teilen – dem Symmetrierungsalgorithmus (SY) und den Modulatoren (Mod) – wird in den folgenden Abschnitten beschrieben. Die Kondensatorspannungsmessung ist für die Symmetrierung der Kondensatorspannungen notwendig. Somit existiert beim Q2LB eine unterlagerte Schleife, welche für den Betrieb erforderlich ist. Die Dynamik des Symmetrierungsalgorithmus und der Schaltfrequenz bzw. Modulationsfrequenz entspricht der Totzeit, welche für den Umrichter angenähert wird.

### 4.1.2 Modulationsprinzip des Quasi-Zwei-Level Betriebs

Die Modulation des Q2LBs des FICs wird mit einem Multi-Carrier Verfahren realisiert. Dies ist eine Erweiterung des klassischen Sinus-Dreieck-Modulation-Verfahrens. Jedes PEBB hat sein eigenes Trägersignal also einen eigenen Sinus-Dreieck-Modulator. Beim Q2LB wird immer pro Modulationsperiode zwischen  $+\frac{U_{zk}}{2}$  nach  $-\frac{U_{zk}}{2}$  und zurück zu  $+\frac{U_{zk}}{2}$  umgeschaltet.

In Abb. 4.4 ist das Modulationsprinzip dargestellt. Die Darstellung ist nicht im gleichen zeitlichen Maßstab abgebildet. Die Zeitpunkte des Umschaltens der einzelnen PEBB sind vergrößert dargestellt. Der Aussteuergrad  $d_1$  für Phase 1 ist ein Beispiel des folgenden Aussteuerungsgrads  $d_x$ . Die Aussteuergrade  $d_{x,y}$  der unterschiedlichen PEBB unterscheiden sich voneinander, damit die PEBB zu unterschiedlichen Zeiten schalten und sich die Multilevel-Spannungsstufenform ergibt. Der Index  $y$  steht für das jeweilige PEBB in der Phase  $x$ . Der zeitliche Abstand zwischen den Umschaltungen ist die Zeit pro Multilevel Spannungsstufen  $t_p$ . Die Zeit  $t_p$  muss größer sein als die Schaltdauer eines Halbleiters  $t_s$ , damit sich die Kommutierungszelle möglichst innerhalb eines PEBBs befindet. Weiter kann mit einer Mindestlänge von  $t_p$  die resultierende Spannungsänderung  $du/dt$  am Ausgang begrenzt werden. Die Summe der Verweildauer in allen Multilevel Spannungsstufen ( $t_p$ ) ist die Dauer des eigentlichen Umschaltvorgangs  $t_c$ . Beim Zwei-Level-Umrichter wäre diese äquivalent zur Summe aus Schaltzeit und Verriegelungszeit einer Halbbrücke.

Die einzelnen Aussteuergrade  $d_{x,y}$  der PEBB befinden sich in einem gleichbreiten Band um den Aussteuergrad  $d_x$ . Die erste Umschaltung erfolgt um  $\frac{t_c}{2}$  zeitlich vorgezogen. Die letzte Umschaltung erfolgt um  $\frac{t_c}{2}$  zeitlich nachteilend, damit die Spannungszeitfläche des Q2LBs der Zwei-Level Ausgangsspannungszeitfläche entspricht. Die Länge von  $t_p$  und die Berechnung der einzelnen Aussteuergrade  $d_{x,y}$  wird durch den gewählten Symmetrierungsalgorithmus festgelegt. Mit den einzelnen Aussteuergraden  $d_x$  wird die Schaltfolge der Halbleiter festgelegt bzw. die Symmetrierungsalgorithmen bestimmen die notwendige Schaltfolge und daraus werden die einzelnen Aussteuergrade  $d_{x,y}$  berechnet.

Beim Q2LB ist der Aussteuergrad  $d_x$  begrenzt. Bedingt durch die Umschaltzeit  $t_c$  und der symmetrischen Aufteilung dieser um den Aussteuergrad  $d_x$ , ist es nicht möglich, den vollständigen Aussteuerungsbereich von 0 bis 1 zu verwenden. Die Bereiche des Aussteuergrads  $0 < d_x \leq \frac{t_c}{2 \cdot T_m}$  und  $1 - \frac{t_c}{2 \cdot T_m} \leq d_x < 1$  sind nicht verwendbar. Der Aussteuergrad  $d_x = 1$

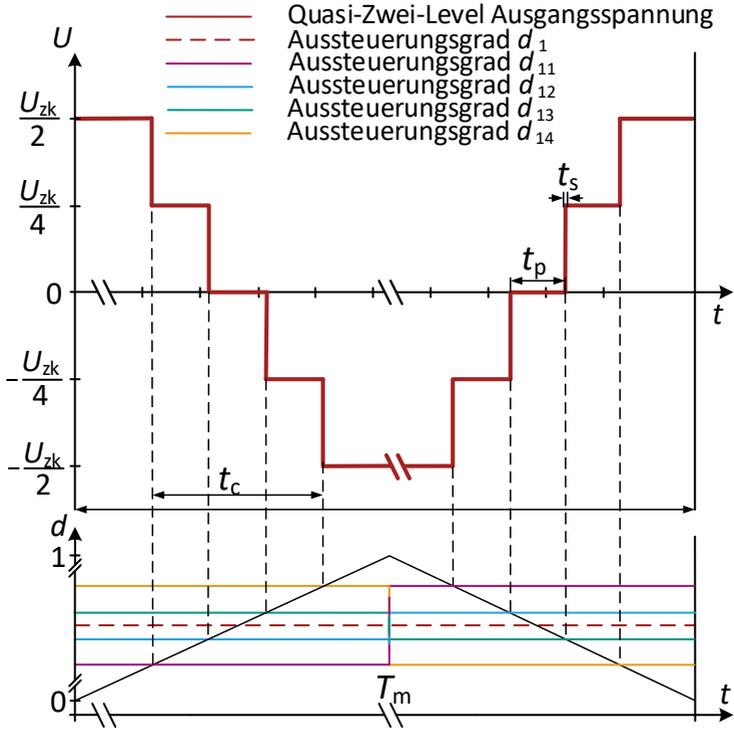


Abbildung 4.4: Modulationsprinzip eines einphasigen 5-Level FICs bei Q2LB

bzw.  $d_x = 0$  sind möglich, können allerdings nicht dauerhaft verwendet werden, da bei diesen Aussteuergraden die Symmetrierungsalgorithmen nicht wirksam sind. Die Symmetrierungsalgorithmen funktionieren nur im Bereich  $\frac{t_c}{2 \cdot T_m} < d_x < 1 - \frac{t_c}{2 \cdot T_m}$ , da bei diesen Aussteuergraden auch andere Spannungsstufen als  $+\frac{U_{zk}}{2}$  und  $-\frac{U_{zk}}{2}$  verwendet werden. Bei dem in Kapitel 5 beschriebenen Hardwareprototyp ist der Bereich von  $2,5\% < d_x < 97,5\%$  bei maximalem  $t_c$  von  $5 \mu\text{s}$  bei  $T_m = 100 \mu\text{s}$  verwendbar.

Beim Q2LB für ein dreiphasiges System sind alle möglichen Modulationen einer Nullkomponente genauso wie beim Zwei-Level oder Multilevel Umrichter möglich. In der Signalkette würde dies auf die Aussteuergrade  $d_x$  der jeweiligen Phasen vor den Symmetrierungsalgorithmen hinzuaddiert werden. Die Addition einer dritten Harmonischen als Nullkomponente zur Erhöhung der verketteten Ausgangsspannung ist möglich. Genauso ist die Flat-Top Modulation zur Reduzierung der Schaltverluste einsetzbar. Das kurzzeitige Schalten von  $d_x = 1$  bzw.  $d_x = 0$  ist nur so lange möglich, bis die Selbstentladung der Kondensatoren so groß ist, dass die zulässige Spannungsabweichung der Kondensatorspannungen nicht überschritten wird. Die Modulationen der Nullkomponenten mit der dritten Harmonischen werden im dreiphasigen Hardwareprototyp verwendet. Da in diesem Kapitel der Q2LB des FICs im einphasigen Fall betrachtet wird, wird darauf im Folgenden nicht näher eingegangen. Die Modulationen der Nullkomponenten unterscheiden sich beim Q2LB nicht zu den anderen Betriebsweisen.

### 4.1.3 Symmetrierungsalgorithmen der Kondensatorspannungen

Für den Q2LB mussten neue Symmetrierungsalgorithmen entwickelt werden, da die bisherigen Ansätze für den konventionellen Multilevel-Betrieb erdacht wurden. Pro Modulationsperiode wird beim konventionellen Multilevel-Betrieb immer nur zwischen zwei Schaltzuständen unterschiedlicher Spannungsstufen umgeschaltet. Beim Q2LB wird einmal durch das ganze Schaltzustandsdiagramm des FICs pro Modulationsperiode geschaltet. Somit wird eine Folge von Umschaltungen zwischen den Spannungsstufen nacheinander pro Modulationsperiode durchgeführt. Als Anforderung an den Q2LB wird die Verkleinerung der Überspannung gefordert. Dies schränkt den Symmetrierungsalgorithmus ein. Beim Q2LB

wechselt immer nur ein PEBB den Zustand pro Wechsel des Schaltzustands. Damit ist der Kommutierungskreis innerhalb eines PEBBs und möglichst klein. In Abb. 4.5 ist das Schaltdiagramm eines einphasigen 5-Level FLCs mit der obigen Einschränkung abgebildet. Die Nomenklatur mit den Vorzeichen bei den Kondensatorströmen ist so zu verstehen, dass bei einem + der Ausgangsstrom  $i_{\text{phase}}$  in positiver Richtung zu  $i_{C,x}$  fließt. In den Spannungsstufen zwischen  $+\frac{U_{zk}}{2}$  und  $-\frac{U_{zk}}{2}$  ist jeder Stromfluss durch den jeweiligen Kondensator in positiver, wie in negativer Richtung möglich. Bei den Spannungsstufen  $+\frac{U_{zk}}{2}$  (Zustand *HHHH*) und  $-\frac{U_{zk}}{2}$  (Zustand *LLLL*) fließt der Ausgangsstrom durch keinen der Kondensatoren.

Damit die Symmetrierungsalgorithmen die Forderung nach Gleichung (2.4) erfüllen können, benötigen diese Eingriffsmöglichkeiten. Wie vorher schon erwähnt wurde, gibt es Schaltzustände mit unterschiedlichen Kondensatorströmen. Die Wahl der Schaltzustände ist eine dieser Eingriffsmöglichkeiten. Zusätzlich ist es möglich, die Schaltzustände unterschiedlich lang zu stellen. Damit wird die Zeit  $t_p$  variiert, sodass die verschiedenen Schaltzustände unterschiedlich lang gestellt werden.

In den Veröffentlichungen für den Q2LB des FLCs wurden verschiedene Symmetrierungsalgorithmen präsentiert. Diese Symmetrierungsalgorithmen nutzen diese zwei Eingriffsmöglichkeiten unterschiedlich aus. Die vorgestellten Algorithmen können in zwei Gruppen mit einem anderen Prinzip zur Symmetrierung unterteilt werden. Die erste Gruppe ist die Symmetrierung mit variablen Schaltfolgen und festen  $t_p$ , welche in [E1] vorgestellt wurde. Davor gab es dieses Symmetrierungsprinzip nicht. In [57] wurde dieses Prinzip erneut verwendet. Dieses Prinzip der Symmetrierung wird in Abschnitt 4.1.3 im Detail erläutert. Die zweite Gruppe ist die Symmetrierung mit fester Schaltfolge und variablem  $t_p$ . Diese Symmetrierungsalgorithmen wurden in [54] und [53] präsentiert. Im Detail wird dieses Prinzip anhand von [54] in Abschnitt 4.1.3 erläutert.

Im Vergleich zur konventionellen Symmetrierung mit Trägerverfahren wird eine dynamische Kondensatorspannungsmessung bei den meisten Symmetrierungsalgorithmen benötigt. Für jede Iteration des Symmetrierungsalgorithmus werden die aktuell gemessenen Kondensatorspannungen benötigt und in Abhängigkeit dieser reagiert der Symmetrierungsalgorithmus. Damit gehören diese Symmetrierungsalgorithmen für den Q2LB in die Kategorie der direkten Symmetrierung. In Abhängigkeit der Kondensatorspannungsabweichungen werden die Gate-Signale für die einzelnen

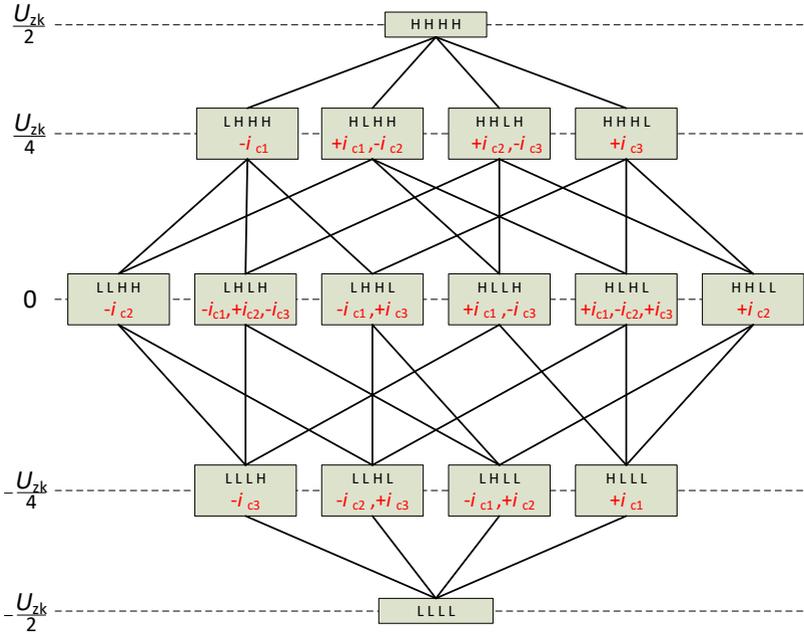


Abbildung 4.5: Schaltzustandsdiagramm eines einphasigen 5-Level FICs

Halbleiter beeinflusst. Die Anforderung an die Kondensatorspannungsmessung ist eine Randbedingung an alle direkten Symmetrierungsalgorithmen, welche im Folgenden betrachtet werden.

Die andere Kategorie ist die indirekte Symmetrierung durch die Ausnutzung von Symmetrien oder Periodizität. Die meisten Multi-Carrier Verfahren, wie APOD usw. fallen in diese Kategorie. Bei indirekten Symmetrierungsalgorithmen ist die Kondensatorspannungsmessung zur Fehlerüberwachung trotzdem nötig. Beim Q2LB wurde in [53] eine sogenannte passive Symmetrierung vorgestellt, die mit der Symmetrie des Schaltzustandsdiagramms bezüglich der Kondensatorströme arbeitet. Dabei wird vorausgesetzt, dass immer ungefähr der gleiche Ausgangsstrom fließt und keine Selbstentladung bei den Kondensatoren existiert. Bei diesem Algorithmus wird in Abhängigkeit des Ausgangsstroms eine feste Schaltfolge mit festen  $t_p$  festgelegt. Bei den präsentierten Simulationen hat sich gezeigt, dass dieser Algorithmus größere Kondensatorspannungsabweichungen als bei den direkten Verfahren erzeugt. Bei einem sinusförmigen Ausgangsstrom würden die Kondensatoren mit der natürlichen Symmetrierung angeglichen werden. Zur Erläuterung, bei einer einphasigen sinusförmigen Größe gibt es mit doppelter Frequenz eine Pulsation. Bei den Kondensatorströmen ist diese mittelwertfrei bei fester Schaltfolge mit festen  $t_p$ . Für möglichst kleine Kapazitäten bei den Kondensatoren und gleichzeitig geringer Spannungsänderung scheidet dieser Symmetrierungsalgorithmus aus. Daher werden im Folgenden zwei direkte Symmetrierungsalgorithmen bzw. deren Kombinationsmöglichkeiten vorgestellt.

### **Symmetrierung mit variabler Schaltfolge und festem $t_p$**

Die erste Einflussmöglichkeit zur Symmetrierung ist, die Schaltfolge in Abhängigkeit der Kondensatorspannungen zu ändern. Der im Folgenden erläuterte Algorithmus basiert auf einer Weiterentwicklung des Simple direct capacitor voltage balancing Algorithmus [17]. In Abhängigkeit der Kondensatorspannungsabweichungen und dem Vorzeichen des Ausgangsstroms werden für jede Spannungsstufe jeweils die entgegengerichteten Schaltzustände vorgeschlagen. Beim Q2LB wird nun nicht nur zwischen zwei Spannungsstufen umgeschaltet, sondern immer im Schalt-diagramm von *HHHH* nach *LLLL* bzw. umgekehrt geschaltet. Dabei ist die Aufgabe des Symmetrierungsalgorithmus den optimalen Pfad, also die optimale Schaltfolge, zu finden. Der Algorithmus selbst teilt sich in

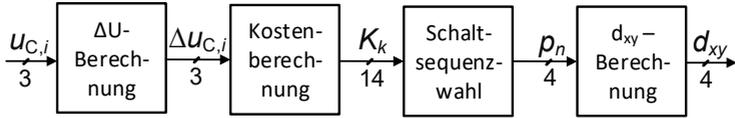


Abbildung 4.6: Struktur des Symmetrierungsalgorithmus für die Kondensatorspannungen nach [E1]

drei Teile, wobei der Hauptteil in zwei Schritten durchgeführt wird. Die Struktur ist in Abb. 4.6 dargestellt.

Der erste Teil ist die Berechnung der Abweichungen der Kondensatorspannungen nach Gleichung (4.1).

$$\Delta u_{C,i} = u_{C,i} - U_{C,\text{nom},i} \quad i \in [1 \dots (N - 2)] \quad (4.1)$$

Danach wurde in der ersten Implementierung, welche in [E1] vorgestellt wurde, der erste Schaltzustand in Abhängigkeit der größten Abweichung der Kondensatorspannungen gewählt. Somit wurde der Schaltzustand gewählt, welcher diese Kondensatorspannung positiv beeinflusst, unabhängig davon, ob es eine andere Kondensatorspannung negativ beeinflusst. Im nächsten Schritt wird der Folgezustand gewählt, der die anderen Kondensatoren genauso positiv beeinflusst usw. Wenn keine positive Beeinflussung möglich ist, dann wird der Folgezustand mit der geringsten negativen Beeinflussung gewählt. Der Algorithmus konnte die Kondensatorspannungsabweichungen innerhalb des zulässigen Bereichs halten, allerdings war er von Einzelentscheidungen abhängig und damit nicht leicht anpassbar. Die Wahl der Schaltsequenz wurde mit der Wahl mit der Methode Dynamic Programming aus [69] weiterentwickelt. Für jeden Schaltzustand  $k$  werden nach Gleichung (4.2) die Kosten  $K_k$  berechnet. Die Kostenfunktion wurde möglichst einfach ausgeführt und diese bewertet, für jeden Schaltzustand, wie dieser die Spannungsänderung aller Kondensatorspannungen beeinflusst.

$$K_k = \sum_{i=1}^{N-2} D_{C,i} \cdot \text{sign}(i_{\text{phase}}) \cdot \text{sign}(\Delta u_{C,i}) \cdot |\Delta u_{C,i}|^{G_{\text{uc}}} \quad (4.2)$$

Dabei ist  $D_{C,i} \in \{-1,0,1\}$  die Zuweisung des Stromflusses durch den jeweiligen Kondensator in Abhängigkeit des Ausgangsstroms und  $k \in \{1\dots 6\}$  ist der Index für die jeweiligen Zustände. Bei einem 5-Level FIC gibt es bis zu 6 Schaltzustände pro Spannungsstufe. Das Produkt aus  $D_{C,i}$  und  $\text{sign}(i_{\text{phase}})$  bestimmt, ob die aktuelle Kondensatorspannungsabweichung des jeweiligen Kondensators positiv oder negativ in dem jeweiligen Schaltzustand beeinflusst wird. Eine Gewichtung der Kosten mit dem Vorzeichen und dem Betrag der Kondensatorspannungsabweichungen wurde gewählt, weil das Vorzeichen der Spannungsabweichung der Kondensatoren entscheidend ist. Die Gewichtung des Betrags mit dem Faktor  $G_{\text{uc}}$  wurde vorgesehen, damit eine Relationsgewichtung zwischen großen und kleinen Spannungsabweichungen der einzelnen Kondensatoren vorgenommen werden kann. Die Wahl der Schaltsequenz erfolgt mit dem Bellmann-Prinzip einer Suche nach dem optimalen Pfad von  $HHHH$  nach  $LLLL$  mit Gleichung (4.3), welches mit der Methode Dynamic Programming realisiert wurde. Der Raum der Folgezustände  $x_{k+1}$  ist beschränkt, weil nicht von jedem Schaltzustand in jeden Schaltzustand der nächsten Spannungsstufe umgeschaltet werden soll. Dies ist eine Einschränkung, welche zur Minimierung der Überspannung an den Halbleitern eingeführt wurde.

$$J_{k,n}^* = \min\{K_k\}^*(x_k, u_k) + J_{k+1,n}^*(x_{k+1}, u_{k+1}) \quad (4.3)$$

Wenn die Schaltfolge bestimmt wurde, werden im dritten und letzten Schritt die individuellen Aussteuergrade der einzelnen PEBBs berechnet. Die Schaltsequenz wird als eine Information, welche der PEBBs an welcher Stelle  $p_n$  schalten soll, übergeben. Die individuellen Aussteuergrade  $d_{x,y}$  werden mit Gleichung (4.4) berechnet.

$$d_{x,y} = d_x - \left(\frac{3}{2} - p_n + 1\right) \cdot \frac{t_p \cdot 2}{T_m} \quad n, p \in \{1,2,3,4\}. \quad (4.4)$$

Dabei wird  $t_p$  konstant gewählt und wird im Folgenden als  $t_{p,\text{fest}}$  bezeichnet. Die individuellen Aussteuergrade werden an die Modulatoren der jeweiligen PEBBs gegeben. Die Dauer der Umschaltung  $t_c$  ist bei diesem Algorithmus das Dreifache von  $t_{p,\text{fest}}$ .

Dieser Algorithmus wird im Folgenden als ETI-Symmetrierungsalgorithmus oder auch ETI-Algorithmus bezeichnet.

### Symmetrierung mit fester Schaltfolge und variablem $t_p$

Der zweite Freiheitsgrad zur Symmetrierung der Kondensatorspannungen ist die Zeit  $t_p$  die angibt, wie lange die einzelnen Schaltzustände gestellt werden. Dieses Prinzip wurde in den Veröffentlichungen [54] und [53] unabhängig voneinander präsentiert. In [54] wurde der Algorithmus detailliert beschrieben und wird im Folgenden wiedergegeben. Die Struktur ist in Abb. 4.7 dargestellt. Der erste Schritt ist hier genauso, dass  $\Delta u_{C,i}$  nach Gleichung (4.1) bestimmt wird. Anschließend wird die Wahl der  $t_{pi}$  nach Abb. 4.8 vorgenommen. Dabei bedeutet  $S == 1$ , dass die Schaltzeiten für die erste Umschaltung zu Beginn der Modulationsperiode bestimmt werden. Bei  $S == 0$  werden für die zweite Umschaltung die Schaltzeiten bestimmt. Dies ist nötig, damit der Algorithmus die Zuordnung zu dem unterschiedlichen Kondensatorstromverlauf beachten kann. Die Schaltfolge des Algorithmus ist für die Umschaltung  $HHHH$  nach  $LLLL$  anders als von  $LLLL$  nach  $HHHH$  und nutzt dabei jeweils nur die blau markierten Schaltsequenzen in Abb. 4.9. Der Algorithmus durchläuft im Uhrzeigersinn das Schaltdiagramm.

Für den Algorithmus wird  $F_x$  mit Gleichung (4.5) bestimmt, wobei  $x \in \{1,2,3\}$  gilt. Damit wird in Abhängigkeit der Spannungsabweichung und des Ausgangsstroms entschieden, welche Möglichkeit eine positive Beeinflussung ist.

$$F_x = \begin{cases} 1, & \text{if } \Delta u_{C,i} \geq 0 \wedge i_{\text{phase}} \geq 0 \quad \vee \quad \Delta u_{C,i} < 0 \wedge i_{\text{phase}} < 0 \\ 0, & \text{if } \Delta u_{C,i} \geq 0 \wedge i_{\text{phase}} < 0 \quad \vee \quad \Delta u_{C,i} < 0 \wedge i_{\text{phase}} \geq 0 \end{cases} \quad (4.5)$$

Der letzte Schritt ist die Berechnung der jeweiligen Aussteuergrade der jeweiligen PEBB nach Gleichung (4.6) und folgenden Gleichungen. Für die Modulation nach Abschnitt 4.1.2 wird die Unterscheidung nach Umschaltungen nötig. Die linken Gleichungen sind für die Umschaltung von  $LLLL$  nach  $HHHH$ , die rechten für  $HHHH$  nach  $LLLL$ . Somit läuft der Algorithmus im Schaltdiagramm immer im Kreis, sodass jeder Kondensator innerhalb eines Zyklus sowohl entladen als auch geladen wird.

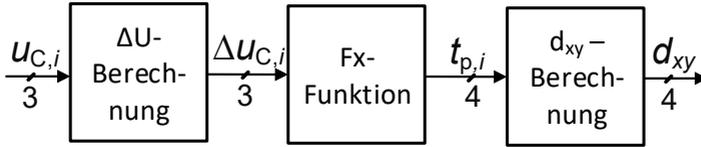


Abbildung 4.7: Struktur des Symmetrierungsalgorithmus für die Kondensatorspannungen nach [54]

$$d_{x,4} = d_x - \frac{t_c}{2} \qquad d_{x,1} = d_x - \frac{t_c}{T_m} \qquad (4.6)$$

$$d_{x,3} = d_x - \frac{\frac{t_c}{2} - t_{p1}}{T_m} \qquad d_{x,2} = d_x - \frac{\frac{t_c}{2} - t_{p3}}{T_m} \qquad (4.7)$$

$$d_{x,2} = d_x - \frac{\frac{t_c}{2} - t_{p1} - t_{p2}}{T_m} \qquad d_{x,3} = d_x - \frac{\frac{t_c}{2} - t_{p3} - t_{p2}}{T_m} \qquad (4.8)$$

$$d_{x,1} = d_x + \frac{t_c}{2} \qquad d_{x,4} = d_x + \frac{t_c}{T_m} \qquad (4.9)$$

Die Dauer der Umschaltung  $t_c$  wird mit Gleichung (4.10) als die Summe der einzelnen  $t_{pi}$  definiert.

$$t_c = \sum_{i=1}^{N-2} t_{pi} \qquad (4.10)$$

Durch die immer gleichen Schaltsequenzen und die fest gewählten  $t_{p,max}$  und  $t_{p,min}$  gibt es nur vier unterschiedliche Möglichkeiten der Änderungen der Kondensatorspannungen. Im Rahmen der Untersuchung der Algorithmen wurde eine kleine Veränderung des Algorithmus mit kontinuierlichen Spannungsänderungen untersucht. Dabei wurde  $t_{pi}$  in Abhängigkeit des

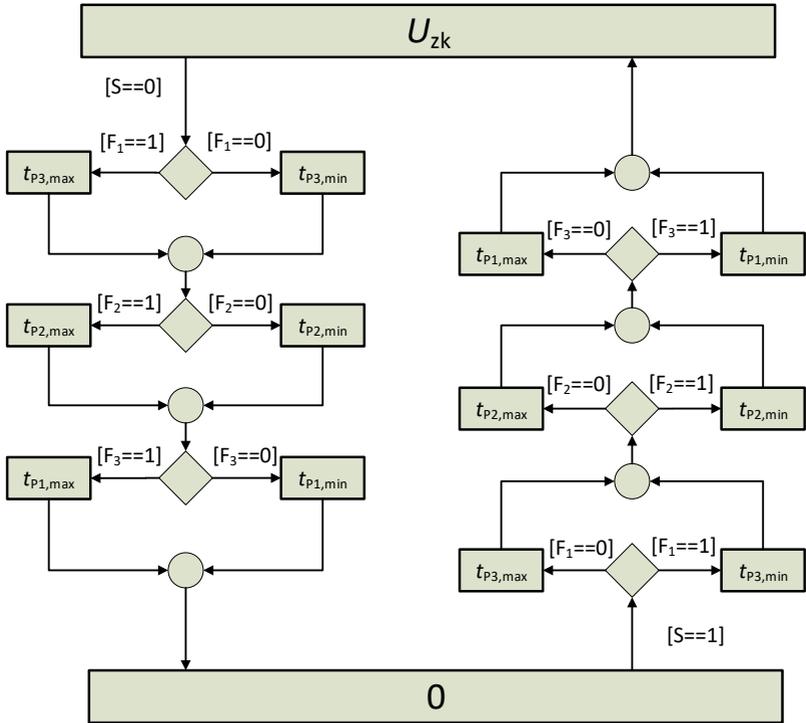


Abbildung 4.8: Zustandsautomaten für Bestimmung der  $t_{pi}$  zur Symmetrierung der Kondensatorspannungen nach [54]



$t_{pi}$  nach Gleichung (4.11) wäre die Bezeichnung Rostockplus-Symmetrierungsalgorithmus. Die Bezeichnung Rostock kommt davon, dass [54] eine Veröffentlichung der Universität Rostock ist.

### Kombination der Symmetrierungsprinzipien

Die Kombination der Algorithmen ist erreicht, wenn  $t_p$  und die Schaltfolge variieren. Somit stellt sich die Frage, wie  $t_p$  verändert werden soll. Die Veränderung von  $t_p$  nach Kondensatorspannungsabweichungen und dem Ausgangsstromvorzeichen ist für die anderen Schaltzustände nicht so einfach zu wählen. Ein Algorithmus zur Wahl der Schaltfolge existiert bereits. Die Zeit  $t_p$  in Abhängigkeit des Ausgangsstroms zu verändern ist einfach. Der Grundgedanke ist, dass bei größerem Ausgangsstrom die Spannungsänderung größer sein wird. Somit wird in den Grenzen von  $t_{p,\min}$  und  $t_{p,\max}$  nach Gleichung (4.12)  $t_{pi}$  berechnet.

$$t_{pi} = t_{p,\min} + (t_{p,\max} - t_{p,\min}) \cdot \left(1 - \frac{i_{\text{phase}}}{\hat{I}_{\text{phase}}}\right) \quad (4.12)$$

Eine weitere Möglichkeit ist, die Variation von  $t_{pi}$  in die Kostenfunktion einzuführen. Dadurch ergibt sich für jeden Schaltzustand ein Wertebereich der Kosten mit einem minimalen Wert für ein bestimmtes  $t_{pi}$  nach Gleichung (4.13).

$$t_{pi} = \min(\Delta u_{C,i}(i_{\text{phase}})) \quad (4.13)$$

Dieser Ansatz wurde nicht weiter untersucht, da es nicht online mit der zur Verfügung stehenden Signalverarbeitung berechnet werden kann. Es wäre anstelle des vorherigen Ansatzes für jeden Schaltzustand einzeln eine Optimierungsrechnung zusätzlich durchzuführen. Bei jedem Schaltzustand müsste bestimmt werden, welches  $t_{pi}$  bei den beteiligten Kondensatoren zu einem Minimum an  $\Delta u_{C,i}$ , in Summe bei den Kondensatoren, führen würde. Danach würde die optimale Schaltfolge mit dem in Abschnitt 4.1.3 beschriebenen Algorithmus zur Pfadsuche ausgeführt werden. Anstelle einer Optimierungsrechnung beim jetzigen Algorithmus wäre die Anzahl an Schaltzuständen plus eins an Optimierungsrechnungen nötig. In zukünftigen Untersuchungen wäre es möglich, dieses Problem mit Vorberechnungen der einzelnen  $t_{pi}$  für jeweilige Kondensatorspannungsabweichungen, welche im Speicher des Signalverarbeitungssystems

Tabelle 4.1: Übersicht über Parameter der Simulation für den Vergleich der Symmetrierungsalgorithmen des Q2LBs

Parameter		Wert
Schaltfrequenz	$f_s$	10 kHz
Kapazität	$C_i$	1 $\mu$ F
Induktivität	$L_{\text{phase}}$	1 mH
maximale Zeit einer Multilevel-Spannungsstufe	$t_{p,\text{max}}$	500 ns
minimale Zeit einer Multilevel-Spannungsstufe	$t_{p,\text{min}}$	100 ns
feste Zeit einer Multilevel-Spannungsstufe	$t_{p,\text{fest}}$	250 ns
Gewichtung der Spannungsabweichung	$G_{\text{uc}}$	1

abgelegt werden können, zu lösen. Genauso wäre es lösbar mit noch leistungsfähigerer Signalverarbeitung oder geringeren Schaltfrequenz, damit eine längere Zeit zum Ausführen des Algorithmus zur Verfügung steht.

#### 4.1.4 Vergleich der Symmetrierungsalgorithmen mit Simulationsergebnissen

Jeweils ein Algorithmus aus beiden vorgestellten Gruppen an Algorithmen wurde für den Vergleich herangezogen und dieser Vergleich wurde in [E2] veröffentlicht. Diese sind der ETI-Algorithmus und der Rostock-Algorithmus. Beide Symmetrierungsalgorithmen wurden in Matlab Simulink implementiert und der Umrichter wurde gemäß der Parameter des PEBB in Plects modelliert. Für den Vergleich wurde der FIC einphasig an einer Wechselspannung mit einer Induktivität  $L_{\text{phase}}$  als Ausgangsfilter angeschlossen. Bei einem Wechselstrom ergeben sich alle möglichen Betriebsfälle für die Symmetrierungsalgorithmen.

Die Wechselspannungsquelle wurde mit dem Mittelpunkt 0 verbunden. Der geteilte Zwischenkreis wurde mit DC-Spannungsquellen in der Simulation auf ihren Sollwerten gehalten. Die Parameter sind in Tabelle 4.1 aufgeführt.

In Abb. 4.10 sind die Kondensatorsspannungsverläufe für den ETI-Algorithmus für zwei Netzperioden abgebildet. Die Abweichungen der einzelnen Kondensatorspannungen sind stromabhängig, wie zu erwarten

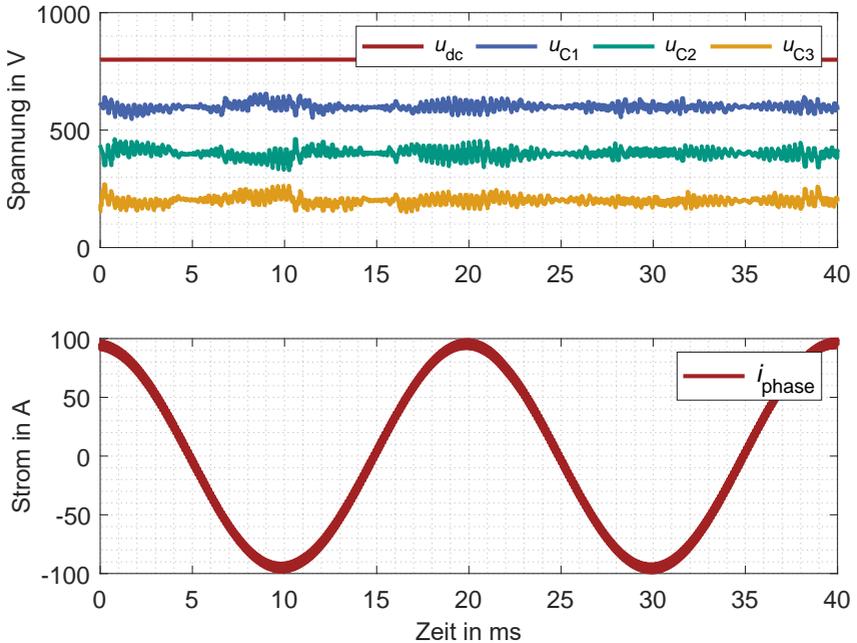


Abbildung 4.10: Simulationsergebnisse des Symmetrierungsalgorithmus mit variabler Schaltfolge und festem  $t_p$  (ETI-Algorithmus)

war. Die Spannungsabweichungen haben keinen linearen Zusammenhang zum Ausgangsstrom. Beim ETI-Algorithmus bilden sich durch die verschiedenen Schaltfolgen bleibende Spannungsabweichungen der Kondensatorspannungen über mehrere Modulationsperioden  $T_m$  aus. Der Algorithmus minimiert die Summe der Kondensatorspannungsabweichungen und nicht jede einzelne Abweichung der Kondensatorspannungen. Jedoch bleiben diese innerhalb der zulässigen, festgelegten Bereiche.

In Abb. 4.11 sind die Kondensatorspannungsverläufe für den Rostock-Algorithmus gezeigt. Durch die gleiche Schaltfolge mit der positiven und negativen Richtung des Ausgangsstroms durch die einzelnen Kondensatoren, bilden sich rechteckförmige Spannungsabweichungen aus. Eine über längerem Zeitraum gleichbleibende Kondensatorspannungsabweichung bildet sich dadurch nicht aus. In den Simulationsergebnissen ist

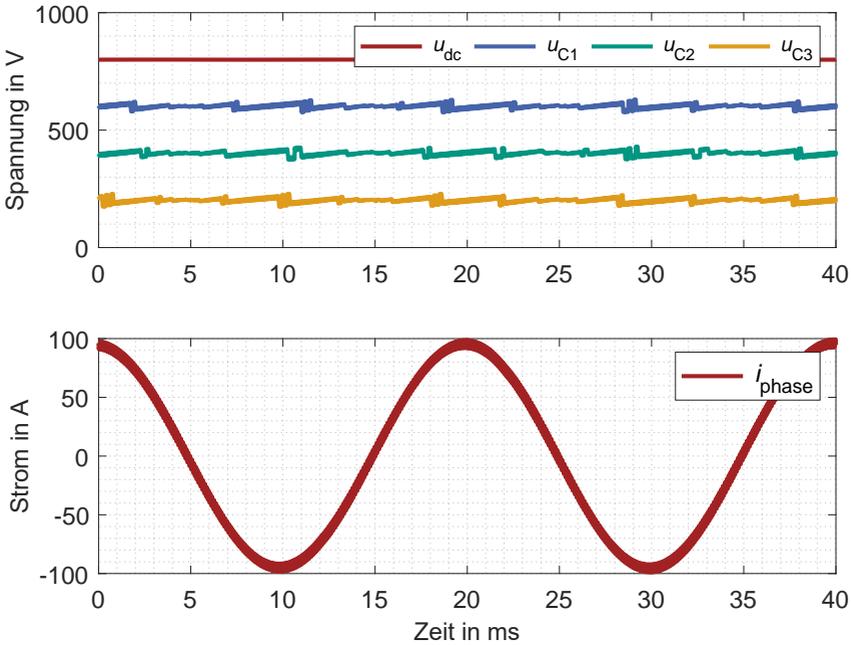


Abbildung 4.11: Simulationsergebnisse des Symmetrierungsalgorithmus mit fester Schaltfolge und variablem  $t_p$  (Rostock-Algorithmus)

zu erkennen, dass der Algorithmus hauptsächlich  $t_{p,\min}$  verwendet. Diese sind die Zeitabschnitte, in denen die Kondensatorspannungen langsam steigen oder sinken. Wenn die Abweichung größer wird bzw. das Vorzeichen wechselt, wird  $t_{p,\max}$  verwendet, um diesem Trend entgegenzuwirken. Festzuhalten ist allerdings im Vergleich zum ETI-Algorithmus, dass die mittleren Kondensatorspannungsabweichungen deutlich kleiner sind. Die mittlere Abweichung wurde nach Gleichung (4.14) berechnet.

$$\Delta \bar{u}_C = \frac{1}{N-2} \cdot \sum_{i=1}^{N-2} \frac{1}{T} \cdot \int_0^T |(u_{C,i} - U_{C,\text{nom},i})| dt \quad (4.14)$$

Dabei ist für die Simulationsergebnisse die mittlere Abweichung beim Rostock-Algorithmus 6,41 V und beim ETI-Algorithmus 13,55 V.

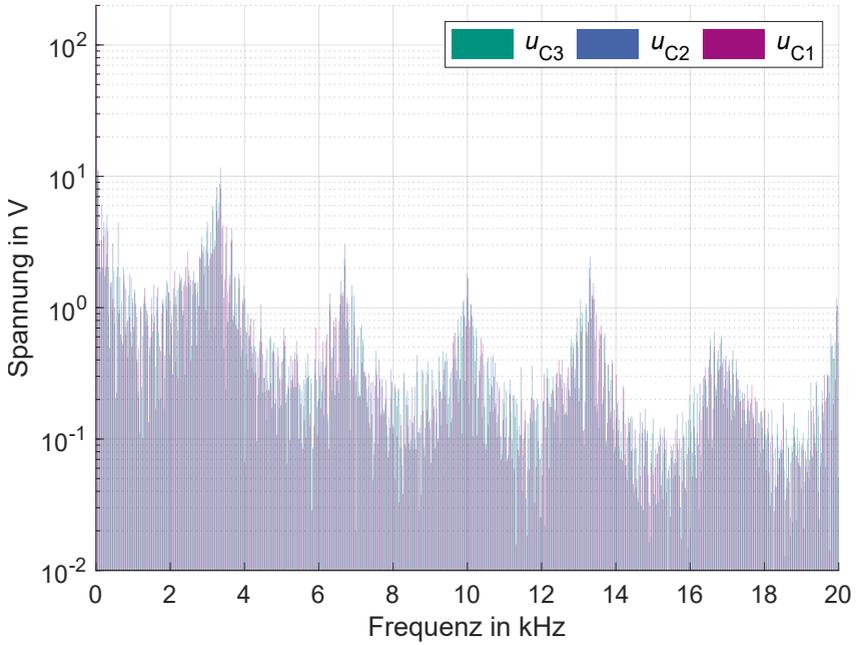


Abbildung 4.12: Frequenzspektrum der simulierten Kondensatorspannungen des Symmetrierungsalgorithmus mit variabler Schaltfolge und festem  $t_p$  (ETI-Algorithmus)

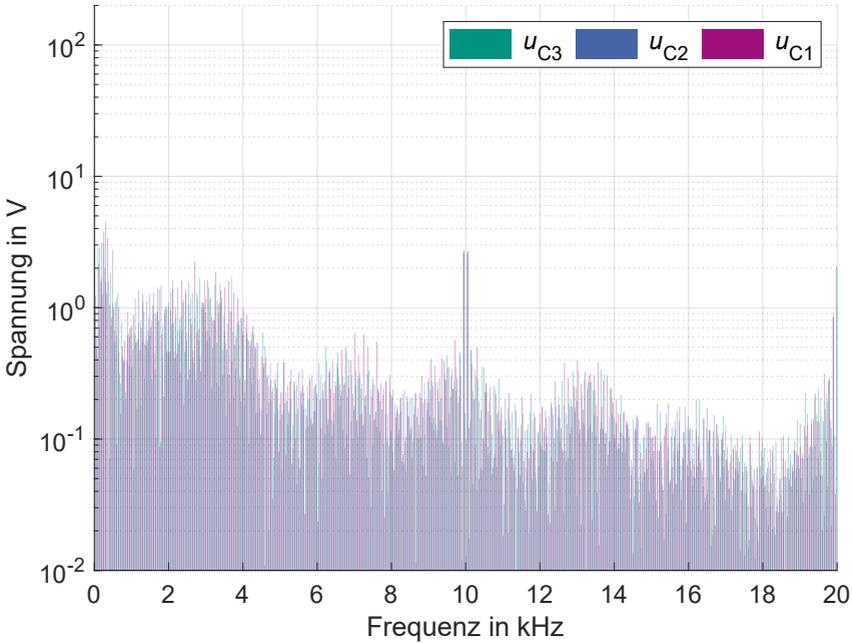


Abbildung 4.13: Frequenzspektrum der simulierten Kondensatorspannungen des Symmetrierungsalgorithmus mit fester Schaltfolge und variablem  $t_p$  (Rostock-Algorithmus)

Die maximale Abweichung der Kondensatorspannungen zeigt den gleichen Trend. Beim ETI-Algorithmus ist die maximale Kondensatorspannungsabweichung 70,4 V und beim Rostock-Algorithmus 30,42 V. Diese maximalen Abweichungen wurden nach Gleichung (4.15) berechnet.

$$\Delta \hat{u}_C = \max|(u_{C,i} - U_{C,\text{nom},i})| \quad (4.15)$$

Beide Algorithmen halten stabil die Kondensatorspannungen innerhalb eines Toleranzbandes um ihren Nennsollwert. Diese Unterschiede sind auf das jeweilige Verhalten der Algorithmen zurückzuführen.

Zum Vergleich der Algorithmen wurden noch die Frequenzspektren der Kondensatorspannungsverläufe berechnet. Für den ETI-Algorithmus wird

das Spektrum in Abb. 4.12 gezeigt. Bei diesem Spektrum ist eine Spreizung der schaltfrequenzabhängigen Kondensatorspannungsabweichungen sichtbar. Durch die unterschiedlichen Schaltfolgen und damit unterschiedlich hohen Spannungsänderungen bildet sich diese aus.

Das Frequenzspektrum des Rostock-Algorithmus wird in Abb. 4.13 dargestellt. In diesem Spektrum ist die Schaltfrequenz direkt sichtbar. Bei diesem Algorithmus ändert sich die Kondensatorspannung immer gleichmäßig hochfrequent mit der Schaltfrequenz. Für eine Bewertung der Belastung für die Kondensatoren sollte dies beachtet werden.

Zusammenfassend lässt sich sagen, dass die Ergebnisse in der Simulation für den Rostock-Algorithmus besser sind als für den ETI-Algorithmus. Außerdem ist der Programmieraufwand für den Rostock-Algorithmus geringer als für den ETI-Algorithmus. Somit hat der Rostock-Algorithmus im stationären Betrieb deutliche Vorteile gegenüber dem ETI-Algorithmus. In dynamischen Veränderungen der Kondensatorspannungen hat der ETI-Algorithmus größere Eingriffsmöglichkeiten. Weiter gibt es beim ETI-Algorithmus die Möglichkeit die Optimierungsfunktion noch mit anderen Randbedingungen zu erweitern. Ein Beispiel einer solchen Randbedingung ist die Minimierung der Überspannung durch bestimmte Schaltsequenzen. Diese Möglichkeit gibt es analog beim Rostock-Algorithmus nicht.

### 4.1.5 Betriebspunkt Leerlauf

Ein Multilevel-Konverter ohne Einspeisung in den einzelnen Zellen benötigt einen Stromfluss durch die Kondensatoren, um die Spannungen der Kondensatoren auf ihren Nennwerten zu halten. Für den FIC ist der Stromfluss durch die Kondensatoren der Ausgangsstrom  $i_{\text{phase}}$ . In vielen Anwendungen sollte der Effektivwert der Grundschiwingung des Ausgangsstroms gleich Null möglich sein. Im Q2LB fließt der Ausgangsstrom durch die Kondensatoren nur während der transienten Multilevel-Spannungsstufen. Da Stromrichter durch die rechteckige Ausgangsspannung immer einen Stromrippel erzeugen und die Spitzen im Absolutwert deutlich größer als der Effektivwert der Grundschiwingung sind, auch wenn der Effektivwert Null ist, fließt immer ein Ausgangsstrom durch die Kondensatoren. Die transienten Multilevel-Spannungsstufen werden immer an den Spitzen des Stromverlaufs bei der Umschaltung zwischen  $+\frac{U_{zk}}{2}$  und  $-\frac{U_{zk}}{2}$  verwendet. Somit besteht das Problem des fehlenden Ausgangsstroms nicht beim Q2LB im Vergleich zum konventionellen Betrieb.

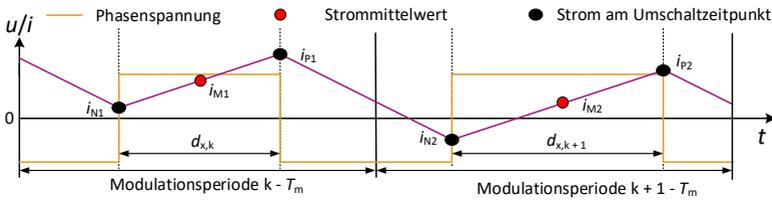


Abbildung 4.14: Skizze des Stromrippels bei einphasigem Betrieb an Wechselspannung

Für den Symmetrierungsalgorithmus der Kondensatorspannung muss das Vorzeichen des Ausgangsströms bekannt sein. Daraus ergibt sich ein entscheidender Unterschied für die Wahl der Schaltzustände bei den Symmetrierungsalgorithmen. Üblicherweise werden in den meisten Anwendungen Mittelwerte einer Modulationsperiode gemessen und geregelt. In Abb. 4.14 wird gezeigt, warum dies für das Symmetrieren im Leerlauf nicht ausreicht. Der Mittelwert einer Aussteuerungsperiode ist positiv, die Stromspitzen in der Periode  $k$  sind ebenfalls positiv und in der Periode  $k+1$  sind die Spitzen positiv und negativ, bei ebenfalls kleinem positiven Mittelwert. Daher muss der Stromspitzenwert für den Q2LB vorhergesagt werden. Die folgende Näherung wurde auf Grundlage des Ausgangsfilters mit einer reinen Induktivität  $L_{\text{phase}}$ , wie sie in Abb. 4.1 gezeigt ist, gewählt. Bei anderen Ausgangsfiltern oder anderen Anwendungen muss die Näherung für den Leerlaufbetrieb angepasst werden.

$$u_L = L_{\text{phase}} \cdot \frac{di}{dt} \quad \rightarrow \quad \Delta i = \frac{u_L \cdot \Delta t}{L_{\text{phase}}} \quad (4.16)$$

In der Modulationsperiode  $k$  mit dem aktuellen Aussteuergrad  $d_{x,k}$  und dem neuen Aussteuergrad  $d_{x,k+1}$  der Periode  $k+1$  können  $i_{N2}$  und  $i_{P2}$  vorhergesagt werden. Vorher muss noch  $i_{P1}$  nach Gleichung (4.17) berechnet werden.

$$i_{P1} = i_{M1} + \frac{u_{\text{phase}} - u_{\text{Netz}}}{L_{\text{phase}}} \cdot \frac{d_{x,k}}{2} \cdot T_m \quad (4.17)$$

Auf der Grundlage des Ergebnisses von Gleichung (4.17) können  $i_{N2}$  und  $i_{P2}$  berechnet werden.

$$i_{N2} = i_{P1} + \frac{u_{\text{phase}} - u_{\text{Netz}}}{L_{\text{phase}}} \left( \frac{1 - d_{x,k}}{2} \cdot T_m + \frac{1 - d_{x,k+1}}{2} \cdot T_m \right) \quad (4.18)$$

$$i_{P2} = i_{N2} + \frac{u_{\text{phase}} - u_{\text{Netz}}}{L_{\text{phase}}} (d_{x,k+1} \cdot T_m) \quad (4.19)$$

Mit den vorberechneten Werten für  $i_{P2}$  und  $i_{N2}$  muss der Leerlauf nicht anders behandelt werden als jeder andere Betriebspunkt. Die Berechnung erfolgt immer vor der Ausführung der Symmetrierungsalgorithmen.

### 4.1.6 Vorladung der Kondensatoren

Für den Betrieb des Umrichters müssen die Kondensatoren  $C_i$  vorgeladen werden, damit sich die Verteilung der Zwischenkreisspannung  $U_{zk}$  auf die einzelnen Halbleiter nach Gleichung (2.3) ergibt. Die Vorladung des FICs mit den einzelnen Kondensatoren  $C_i$  und dem Zwischenkreiskondensator  $C_{zk}$  wird von der DC-Seite aus realisiert. Dabei handelt es sich um ein adaptiertes Verfahren zum Vorladen von MMC. In [29] wurde das adaptierte Verfahren des Vorladens von der DC-Seite von MMC beschrieben. Im ersten Schritt werden alle benötigten Halbleiter eingeschaltet, sodass alle Kondensatoren parallel geschaltet sind. Der Stromflusspfad ist in Abb. 4.15 als Vorladepfad 1 eingezeichnet. Dann wird die Spannung der Gleichstromquelle hochgefahren und die Kondensatoren werden mit einem konstanten Strom, welcher die Ausgangsstromregelung eines Netzteils einstellt, geladen. Grundsätzlich wäre ein Vorladen mit einem Vorlade-widerstand und einer DC-Quelle anstelle der Ausgangsstromregelung des Netzteils genauso möglich. Wenn die Spannung der Kondensatoren den Nennwert von Kondensator  $C_3$  erreicht hat, werden die entsprechenden Halbleiter abgeschaltet und die anderen Kondensatoren werden weiter aufgeladen.

Der entsprechende Stromfluss ist in Abb. 4.15 als Vorladungspfad 2 gekennzeichnet. Der Algorithmus schaltet die entsprechenden Halbleiter immer ab, wenn die Kondensatorspannung den Sollwert des jeweiligen Kondensators erreicht hat. Im Beispiel eines 5-Level FICs werden Halbleiter insgesamt dreimal abgeschaltet, bis der Zwischenkreiskondensator

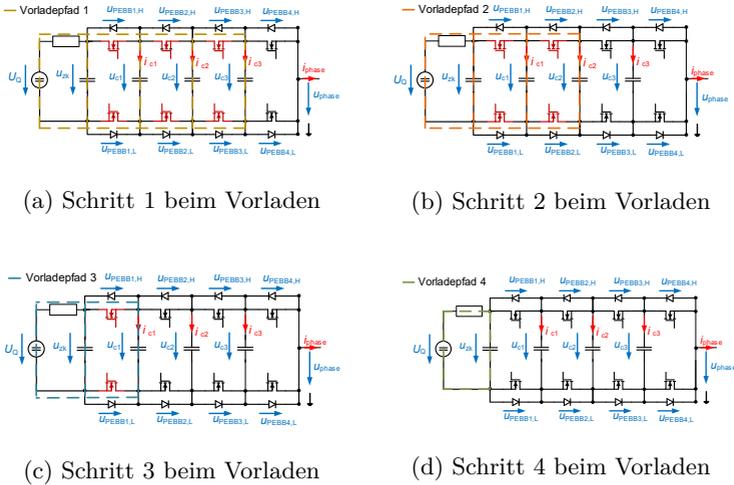


Abbildung 4.15: Schaltbild des FCCs bei Vorladung der DC-Seite mit Netzteil

geladen ist. In Abb. 4.16 ist der Vorladevorgang anhand einer Messung der Kondensatorspannungen aufgezeichnet. Zur leichteren Messung wurde jeder PEBB mit  $U_{PEBB} = 200\text{ V}$  aufgeladen. Das Überschwingen der Zwischenkreisspannung ergibt sich aus der Dynamik der Strom- und Spannungsregelung des DC-Netzteils. Nach der Aufladung der Kondensatoren und einer kurzen Wartezeit von einigen Millisekunden, wird die Symmetrierung der Kondensatorspannungen, die Modulation der Ausgangsspannung sowie die Regelung der Ausgangsströme aktiviert.

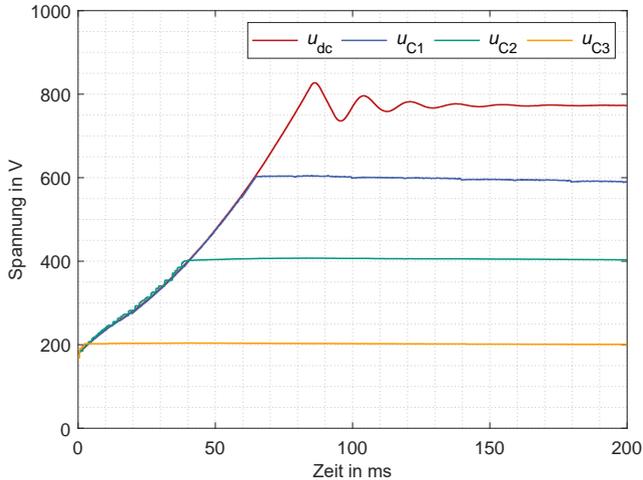


Abbildung 4.16: Kondensatorsspannungsverlauf eines 5-Level FICs bei Vorladung der DC-Seite mit Netzteil

### 4.1.7 Auslegung der Bauelemente

Beim Q2LB des FICs gibt es zwei Bauelemente in der Topologie, welche für den Betrieb ausgelegt werden müssen. Das sind zum einen die Halbleiter und zum anderen die Kondensatoren.

#### Auslegung der Halbleiter

Die Auslegung der Leistungshalbleiter ist im Vergleich zum konventionellen Betrieb beim Q2LB sehr viel einfacher. Die üblichen Formeln für die Auslegung bei einem Zwei-Level-Umrichter für sinusförmigen Ausgangsstrom können analog dazu verwendet werden. Das kurzzeitig versetzte Schalten der einzelnen PEBB ändert nichts an den zeitlichen Verläufen der jeweiligen PEBB, welche mit denen einer Halbbrücke bei einem PWM betriebenen Zwei-Level-Umrichter übereinstimmen [E1]. Die einzige Annahme dabei ist, dass sich der Ausgangsstrom  $i_{\text{phase}}$  zwischen den zeitversetzten Schaltvorgängen nicht ändert. Die folgenden Formeln stammen aus [D4] und sind für den Q2LB in der Nomenklatur angepasst.

$$m = \frac{\hat{U}_{\text{phase}}}{\frac{1}{2} \cdot U_{\text{zk}}} \quad (4.20)$$

Die Gleichung (4.20) beschreibt den Modulationsindex, welcher ein Verhältnis der Ausnutzung des Umrichters darstellt. Der Modulationsindex, zusammen mit der Phasenverschiebung zwischen der Phasenspannung  $u_{\text{phase}}$  und dem Phasenstrom  $i_{\text{phase}}$ , ist die Angabe für den Betriebspunkt zur Berechnung der Verlustleistung. Bei der Berechnung der Verlustleistung in den PEBB wird genauso, wie bei einer Halbbrücke, zwischen den Transistoren und den Dioden unterschieden. Für Transistor und Diode werden folgendermaßen die Durchlassverluste  $P_{\text{V,Con}}$  und die Schaltverluste  $P_{\text{V,Sw}}$  berechnet.

$$P_{\text{V,Con,T}}(T_j) = \left( \frac{1}{2 \cdot \pi} + \frac{m \cdot \cos(\phi)}{8} \right) \cdot U_{\text{CE0}}(T_j) \cdot \hat{I}_{\text{phase}} + \left( \frac{1}{8} + \frac{m \cdot \cos(\phi)}{3 \cdot \pi} \right) \cdot r_{\text{CE}}(T_j) \cdot \hat{I}_{\text{phase}}^2 \quad (4.21)$$

$$P_{\text{V,Sw,T}}(T_j) = f_s \cdot E_{\text{ON} + \text{OFF}} \cdot \frac{\sqrt{2}}{\pi} \cdot \frac{I_{\text{phase}}}{I_{\text{ref}}} \cdot \left( \frac{U_{\text{kom}}}{U_{\text{ref}}} \right)^{K_{\text{V,T}}} \cdot (1 + TC_{\text{ESW}} \cdot (T_j - T_{\text{ref}})) \quad (4.22)$$

$$P_{\text{V,Con,D}}(T_j) = \left( \frac{1}{2 \cdot \pi} - \frac{m \cdot \cos(\phi)}{8} \right) \cdot U_{\text{F0}}(T_j) \cdot \hat{I}_{\text{phase}} + \left( \frac{1}{8} - \frac{m \cdot \cos(\phi)}{3 \cdot \pi} \right) \cdot r_{\text{F}}(T_j) \cdot \hat{I}_{\text{phase}}^2 \quad (4.23)$$

$$P_{\text{V,Sw,D}}(T_j) = f_s \cdot E_{\text{RR}} \cdot \frac{\sqrt{2}}{\pi} \cdot \left( \frac{I_{\text{phase}}}{I_{\text{ref}}} \right)^{K_i} \cdot \left( \frac{U_{\text{kom}}}{U_{\text{ref}}} \right)^{K_{\text{V,D}}} \cdot (1 + TC_{\text{ERR}} \cdot (T_j - T_{\text{ref}})) \quad (4.24)$$

Tabelle 4.2: Übersicht über Parameter für die Verlustberechnung aus Datenblättern

Symbole	Bezeichnung
$U_{CE0}(T_j)$	temperaturab. Schwellspannung der Durchlasskennlinie
$r_{CE}(T_j)$	temperaturab. Bahnwiderstand der Durchlasskennlinie
$E_{ON + OFF}$	Summe der Ein- und Ausschaltverluste des Halbleiters
$I_{ref}$	Stromreferenzwert der Schaltverlustwertmessung
$U_{ref}$	Spannungsreferenzwert der Schaltverlustwertmessung
$K_{V,T}$	Exponenten für Spannungsab. der Schaltverluste
$TC_{ESW}$	Temperaturkoeffizienten der Schaltverluste
$T_{ref}$	Temperaturreferenzwert der Schaltverlustwertmessung
$U_{F0}(T_j)$	temperaturab. Schwellspannung der Durchlasskennlinie
$r_F(T_j)$	temperaturab. Bahnwiderstand der Durchlasskennlinie
$E_{RR}$	Schaltverluste der Diode
$K_i$	Exponenten für Stromabhängigkeit der Schaltverluste
$K_{V,D}$	Exponenten für Spannungsab. der Schaltverluste
$TC_{ERR}$	Temperaturkoeffizienten der Schaltverluste

Die gesamten Verluste eines PEBBs ergeben sich aus der Summe der einzelnen Elemente.

$$P_{v,PEBB} = 2 \cdot (P_{v,Con,T}(T_j) + P_{v,Sw,T}(T_j)) + 2 \cdot (P_{v,Con,D}(T_j) + P_{v,Sw,D}(T_j)) \quad (4.25)$$

Bei diesen Formeln werden folgende Werte aus den Datenblättern der verwendeten Halbleiter genutzt, um eine gute Näherung der Verluste zu erreichen. Die in den Formeln verwendeten Symbole aus den Datenblättern werden in Tabelle 4.2 aufgeführt. Für den PEBB wurden die Verluste der Halbleiter in Abschnitt 5.1.2 berechnet.

### Auslegung der Kondensatoren

Bei der Reduzierung der passiven Bauelemente ist das entscheidende Bauteil beim Q2LB der Kondensator. Dabei sind die Kapazität und die Wechselstrombelastung bzw. der Peak-Stromwert die wichtigsten Größen. Die Formel zur Berechnung der Kapazität  $C_{Q2L}$  ist Gleichung (4.26). Diese Formel ist identisch mit Gleichung (2.7), jedoch ist die Nomenklatur hier angepasst.

$$C_{Q2L} = \frac{t_{cc} \cdot \hat{i}_{\text{phase}}}{\Delta U_{C,\text{max}}} \quad (4.26)$$

Dabei wird  $\Delta U_{C,\text{max}}$  wie beim konventionellen Betrieb im Bereich von 10 % bis 20 % von  $U_{\text{kom}}$  gewählt. Der maximale Ausgangsstrom  $i_{\text{phase}}$  wird durch das Gesamtsystem festgelegt. Die Wahl der Leitdauer der Kondensatoren  $t_{cc}$  ist offen und abhängig von den Symmetrierungsalgorithmen. Auf Grund der Analyse der Symmetrierungsalgorithmen kann folgendes festgehalten werden. Beim ETI-Symmetrierungsalgorithmus ist  $t_{cc}$  gleich  $t_c$  zu wählen, weil bei diesem Algorithmus ein Kondensator bei allen Multilevel Stufen verwendet werden kann. Beim Rostock-Symmetrierungsalgorithmus kann  $t_{cc}$  gleich  $t_{p,\text{max}}$  gewählt werden, weil bei der verwendeten festen Schaltfolge immer nur ein Kondensator in einer Multilevel Stufe verwendet wird. Somit ergibt sich ein unterschiedlicher Bereich der notwendigen Kapazität für den Q2LB. Der Mechanismus zum Verkleinern der Kapazität ist, ein möglichst kleines  $t_{cc}$  zu realisieren. Beim Q2LB sollten daher möglichst schnell schaltende Halbleiter eingesetzt werden, so dass  $t_s$  klein ist und  $t_p$  bzw.  $t_c$  klein wird. Grundsätzlich kann beim Vergleich von Gleichung (2.8) und Gleichung (4.26) festgehalten werden, dass die Reduzierung der Kapazität vom Q2LB abhängig vom Verhältnis  $\frac{t_{cc}}{T_m}$  ist.

Neben der Kapazität muss die Wechselstrombelastung bei der Auslegung der Kondensatoren beachtet werden.

Beim Q2LB ist die Wechselstrombelastung einfach zu berechnen. Bei einem periodischen Verlauf kann die Wechselstrombelastung nach Gleichung (4.27) hergeleitet werden.

$$I_{C,\text{wechsel}} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} (i_C(\omega t))^2 d\omega t} \quad (4.27)$$

Der Kondensatorstromverlauf  $i_C(\omega t)$  kann dabei nach Gleichung (4.28) bei einem konstanten sinusförmigen Verlauf dargestellt werden.

$$i_C(\omega t) = \hat{I}_{\text{phase}} \cdot \sin(\omega t) \cdot \sqrt{\frac{t_{cc}}{T_m}} \quad (4.28)$$

In Gleichung (4.28) stellt  $\sqrt{\frac{t_{cc}}{T_m}}$  den effektiven Anteil des Phasenstroms dar, welcher sich pro Modulationswert bei einem Kondensator ergibt. Dieser Wert ergibt sich aus Gleichung (4.29), wobei innerhalb einer Modulationsperiode nur während der Leitdauer  $t_{cc}$  ein Stromfluss durch den Kondensator existiert.

$$\sqrt{\frac{1}{T_m} \cdot \int_0^{t_{cc}} (i_C(\omega t))^2 d\omega t} = \sqrt{\frac{t_{cc}}{T_m}} \cdot i_C \quad (4.29)$$

Das Integral aus Gleichung (4.27) aufgelöst ergibt:

$$I_{C,\text{wechsel}} = \frac{\hat{I}_{\text{phase}}}{\sqrt{2} \cdot T_m} \cdot \sqrt{\frac{t_{cc}}{T_m}} \quad (4.30)$$

Die Wechselstrombelastung  $I_{C,\text{wechsel}}$  verringert sich durch das Verhältnis  $\sqrt{\frac{t_{cc}}{T_m}}$ . Somit ist auch die Schaltzeit des Halbleiters  $t_s$  der entscheidende Parameter für die Reduzierung.

## 4.2 Der Quasi-Drei-Level-Betrieb des Flying Capacitor Umrichters

Die zweite Quasi-n-Level-Betriebsweise, welche im Rahmen dieser Dissertation untersucht wurde, ist der Quasi-Drei-Level-Betrieb (Q3LB). Der Grundgedanke des Q3LB ist die Verwendung einer Multilevel-Topologie in Kombination mit einer Drei-Level-Modulation. Der Ansatz ist dem Q2LB sehr ähnlich. Allerdings macht der Q3LB für die passiven Komponenten im Ausgangsfilter einen signifikanten Unterschied, da die Spannungsabweichungen zu einer Sinuswelle mit den drei Spannungsleveln deutlich geringer sind. Die Modulation ist vergleichbar mit einer konventionellen Drei-Level-Modulation und bei der überlagerten Regelung des Q3LBs gibt es keine Unterschiede zum Q2LB. Lediglich die Modulation mit Symmetrierungsalgorithmus und den Modulatoren ist grundlegend anders.

Der grundlegende Unterschied beim FLC mit Q3LB zum Q2LB besteht darin, dass ein Kondensator  $C_1$  eine größere Kapazität benötigt. Dieser Kondensator wird für das Nullspannungsniveau des Q3LBs benötigt und wird daher nicht nur kurzzeitig in den Strompfad geschaltet, sondern soll den Ausgangsstrom je nach Modulationstastverhältnis für eine volle Modulationsperiode  $t_m$  führen können.

Wird Abb. 2.12 für den 5-stufigen FLC betrachtet, so sind die möglichen Schaltkombinationen des Nullspannungsniveaus, bei denen nur ein Kondensator den Ausgangsstrom führt, die Kombinationen mit dem Kondensator  $C_2$ . Die resultierende Kapazität von  $C_2$  wird in Abschnitt 4.2.3 näher betrachtet.

Für diese Betriebsweise wurde im Rahmen dieser Dissertation ein neuartiges Modulationsprinzip mit zugehörigem Symmetrierungsalgorithmus der Kondensatorspannungen entwickelt, welches in den folgenden Abschnitten beschrieben wird.

### 4.2.1 Modulationsprinzip des Quasi-Drei-Level Betriebs

In Abb. 4.17 wird das Modulationsprinzip des Q3LBs mit einem 5-Level FLC gezeigt. Es handelt sich wieder um ein Multi-Carrier Verfahren, wie beim Q2LB. Dabei werden ebenfalls mehrere Sinus-Dreieck-Modulatoren verwendet. Bei einem 5-Level FLC werden immer zwei Modulatoren verwendet, die allerdings mit einer Logik den vier PEBBs variabel zugeordnet werden. Im Gegensatz zum Q2LB gibt es hier keine feste Zuordnung. Die

Zuordnung unterscheidet sich in vier Fälle. Einmal wird nach dem Aussteuergrad  $d_x > 0,5$  und  $d_x \leq 0,5$  unterschieden. Weiter wird in Bereich *I* und Bereich *II* unterschieden, wo entschieden wird, welcher der zwei Nullspannungszustände verwendet wird. Die nicht taktenden PEBBs verbleiben in einem festen Zustand.

### 4.2.2 Symmetrierungsalgorithmus der Kondensatorspannungen

Beim Q3LB erfolgt die Symmetrierung der Kondensatorspannungen in zwei Schritten. Die Struktur ist in Abb. 4.18 gezeigt. Wie beim Q2LB werden zuerst die Kondensatorspannungsabweichungen berechnet.

Zunächst symmetriert der Algorithmus die Kondensatorspannung des Kondensators  $C_2$ . Dabei wird vom Algorithmus, je nach Abweichung der aktuellen Kondensatorspannung vom Sollwert, einer der Bereiche *I* oder *II* gewählt. Damit sind die Zustände *LLHH* im Bereich *I* und *HHLL* im Bereich *II* gleichbedeutend. Der Bereich bzw. Zustand, der die Abweichung verringert, wird einmal pro Modulationsperiode gewählt. Bei positiver Abweichung und positivem Ausgangsstrom  $i_{\text{phase}}$  wird *LLHH* gewählt usw.

Der zweite Schritt besteht darin, die anderen Kondensatoren zu symmetrieren. Dazu wird für die für den nächsten Schaltvorgang erforderlichen Zustände, nach dem in Abschnitt 4.1.3 beschriebenen Verfahren, der optimale Pfad gesucht. Bei diesem Prinzip werden feste Zeiträume  $t_p$  verwendet und die Symmetrierung erfolgt durch die Wahl der verschiedenen Schaltfolgen. Diese Schaltfolgenbestimmung wird zweimal pro Modulationsperiode, also vor jeder Umschaltung, durchgeführt. Ein grundlegender Unterschied zum Q2LB bei diesem Verfahren ist, dass sich der Anfangs- und der Endpunkt je nach Aussteuerungsgrad und dem Zustand zum Symmetrieren von  $C_2$  ändern. Dabei gibt es vier mögliche Fälle, die die Zuordnung der zwei Modulatoren zu den vier PEBBs des 5-Level FICs festlegen. Als Ausgabe wird  $p_i$  an die Berechnung der Aussteuergrade weitergegeben.

Die Aussteuergrade für die zwei beteiligten PEBBs lassen sich nach Gleichung (4.31) berechnen. Dabei ist  $p_n$  eine Zahl, welche den Wert zwei bzw. drei annehmen kann. Dieser wird von der Symmetrierung je nach Abhängigkeit der Schaltfolge usw. gewählt.

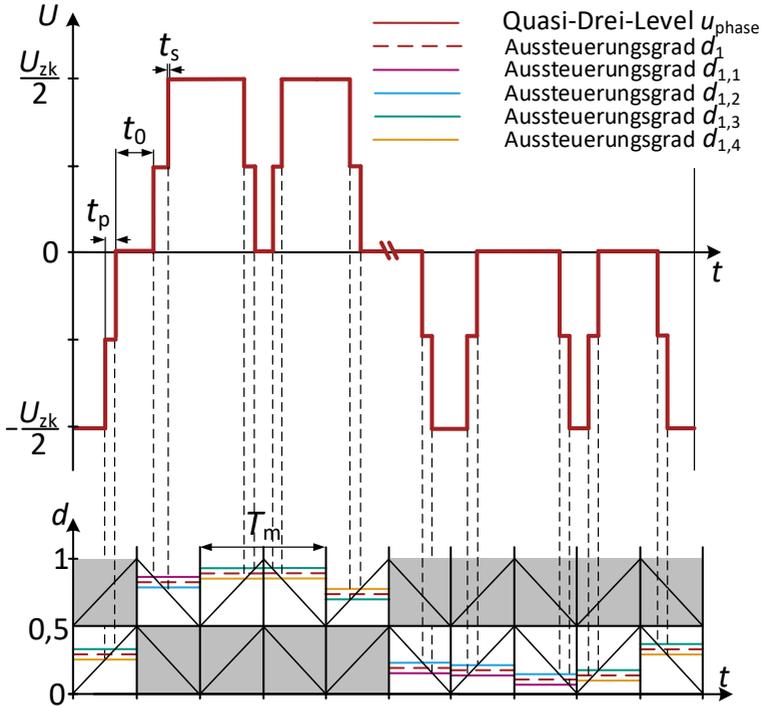


Abbildung 4.17: Modulationsprinzip eines einphasigen 5-Level FICs bei Q3LB

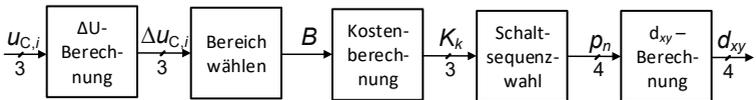


Abbildung 4.18: Struktur des Symmetrierungsalgorithmus für die Kondensatorspannungen bei Q3LB

$$d_{x,y} = d_x - \left(\frac{3}{2} - p_n + 1\right) \cdot \frac{t_p \cdot 2}{T_m}, n \in \{1,2,3,4\} \quad (4.31)$$

Das Prinzip, bei fester Schaltfolge und variablem  $t_p$ , eine Symmetrierung zu erreichen, ist nicht möglich. Es sind bei den vier verschiedenen Sektoren in Abb. 4.19 nicht immer Zustände vorhanden, welche eine Ladung und Entladung aller Kondensatoren durch kürzeres oder längeres  $t_p$  in den Schaltzuständen ermöglichen. Dies würde negatives  $t_p$  für die Symmetrierungen erfordern, was nicht realisierbar ist. Weiter existiert beim 5-Level FIC ein anderes Problem. In den vier Fällen ist es mit den Schaltsequenzen nicht möglich, alle Kondensatoren positiv und negativ zu beeinflussen. Beim 7-Level FIC ergibt sich durch den Abstand von zwei Schaltzuständen, dass jeder Kondensator in den vier Fällen beeinflusst werden kann.

### 4.2.3 Auslegung der Bauelemente

Die Halbleiter und Kondensatoren - bis auf  $C_2$  beim 5-Level FIC werden - genauso wie beim Q2LB ausgelegt. Alleinig die Kapazität  $C_2$  muss geändert werden um den Wert  $C_{Q3L}$  zu erhalten. Diese Auslegung wurde ähnlich zu den anderen Kapazitäten für den Q2LB hergeleitet.

$$C_{Q3L} = \frac{T_m \cdot \hat{i}_{\text{phase}}}{\Delta U_{C,\text{max}}} \quad (4.32)$$

Dabei sind genauso die zulässige Kondensatorspannungsänderung  $\Delta U_{C,\text{max}}$  und der maximale Ausgangsstrom  $i_{\text{phase}}$  wichtig. Im Unterschied zum Q2LB ist die maximal zulässige Leitdauer des Kondensators bei exakt  $d_1 = 0,5$  eine ganze Modulationsperiode  $T_m$ . Diese muss auch bei maximalem Ausgangsstrom zu keiner größeren Kondensatorspannungsänderung als der Zulässigen führen.

Wenn bei einer konkreten Anwendung der Ausgangsstrom bei  $d_x = 0,5$  immer kleiner als der maximale Ausgangsstrom  $i_{\text{phase}}$  ist, muss der Kondensator für das größte Produkt aus  $T_m \cdot \hat{i}_{\text{phase}}$  ausgelegt werden. Die Ladungsmenge  $Q_C$  ist die entscheidende Größe bei der Auslegung, was dem Produkt aus  $T_m \cdot \hat{i}_{\text{phase}}$  entspricht.

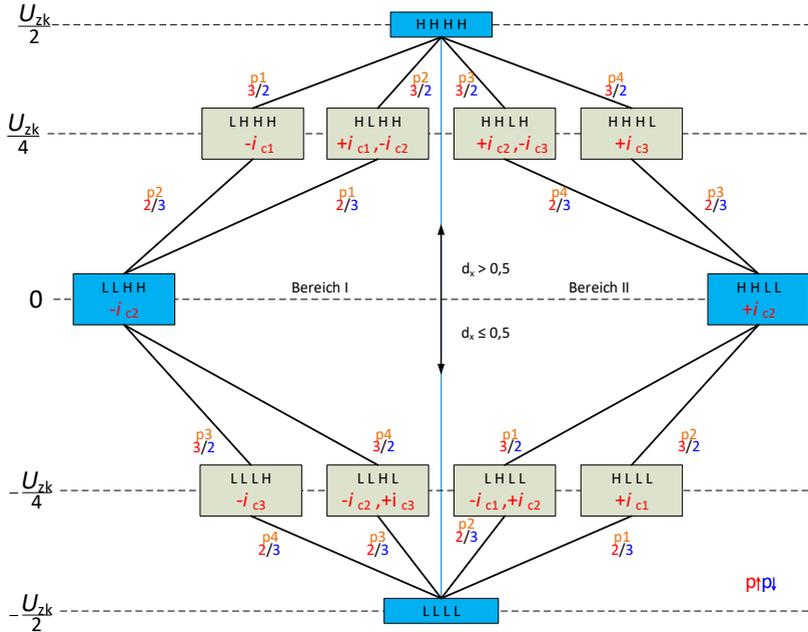


Abbildung 4.19: Schaltzustandsdiagramm eines einphasigen 5-Level FICs beim Q3LB

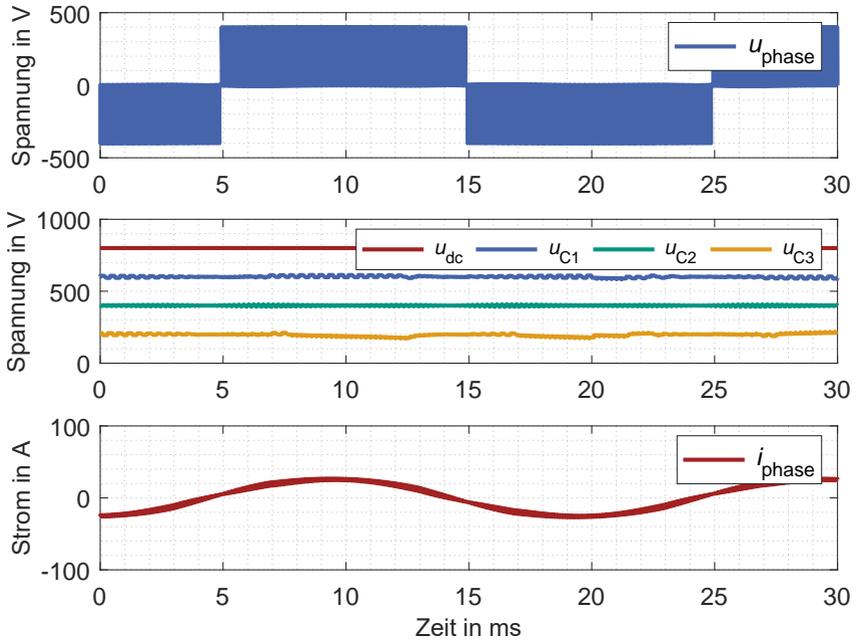


Abbildung 4.20: Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei  $i_{\text{phase}} = 25 \text{ A}$

Tabelle 4.3: Übersicht über Parameter der Simulation für den Vergleich der Symmetrierungsalgorithmen des Q3LBs

Parameter		Wert
Schaltfrequenz	$f_s$	10 kHz
Kapazität	$C_{Q2L}$	1 $\mu$ F
Kapazität	$C_{Q3L}$	80 $\mu$ F
Induktivität	$L_{\text{phase}}$	1 mH
feste Zeit einer Multilevel-Spannungsstufe	$t_{p,\text{fest}}$	250 ns

#### 4.2.4 Simulationsergebnisse des Quasi-Drei-Level Betriebs

Der Symmetrierungsalgorithmus wurde in Matlab Simulink implementiert und der Umrichter wurde gemäß der Parameter des PEBBs in Plecs modelliert. Als Anpassung wurde die Kapazität  $C_{Q3L}$  für  $C_2$  angepasst. Der FIC wurde ebenfalls einphasig an einer Wechselspannung mit einer Induktivität als Ausgangsfilter angeschlossen. Die Wechselspannungsquelle wurde mit dem Bezugspunkt 0 verbunden. Der geteilte Zwischenkreis wurde mit jeweils einer DC-Spannungsquelle in der Simulation auf seinen Sollwerten gehalten. Die Parameter sind in Tabelle 4.3 aufgeführt. Die Simulationsverläufe des Q3LBs werden in Abb. 4.20 und Abb. 4.21 gezeigt.

Um den Q3LB zu demonstrieren, wurde die Ausgangsspannung  $u_{\text{phase}}$  des Umrichters zusätzlich zu den Kondensatorspannungsverläufen  $u_{C,i}$  und dem Netzstrom  $i_{\text{phase}}$  aufgezeichnet. Der Symmetrierungsalgorithmus hält die Kondensatorspannungen innerhalb der zulässigen Abweichungen und arbeitet stabil. Die mittlere Abweichung der Kondensatoren  $C_1$  und  $C_3$  ist 13,29 V bei einem Ausgangsstrom von  $\hat{i}_{\text{phase}} = 80$  A. Beim Kondensator  $C_2$  ist die mittlere Abweichung 9,24 V. Die mittleren Abweichungen wurden nach Gleichung (4.14) berechnet. Die maximalen Spannungsabweichungen der Kondensatoren  $C_1$  und  $C_3$  ist 63,95 V und bei dem Kondensator  $C_2$  ist es 22,22 V.

Der Algorithmus, einschließlich seiner Parametrierung, hat noch nicht die gleiche Qualität wie die Algorithmen des Q2LBs. Die Wahl der

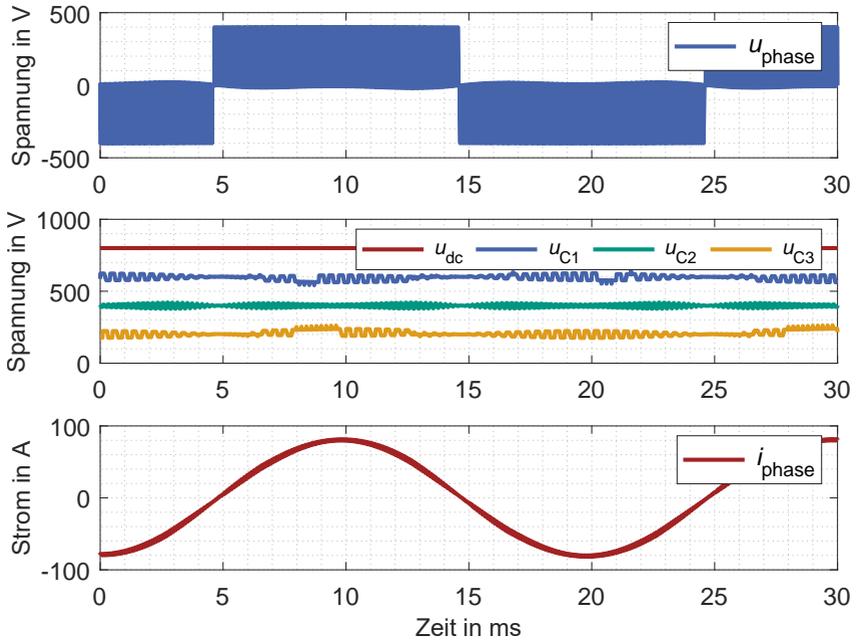


Abbildung 4.21: Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei  $\hat{i}_{\text{phase}} = 80 \text{ A}$

Parameter führt dazu, dass sich beim Ausgangsstrom von 80 A vergleichbare Abweichungen wie beim Q2LB für einen Ausgangsstrom von 100 A ergeben. Das Prinzip mit der zweistufigen Symmetrierung führt dazu, dass in einigen Betriebsbereichen eines Kondensators sich eine kontinuierliche Abweichung der Kondensatorspannung einstellt. Der Algorithmus reduziert die Kondensatorspannungsabweichung von  $C_2$  und wählt damit einen Bereich, der dafür sorgt, dass ein Kondensator pro Durchlauf keinen Ausgangsstrom leitet. Bei diesem Kondensator ändert sich die Kondensatorspannungsabweichung folglich nicht. Diese kontinuierlichen Abweichungen stellen sich in den Kondensatorspannungen bei einer bestimmten Kondensatorabweichung von  $C_2$  und einem entsprechenden Wert des Ausgangsstroms ein. In Abb. 4.21 tritt dieses Phänomen mehrmals auf. Dagegen erscheint dieses Phänomen nicht so deutlich in Abb. 4.20, weil die Kondensatorspannungsabweichungen insgesamt kleiner sind.

Deutlicher wird dieses Verhalten in Abb. 4.22 durch die zeitlich höhere Auflösung. Die Kondensatoren  $C_1$  und  $C_2$  können nicht zeitgleich positiv beeinflusst werden.

In zukünftigen Arbeiten sollte analysiert werden, ob eine nicht sequentielle Realisierung der Wahl der Schaltfolgen bessere Ergebnisse liefert. Das wäre beispielsweise möglich mit einer anders gewichteten Kostenfunktion und der damit geänderten Bestimmung der Schaltsequenzen. Der 7-Level Betrieb bzw. ein Betrieb mit mehr Levels könnte dieses Problem ebenfalls kompensieren.

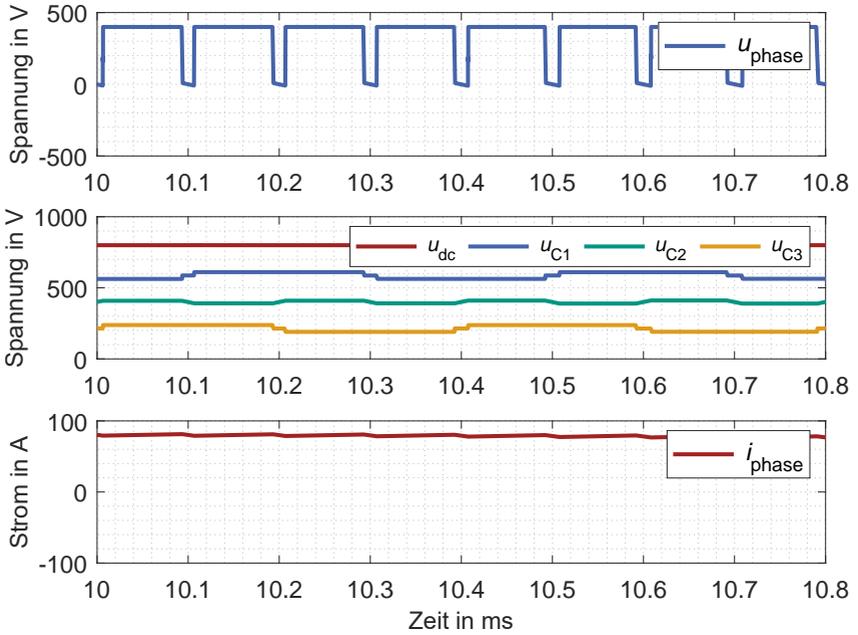


Abbildung 4.22: Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei  $i_{\text{phase}} = 80 \text{ A}$



# Kapitel 5

## Der Hardwareprototyp für den Q2LB des FICs

Im Rahmen dieser Dissertation wurde ein Hardwareprototyp für den Quasi-Zwei-Level Betrieb des Flying Capacitor Umrichters entwickelt. Der Prototyp sollte dreiphasig für eine Mittelspannungsnetzanwendung aufgebaut werden. Das Ziel des Aufbaus ist die Validierung der Theorie aus den vorderen Kapiteln.

Im ersten Schritt wurde die Leistungszelle entworfen, welche im Gesamtsystem mehrfach vorhanden ist. Für den Entwurf der Leistungszelle wurden bereits Vorgaben für den mechanischen Aufbau des Gesamtsystems getroffen. Das Gesamtsystem wird im Detail in Abschnitt 5.2 beschrieben.

Das Gesamtsystem wurde nach erfolgreicher Inbetriebnahme und Validierung der Leistungszelle im ersten Schritt einphasig aufgebaut. Anschließend wurde es für den dreiphasigen Betrieb aufgerüstet.

Die Steuerung und Regelung wurde mit dem am ETI selbst entwickelten Signalverarbeitungssystem realisiert.

### 5.1 Die Leistungszelle – der „PEBB“

Die Leistungszelle wurde nach dem "Power Electronic Building Block-Prinzip entworfen. Dieses Konzept wurde bereits Ende der 1990er-Jahre in [70] und [71] erläutert. Wichtig bei diesem Konzept ist, dass alle

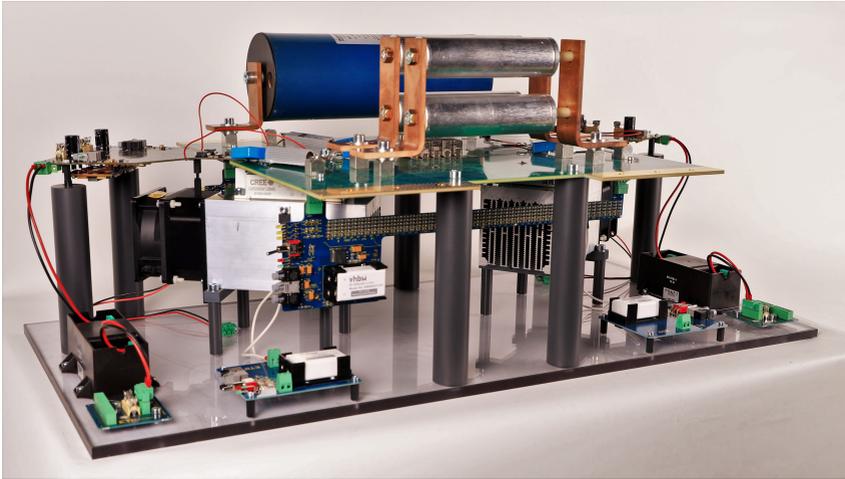


Abbildung 5.1: Bild des realisierten PEBBs

modularen Strukturen einheitlich aufgebaut werden und die für den Betrieb notwendige Peripherie inbegriffen ist. Dieser Grundsatz wurde in [72] exemplarisch ausgeführt. So gehört lokale Signalverarbeitung und Messtechnik zu den PEBBs. Wie ein Entwurfsprozess für ein leistungselektronisches System mit PEBBs aussieht, wurde in [73] beschrieben. Neben dem für diese Anwendung entworfenen und in [E2] veröffentlichten PEBB, gibt es weitere Beispiele.

Wie ein Multi-Phasen-Umrichter mit diesem Konzept aufgebaut werden kann, wurde in [74] beschrieben. Für den Multi-Megawatt-Bereich wurde in [75] ein Konzept eines solchen PEBBs vorgestellt. Ebenfalls für den Einsatz in Multilevel-Umrichtern wurden weitere PEBBs entworfen. In [76] wurde ein PEBB für einen TNPC und in [77] wurde ein PEBB eines MMCs mit Mittelspannung präsentiert. Im Folgenden wird das entwickelte Konzept und das realisierte PEBB beim Q2LB des FICs beschrieben [E2].

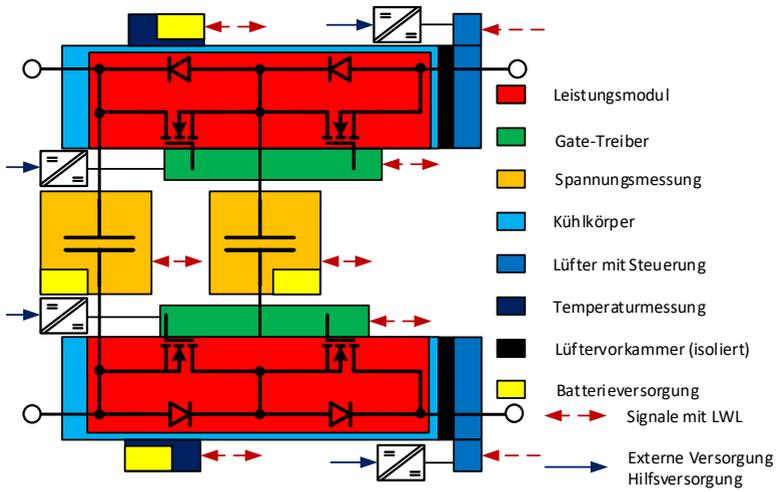


Abbildung 5.2: Strukturbild des Konzepts des PEBBs

### 5.1.1 Konzept

Beim FIC besteht die wiederkehrende Struktur aus einem Kondensator und zwei Halbleitern – siehe dazu Abb. 4.1. Somit wurden zuerst die wichtigen leistungselektronischen Bauteile gewählt und ausgelegt. Bei diesem PEBB sind das das Leistungsmodul des Halbleiters und die Kondensatoreinheiten. Bei den Leistungshalbleitern wurde entschieden, dass Halbbrückenmodule eingesetzt werden sollen, da diese häufiger als Einzelhalbleiter hergestellt werden. Genau genommen wurde ein Doppel-PEBB entwickelt, was im Folgenden trotzdem als PEBB bezeichnet wird, wenn vom Hardwareaufbau als PEBB gesprochen wird. Zu einem PEBB gehören ebenfalls die für den Betrieb notwendigen Funktionsgruppen und eine mechanische Konstruktion. In Abb. 5.2 wird das Strukturbild der Leistungskomponenten und notwendigen Funktionsgruppen mit den Signalschnittstellen und der Versorgung gezeigt. Bei der Kommunikation werden ausschließlich LWL-Verbindungen zur Potentialtrennung genutzt. Zur Versorgung der Funktionsgruppen werden hochisolierende DC/DC-Wandler oder Batterieversorgungen eingesetzt. Die Funktionsgruppen des PEBBs sind der Gate-Treiber, die Kondensatorspannungsmessung, die Temperaturmessung des Kühlkörpers und die Steuerung des Lüfters am Kühlkörper.

### 5.1.2 Bauelemente

Als ersten Designschritt wurden die Bauelemente der zwei Leistungskomponenten ausgewählt bzw. ausgelegt.

#### Auswahl des Halbleiters und des zugehörigen Kühlkörpers

Die Vorgabe an die Leistungshalbleitermodule war, dass ein Halbleiter mit möglichst schneller Schaltgeschwindigkeit eingesetzt werden sollte. Die Schaltdauer beeinflusst die spätere Kondensatorauslegung signifikant. Nach einer Marktrecherche kamen nur wenige SiC-Module in Frage.

Die Spannungsclassen 1200 V und 1700 V sollten im gleichen Modul möglich sein. Weiter war eine Anforderung an die Pin-Konfiguration, dass die Gate-Anschlüsse und



Abbildung 5.3: 62mm Modul [D3]

Leistungsanschlüsse möglichst getrennt sein sollten, so dass der Gate-Treiber sich außerhalb der Kommutierungszelle befinden kann. Letztendlich wurde das CAS300M12BM2 von CREE-Wolfspeed [D3] in der 1200 V-Version mit 300 A gewählt. Es befindet sich im sogenannten 62 mm-Modul und hat die Gate-Anschlüsse am Rand des Moduls.

Für die thermische Auslegung wurden die Verluste mit dem Ansatz aus Abschnitt 4.1.7 berechnet. Dabei wurden die Rahmenbedingungen für die Verlustberechnung in Tabelle 5.1 gegeben. Die Parameter der Halbleiter wurden aus [D3] übernommen. Bei den Berechnungen und der Auswahl an verfügbaren Kühlkörpern wurde klar, dass nicht alle Rahmenbedingungen mit der Kombination aus Modul und Kühlkörper erreichbar sind. Zum Erreichen aller Ziele wären kompakte leistungsstärkere Lüfter mit höherem Luftstrom nötig. Beim Kühlkörper wurde der LAV 9 mit 150 mm und dem 24 V-Hochleistungslüfter gewählt [D5]. Die Kühleinheit mit dem Modul zusammen können nur ca. 600 W Verlustleistung pro Modul abführen, sodass eine Chiptemperatur von 150 °C nicht überschritten wird. Bei  $f_s = 10 \text{ kHz}$  ergibt sich eine Verlustleistung von  $P_v = 542 \text{ W}$  bei  $I_{\text{phase}} = 100 \text{ A}$ , wobei sich die Verluste ca. 1:1 auf Durchlassverluste und Schaltverluste aufteilen. Bei  $f_s = 20 \text{ kHz}$  ergibt sich eine Verlustleistung von  $P_v = 788 \text{ W}$  bei  $I_{\text{phase}} = 100 \text{ A}$ , was die Leistungsfähigkeit der Kühlung übersteigt. Die Chiptemperatur würde 190 °C erreichen, was außerhalb des zulässigen Temperaturbereichs des Moduls liegt. Bei  $f_s = 20 \text{ kHz}$  ist nur ein geringer Ausgangsstrom von ca. 70 A möglich. Im Rahmen dieser Forschungsarbeit wurde der PEBB immer mit  $f_s = 10 \text{ kHz}$  betrieben. Die Wahl des Halbleiters und Kühlkörpers hatte auf die mechanische Konstruktion direkten Einfluss.

### **Auswahl der Kondensatoren mit notwendiger Entladung**

Die zweite Leistungskomponente sind die Kondensatoren im PEBB. Diese müssen möglichst niederinduktiv sein und die notwendige Kapazität zur Verfügung stellen. Die Kondensatoreinheiten wurden aus zwei verschiedenen Bauformen und Typen realisiert. Zuerst wurden 10 kV-Keramikkondensatoren der Firma Cal Ramic eingesetzt [D6]. Die Bauform der Kondensatoren ist ein SMD-2613-Gehäuse mit einer Kapazität von 11,7 nF. Um die angedachte Kapazität von der Größenordnung 1  $\mu\text{F}$  zu erreichen, wurden Folienkondensatoren benötigt. Die Größe von

Tabelle 5.1: Übersicht über Rahmenbedingungen für Verlustberechnung

Symbole	Wertebereich
$m$	0,90 - maximaler Aussteuergrad
$I_{\text{phase}}$	100 A
$\cos(\phi)$	1...0,5 - ohmsche induktive Last
$f_s$	10...20 kHz
$T_j$	max. 150 °C
$U_{\text{korn}}$	800 V

1  $\mu\text{F}$  ergibt sich aus Gleichung (4.26) mit  $t_{\text{cc}} = 1 \mu\text{s}$ ,  $\hat{i}_{\text{phase}} = 150 \text{ A}$  und  $\Delta U_{\text{C,max}} = 160 \text{ V}$ .

$$C_{\text{Q2L}} = \frac{1 \mu\text{s} \cdot 150 \text{ A}}{160 \text{ V}} = 1 \mu\text{F} \quad (5.1)$$

Diese Kondensatoren wurden anhand der Verfügbarkeit und Spannungsfestigkeit für die jeweiligen Spannungsstufen gewählt. In Tabelle 5.2 ist die Übersicht der eingesetzten Kondensatoren gegeben. Die Kennwerte für die Strombelastbarkeit wurden aus den Datenblättern [D7] und [D8] entnommen. Mit Gleichung (4.30) kann für die Kondensatoren die Wechselstrombelastung berechnet werden. Die Wechselstrombelastung einer Kondensatoreinheit ist um das Verhältnis  $\frac{t_{\text{cc}}}{T_m}$  zum Effektivwert des Ausgangsstroms  $I_{\text{phase}}$  verringert. Jeder einzelne eingesetzte Folienkondensator hat bereits genügend Wechselstrombelastbarkeit in Größe des zulässigen Effektivwertes des Ausgangsstroms. Die zulässige Wechselstrombelastbarkeit wird für keinen Kondensator überschritten. Weiter wurde noch die Stoßstrombelastbarkeit der Folienkondensatoren betrachtet. Die Stoßstrombelastbarkeit aller Folienkondensatoren ist so hoch, dass auch ein direkter Kurzschluss der jeweiligen Kondensatoren mit der jeweiligen nominellen Spannung und dem zugehörigen Innenwiderstand nicht den zulässigen Wert übersteigt. Somit stellt die Stoßstrombelastbarkeit auch keine Begrenzung dar. Bei den Stufen eins bis fünf werden jeweils vier der aufgeführten Folienkondensatoren verwendet, um die notwendige Kapazität zu erreichen, aber nicht wegen einer Strombelastungsgrenze. Bei allen Stufen werden zusätzlich zu den Folienkondensatoren fünf Stück

der Keramik Kondensatoren eingesetzt, so dass sich ein Verhältnis 1:10 der Kapazitäten einstellt, was üblich bei hochdynamisch belasteten Kondensatoreinheiten ist.

Tabelle 5.2: Übersicht der gewählten Folienkondensatoren

Stufen	Hersteller	Bezeichnung	$U_{c,max}$ (V)	$C_C$ ( $\mu$ F)
1,2,3	Epcos	B25835-K2224-K007	3400	0,22
4	Epcos	B25835-K222-K027	3700	0,22
5	Electronicon	E54.D13-221B3D	5000	0,22
6	Electronicon	E51.P25-102R20	8000	1

Damit sich ein sicherer Betrieb im Fehlerfall und ausgeschalteten Zustand ergibt, wird eine passive Entladung für die Kondensatoren benötigt. Die Entladezeitkonstante  $5 \cdot \tau$  wurde mit ca. 60 s gewählt, was ein Kompromiss aus Verlusten und dynamischer Entladung im Fehlerfall darstellt. Dazu wurden sehr spannungsfeste Widerstände mit 10 M $\Omega$  und 30 kV [D9] eingesetzt. Im Betrieb ergibt sich eine Verlustleistung von maximal ca. 1 W pro Widerstand pro Kondensatoreinheit im Umrichter.

### 5.1.3 Mechanische Konstruktion

Die mechanische Konstruktion war die größte Herausforderung beim Entwurf des PEBBs. Einerseits musste dieses die notwendige Isolation beinhalten, die ganzen Verbindungen der Leistungskomponenten realisieren und andererseits Raum für die restlichen Funktionsgruppen bieten. Die Entwärmung der einzelnen Komponenten musste ebenfalls sichergestellt werden und eine einfache Montage bzw. Demontage sollte genauso erreicht werden. Im System sollen neun dieser PEBBs eingesetzt werden und es war davon auszugehen, dass es zu Ausfällen kommen kann. Bei den Überlegungen der mechanischen Konstruktion wurden auch gleich Gedanken zum späteren Schaltschränkaufbau durchgeführt. Dabei war klar, dass die Leistungsanschlüsse in einer Richtung liegen müssen, so dass die PEBBs in Reihe geschaltet werden und diese eine Phase bilden. Daraus folgte, dass an den anderen zwei Seiten die Anschlüsse zur Versorgung und der Signalschnittstellen der Funktionsgruppen realisiert werden.

### Isolationskoordination

Mit der Isolationskoordination erfolgt ein Überblick der auftretenden Spannungen und die Auslegung der notwendigen Isolation. Um Personen vor einem elektrischen Schlag zu schützen, muss zwischen diesen Personen und aktiven spannungsführenden Teilen eine sichere Trennung bestehen. Grundlage ist für die Auslegung die DIN-Norm DIN EN 61800-5-1 [D1]. Da ein Aufbau von sieben bzw. neun Spannungsstufen und 1700 V Halbleiter für die Auslegung beachtet werden sollte, ergibt sich die maßgebliche Spannung von Tabelle 5.3. Die maximale Kondensatorspannung bei neun Spannungsstufen mit den 1700V Halbleitern ergibt sich zu  $U_{C,max} = 8 \cdot 1250 \text{ V} = 10 \text{ kV}$ .

Tabelle 5.3: Maßgebliche Spannungsklassen im PEBB

Bezeichnung	DC-Spannung (V)	DVC
maximale Sperrspannung Halbleiter	1700	D
maximale Gesamtspannung Modul	3400	D
maximale Kondensatorspannung	10000	D
Versorgungs- /Hilfsspannungen	$\leq 24$	A

Neben den drei wesentlichen Spannungen im Leistungsteil des PEBBs (Abb. 5.4) befinden sich dort auch die Hilfsversorgungsspannungen der Funktionsgruppen. Die Hilfsversorgung wird zentral im Aufbau zur Verfügung gestellt und die zugehörige Potentialtrennung mit Isolation innerhalb der PEBBs integriert, siehe dazu Abb. 5.2. Alle Spannungen werden in Tabelle 5.3 in die maßgeblichen Spannungsklassen A:  $\leq 60 \text{ V(DC)}$  und D:  $\geq 1500 \text{ V(DC)}$  eingeteilt. Nach [D1, Tabelle 4] ist zwischen zwei Stromkreisen der Klasse D eine Basisisolation nötig, zur Klasse A wird hingegen eine sichere Trennung gefordert. Die sichere Trennung ist nötig, da die Steuerungseinheit und Hilfsversorgung nicht elektrisch voneinander getrennt sind, was das am Institut entwickelte Signalverarbeitungssystem nicht vorsieht.

Für eine Betriebsspannung bis 5kV ist die Isolation zwischen den Klassen A und D als sichere Trennung ausgelegt. Für den Betrieb bis 10kV wurde mindestens eine Basisisolation vorgesehen. Die sichere Trennung

kann entweder durch das Erden des Mittelpunkts der DC-Spannung erreicht werden oder sie wird durch den Betriebsort garantiert. Der Betrieb des Umrichters ist nur im Mittelspannungsprüfplatz für hochdynamische Mittelspannungsumrichter des ETIs vorgesehen. Durch den Prüfplatz ist der Berührungsschutz und ein geerdeter Schirm um den Aufbau sichergestellt, was die Forderung nach sicherer Trennung erfüllt. Weiteres zum Prüfplatz wird in Kapitel 6 beschrieben.

Nachdem die maßgeblichen Spannungen und die Trennungsart festgelegt wurden, werden die Luft- und Kriechstrecken berechnet. Die Berechnung der Luft- und Kriechstrecken soll beispielhaft für die Systemspannung  $U_{\text{system}} = 10\text{ kV}$  dargestellt werden. Da der Betrieb im Labor ausschließlich an einem MV-DC-Netzteil erfolgt und somit keine externen Überspannungen auftreten können, kann von Überspannungskategorie I ausgegangen werden. Der Aufbau wird in einem Prüffeld in einem relativ sauberen Innenraum betrieben, indem nur mit geringer, nicht leitfähiger, Staubablagerung zu rechnen ist. Daher wird ein Verschmutzungsgrad von 1 für die Isolationsauslegung angenommen.

Zunächst wird nach [D1, Tabelle 8] die von der Systemspannung abhängige Stoßspannung berechnet. Hierzu wird zwischen den Werten in der Tabelle interpoliert.

$$U_{\text{Stoß}}(10\text{ kV}) = U_{\text{Stoß}}(7,2\text{ kV}) + \frac{U_{\text{Stoß}}(12\text{ kV}) - U_{\text{Stoß}}(7,2\text{ kV})}{12\text{ kV} - 7,2\text{ kV}} \cdot (10\text{ kV} - 7,2\text{ kV}) = 24,2\text{ kV} \quad (5.2)$$

Aus der gleichen Tabelle lassen sich Scheitel- und Effektivwert der zeitlichen Überspannung bestimmen.

$$U_{\text{Zeitl. Über.}} = 34,9\text{ kV} \quad (5.3)$$

$$\hat{U}_{\text{Zeitl. Über.}} = 24,7\text{ kV} \quad (5.4)$$

Zur Bestimmung der Luftstrecken wird nach [D1, Tabelle 9] die Luftstrecke aus der Stoßspannung, sowie aus der Systemspannung inkl. Schaltüberspannungen berechnet. Die jeweils höhere Strecke wird gewählt. Die

Systemspannung  $U_{\text{system}} = 10\text{ kV}$  beinhaltet bereits Schaltüberspannungen.

$$d_{\text{Luft Bas. Stoß}} = 32,4\text{ mm} \quad (5.5)$$

$$d_{\text{Luft Bas. Aus.}} = 35\text{ mm} \quad (5.6)$$

$$d_{\text{Luft Bas. Aus.}} > d_{\text{Luft Bas. Stoß}} \quad (5.7)$$

$$d_{\text{Luft Bas.}} = 35\text{ mm} \quad (5.8)$$

Um die Mindestluftstrecke der verstärkten Betriebsisolierung zu ermitteln, wird die Auslegungsspannung genutzt, da diese bei der Basisisolierung bereits die höheren Werte erfordert. Für die verstärkte Isolierung wird die Systemspannung  $U_{\text{system}}$  mit dem Faktor 1,6 multipliziert. Beide Luftstrecken werden nach [D1, Tabelle 9] bestimmt.

$$d_{\text{Luft Ver.}} = 60\text{ mm} \quad (5.9)$$

$$d_{\text{Luft Bet.}} = 20,2\text{ mm} \quad (5.10)$$

Zur Bestimmung der Kriechstrecke kann aus [D1, Tabelle 10] ebenfalls interpoliert werden. Für die Kriechstrecke der verstärkten Isolierung wird die doppelte Länge genommen.

$$d_{\text{Krie. Bas.}} = 40\text{ mm} \quad (5.11)$$

$$d_{\text{Krie. Ver.}} = 2 \cdot d_{\text{Krie. Bas.}} = 80\text{ mm} \quad (5.12)$$

Die Aufstellhöhe liegt unter 2000 m Höhe – Karlsruhe liegt auf 115 m ü. NN. Eine Korrektur der Luftstrecken wegen geringerem Luftdruck ist nicht nötig.

Die Mindestdicke eines Isolationsmaterials bestimmt sich aus seiner Spannungsfestigkeit und dem Maximum von Stoßspannung und zeitlicher Überspannung. Das Standardmaterial für Platinen, FR4, verfügt über eine Spannungsfestigkeit von  $30\text{ kV mm}^{-1}$  [D10].

Die gezeigte Berechnung wurde zusätzlich für die Spannungen 1,7 kV und 5 kV durchgeführt. In Tabelle 5.4 sind die Ergebnisse zusammengefasst.

Die Sperrspannung eines Leistungshalbleiters entspricht bereits dem dort zulässigen Scheitelwert, da sonst der Halbleiter wegen Überspannung zerstört wird. Durch die Annahme einer Arbeitsspannung von 1,7 kV wird eine zusätzliche Sicherheit in die Isolationsauslegung eingebracht. Durch

Tabelle 5.4: Ergebnisse der Isolationskoordination

Auslegungsspannung (kV)	1,7	5	10
Stoßspannung (kV)	5,4	12,3	24,2
Zeitliche Überspannung Effektivwert (kV)	4,8	13,9	24,7
Zeitliche Überspannung Scheitelwert (kV)	6,9	20	34,9
Mindestluftstrecke Betriebsisolierung (mm)	1,7	4,3	20,2
Mindestluftstrecke Basisisolierung (mm)	4,7	14,4	35
Mindestluftstrecke verstärkte Isolierung (mm)	8,8	24,6	60
Mindestkriechstrecke Basisisolierung (mm)	6,1	20	40
Mindestkriechstrecke verstärkte Isolierung (mm)	12,2	40	80
Mindestdicke FR4 Basisisolierung (mm)	0,23	0,67	1,17

diese Berechnungen war für den Entwicklungsprozess des PEBBs eindeutig, dass die Leistungseinheit mit größeren Isolationsabständen größer wird als bisher am ETI üblich ist.

### Leistungsplatine

Nachdem die Isolationskoordination durchgeführt wurde, stellte sich die Frage, wie die Leistungskomponenten elektrisch verbunden werden und mechanisch eine Einheit bilden. Bei der Frage nach den elektrischen Verbindungen wurde zuerst überlegt, diese mit einem Aufbau mit Kupferschienen zu realisieren. Dies wurde auf Grund nicht sichergestellter Isolation zwischen den Kupferelementen verworfen. Der Aufbau hätte diverse einzelne Kupferschienen benötigt, welche jeweils untereinander eine Isolationslage benötigen hätten.

Die Realisierung wurde stattdessen durch elektrische Verbindungen in einer Platine umgesetzt. Diese Platine wird im Folgenden als die Leistungsplatine bezeichnet. Innerhalb dieser Platine werden alle elektrischen Verbindungen mit der notwendigen Isolation realisiert. Nach der DIN-Norm DIN EN 61800-5-1 [D1] sind Abstände zwischen Kupferflächen in Innenlagen gleich zu behandeln, wie Kriechstrecken auf den Außenlagen. So waren die Kriechstrecken auf allen Lagen der Leistungsplatine einheitlich. An der Platine werden alle Leistungskomponenten direkt befestigt und diese Anschlusspunkte befinden sich auf den Außenseiten.



Die Folien-Kondensatoren werden mit Pressfit-Elementen angeschraubt. Die Keramik-Kondensatoren werden direkt auf der Platine angelötet, damit ein möglichst niederinduktiver Stromflusspfad entsteht. Die Anschlüsse zwischen den Leistungsplatinen der einzelnen PEBBs wurden mit Kupferflächen auf der Top- und Bottom Seite mit Löchern für Schraubbefestigungen vorgesehen. Die Verbindung zwischen zwei PEBBs wird mit dem Aufeinanderschrauben der benachbarten Leistungsplatinen realisiert. Die Halbbrücken werden durch durchgalvanisierte Bohrlöcher an der Leistungsplatine angeschraubt.

Die Platine selbst wurde mit acht Lagen mit Dickkupfer von 140  $\mu\text{m}$  realisiert. Die inneren Lagen sind die elektrischen Verbindungen zwischen den Leistungskomponenten. Auf den äußeren Lagen befinden sich nur elektrische Anschlusspunkte und keine stromführenden Kupferflächen. In Abb. 5.4 ist die Verteilung der einzelnen elektrischen Verbindungen auf den jeweiligen Lagen eingezeichnet. Dabei befindet sich immer auf zwei Kupferlagen verteilt eine der sechs elektrischen Verbindungen eines PEBBs. Die zwei Kupferlagen mit den 140  $\mu\text{m}$  Dickkupfer sind notwendig, damit eine Stromdichte von  $10 \frac{\text{A}}{\text{mm}^2}$  in allen Bereichen nicht überschritten wird.

Die grobe Position der einzelnen Komponenten ergab sich von selbst durch die großen Kriechstrecken und der maximal fertigmöglichen Größen von 400 mm Kantenlänge der Leistungsplatine. Die Feinpositionierung erfolgte mit Simulationen der Stromverteilung und der Analyse der jeweiligen Strompfade auf der Leistungsplatine. So ergab sich, dass die Leistungsmodule um  $35^\circ$  gedreht die minimale Stromdichte an den Anschlüssen des Halbbrückenmoduls ergibt. Das minimierte den mittleren Stromflusspfad zwischen den Anschlüssen vom Eingang zum Ausgang der jeweiligen Halbbrückenmodule, was zu einer besseren Stromverteilung führte.

In Abb. 5.5 ist die Stromverteilung der realisierten Positionierung gezeigt. Weiterer Vorteil der gedrehten Leistungsmodule ist, dass die Lüfter an den Kühlkörpern nicht in die gleiche Richtung zeigen, sondern etwas zueinander gedreht sind. Die Drehung sorgt für einen gezielteren Luftstrom zur Entwärmung der Halbbrückenmodule in eine Richtung.

Nachdem die Stromverteilung optimiert war, wurde das thermische Verhalten der Leistungsplatine mit den darauf positionierten Komponenten betrachtet. Eine solche Leistungsplatine wurde noch nie am ETI entworfen, deshalb wurde vor der Fertigung diese detailliert in einer thermischen Simulation betrachtet. Die Verluste der jeweiligen Leistungskomponenten wurden abgeschätzt und als Wärmequellen in der Simulation integriert.

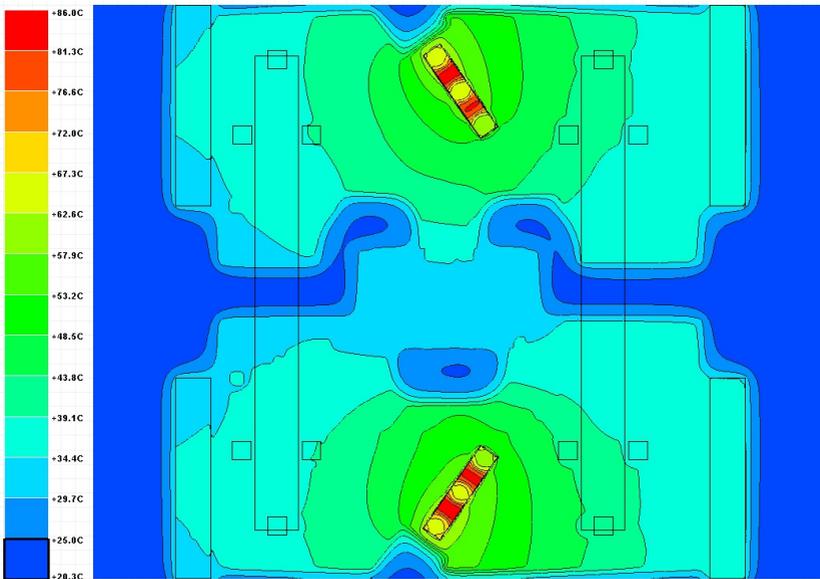


Abbildung 5.6: Simulierter Temperaturverlauf der Leistungsplatine

Die Abwärme in der umgebenen Luft wurde mitsimuliert. Die Verluste durch die Stromverteilung wurden genauso mitintegriert. Das Ergebnis der thermischen Simulation für die Leistungsplatine ist in Abb. 5.6 gezeigt. Die maximale Temperatur liegt innerhalb des zulässigen Temperaturbereichs des Platinen-Materials  $FR4 \leq 135^\circ\text{C}$  [D10]. Die heißeste Fläche ist der Bereich des Leistungsmoduls, das auf der Unterseite direkt an die Leistungsplatine angeschraubt ist.

Zur Validierung der Simulation wurde ein Testaufbau des ersten PEBBs realisiert. Die Leistungsplatine mit den Leistungshalbleitern und Kühlkörpern wurde dafür zusammengebaut. An die Anschlüsse 1.3 und 2.2 aus Abb. 5.4 wurde ein Hochstromnetzteil angeschlossen. An die Anschlüsse 1.2 und 2.3 wurde die Phasenabschlussschiene, wie beim Abschluss der Phasen, geschraubt. Durch das Hochstromnetzteil konnte ein Strom durch die eingeschalteten Halbbrücken und die Phasenabschlussschiene getrieben werden. Für die Vermessung wurde ein Strom von 190 A durch die Halbbrücken und die Platine geleitet. Dabei fallen ca. 550 W pro Halbbrücke ab und es fließt mehr Strom durch die Platine als bei der Auslegung vorgesehen. Wichtig dabei war, dass die Kühlung der Halbleiter bestmöglich validiert werden konnte. Die Verlustleistung an den Halbleitern wurde mit einer Strommessung am Hochstromnetzteil und einer Spannungsmessung an den Halbbrücken direkt bestimmt. Die Kühlkörper wurden bei dem Test auf  $75^\circ\text{C}$  erwärmt. Dieses Ergebnis stimmt mit der Verlustberechnung mit thermischer Auslegung des Kühlkörpers gut überein, bei den Berechnungen bei 542 W hätte sich eine Kühlkörpertemperatur von  $78^\circ\text{C}$  ergeben.

Die heißeste Stelle auf der Platine ist  $55^\circ\text{C}$ . Der Temperaturverlauf auf der Platine ist in Abb. 5.7 gezeigt. In Anbetracht des etwas größeren Stroms durch die Platine ist dies ein besseres Ergebnis als die thermische Simulation ergeben hat. Dieser Testaufbau hat gezeigt, dass die Leistungsplatine ihre elektrischen und thermischen Anforderungen für den Betrieb einhalten kann.

## **Unterkonstruktion**

Mit der Idee der Leistungsplatine kam die Frage nach einer mechanischen Einheit auf. So wurde passend für die Leistungsplatine noch eine Unterkonstruktion mit einer Grundplatte, auf der alle Komponenten auf Säulen aufgesetzt werden, entworfen. Diese Konstruktion ermöglichte es die Isolation außerhalb der Leistungsplatine leicht zu realisieren, da nur nicht

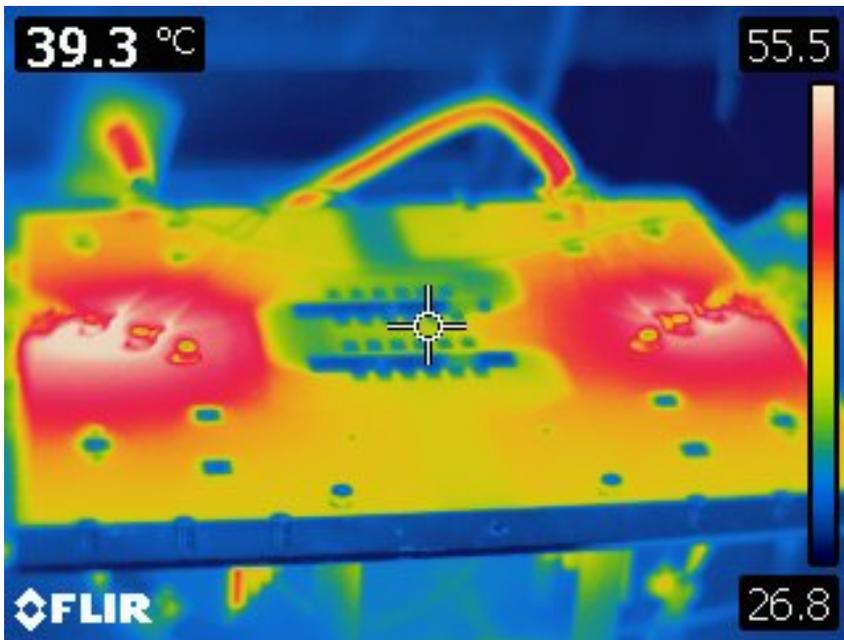


Abbildung 5.7: Gemessener Temperaturverlauf der Leistungsplatine

leitfähige Materialien mit genügend Abstand für die Kriechstrecken und genügend Luftabstand verwendet werden. Wichtig bei der Grundplatte für die Isolation ist ebenfalls, dass es keine Bohrlöcher durch die Grundplatte gibt, sonst wären die Kriechstrecken bei den direkt auf der Platte montierten Komponenten zu kurz.

Diese Bauweise mit den Säulen sorgt dafür, dass die meisten Funktionsgruppen bzw. Komponenten unabhängig voneinander montiert bzw. demontiert werden. Die Leistungsplatine ist bei der Konstruktion das Hauptelement. Diese wird auf vier Hauptsäulen aufgesetzt und angeschraubt. Die Halbbrückenmodule mit Kühlkörpern können auf die zugehörigen kleineren Säulen eingeschoben und an die Leistungsplatine angeschraubt werden. Die Gate-Treiber als Funktionseinheit werden ebenfalls auf Stützen aufgestellt. Der DC/DC-Wandler der Gate-Treiber ist direkt auf der Grundplatte montiert. Die Spannungsmessung wird direkt an der Leistungsplatine befestigt und die Temperaturmessung ist direkt auf der Grundplatte montiert. Die mechanische Unterkonstruktion lässt sich in Abb. 5.1 mit allen Komponenten betrachten. Die Grundplatte durfte nicht breiter als 750 mm sein, damit sie in einen 1 m tiefen Schaltschrank noch eingeschoben werden kann.

### **5.1.4 Funktionsgruppen**

Neben den elektrischen Komponenten und der mechanischen Konstruktion inklusive Leistungsplatine werden für den Betrieb des PEBBs vier Funktionsgruppen benötigt. Im Folgenden werden die wichtigsten Eigenschaften und Elemente der jeweiligen Funktionsgruppen vorgestellt.

#### **Gate-Treiber**

Der Gate-Treiber ist für den Betrieb eine der zwei wichtigsten Funktionsgruppen. Der Gate-Treiber wurde selbst entwickelt, da die meisten Halbbrücken-Treiber eine Verriegelung für Brückenkurzschlüsse integriert haben. Bei dem entwickelten PEBB ist das gleichzeitige Durchschalten beider Halbleiter einer der Halbbrücken, ein regulärer Betriebszustand. Es gab mehrere wichtige Aspekte beim Design dieser Funktionsgruppe. Die hohe notwendige Isolationsspannung der Versorgung, die potentialfreien Signalschnittstellen und eine eher ungewöhnliche Form der Platine mussten beachtet werden. Die Struktur der Funktionsgruppe des Gate-Treibers ist in Abb. 5.9 gezeichnet. Die notwendige Isolation der



Abbildung 5.8: Bild der Gate-Treiber Platine

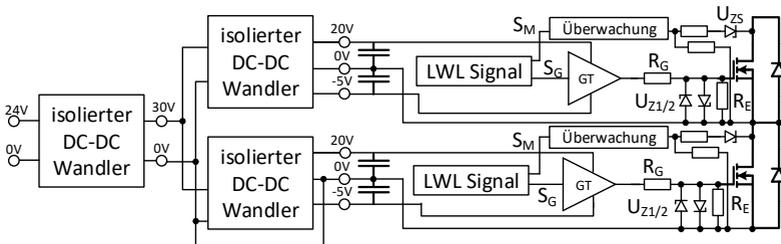


Abbildung 5.9: Schaltbild des Gate-Treibers

Funktionsgruppe wurde mit dem ersten isolierten DC/DC-Wandler realisiert, dabei wurde der ISO5125I von Power Integration [D11] eingesetzt. Die Spannungsversorgung der Gate-Treiber (GT) für den einzelnen Metal Oxide Semiconductor Field-Effect Transistor (MOSFET) wurde mit dem isolierten DC/DC-Wandler MGJ6 von Murata [D12] realisiert. Dieser DC/DC-Wandler erfüllt zwei Aufgaben, er erzeugt die +20 V und -5 V und trennt das Bezugspotential des unteren Halbleiters vom oberen Halbleiter. Der eigentliche Gate-Treiber (GT) wurde als Verstärkerbaustein mit Vorwiderstand realisiert. Dabei wird der IXD630 von IXYS [D13] eingesetzt. Das Gate-Signal  $S_G$  kommt von der LWL-Schnittstelle und ist einfach als high-active realisiert, so dass bei einem Kabelbruch der Gate-Treiber den Halbleiter sperrt. Als Sicherheitsfunktion wurde noch eine Überwachungsschaltung mit integriert, welche das Gate-Signal mit dem Zustand des Halbleiters vergleicht und bei Übereinstimmung wird ein High-Signal bei  $S_M$  an die überlagerte Steuerung gesendet. So kann eine fehlerhafte Funktion des Gate-Treibers oder des Halbleiters detektiert werden.

Die realisierte Platine der Funktionsgruppe Gate-Treiber wird in Abb. 5.8 abgebildet. Der ISO5125I [D11] befindet sich nicht auf der Platine, dieser wird direkt auf der Grundplatte montiert. Die MGJ6 [D12] befinden sich auf der Unterseite und sind daher nicht auf dem Bild sichtbar. Die Form der Platine ist wegen der Position im PEBB notwendig. Die Halbrückenmodule sind gedreht unter der Leistungsplatine befestigt. Damit nicht zwei verschiedene Versionen der Platine existieren, wurde alles spiegelsymmetrisch auf der Platine realisiert. Die gleiche Platine kann auf beiden Seiten im PEBB eingesetzt werden.

## Spannungsmessung

Die ebenso wichtige Funktionsgruppe wie der Gate-Treiber ist die Kondensatorspannungsmessung. Wie in Abschnitt 4.1 bereits beschrieben, ist die Symmetrierung der Kondensatorspannung abhängig von den Abweichungen dieser zu den nominellen Kondensatorspannungswerten. Diese Abweichung muss dynamisch und mit einer entsprechend notwendigen Genauigkeit gemessen werden. Der Umrichter soll mit bis zu 20 kHz betrieben werden und so beträgt eine Modulationsperiode  $T_m = 50 \mu\text{s}$  und die Kondensatorspannungen müssen nach jedem Schaltungsvorgang gemessen werden. Also passiert dies zwei mal pro  $T_m$  und damit dies eine

nicht zu große Verzögerungszeit  $t_T$  verursacht, wurde die maximal zulässige Verzögerung auf  $1 \mu\text{s}$  festgelegt. Weiter wurde als Zielvorgabe die Messauflösung auf  $1 \text{ V}$  bei maximaler DC-Spannung von  $10 \text{ kV}$  festgelegt.

$$N_{\text{Bit},\text{min}} = ld \left( \frac{10 \text{ kV}}{1 \text{ V}} \right) = 13,29 \quad (5.13)$$

$$SR_{\text{ADC}} = \frac{1}{1 \mu\text{s}} = 1 \frac{\text{MS}}{\text{s}} \quad (5.14)$$

Mit den berechneten detaillierten Anforderungen wurde der Analog Digital Converter (ADC) MCP33131 von Microchip [D14] gewählt. Dieser ist ein 16 Bit SAR-Wandler mit einer Sample Rate von  $1 \frac{\text{MS}}{\text{s}}$ . Das AD-Wandlungsprinzip des SAR-Wandlers wurde gewählt, damit mit der Spannungsmessung zu definierten Zeitpunkten gemessen werden kann.

Die Messspannung von bis zu  $10 \text{ kV}$  wird mit einem Spannungsteiler auf den Eingangsbereich von  $5 \text{ V}$  runtergeteilt. Das angestrebte Verhältnis des Teilers ist 1:2001. Der Spannungsteiler könnte mit einem rein ohmschen oder ohmsch-kapazitiven Teiler realisiert werden. Für die Realisierung wurde sich für die Bauform aus SMD-Elementen 1206 entschieden, so dass auch andere Teilerverhältnisse für kleinere Spannungen realisiert werden können. Damit sind für die Spannung jeweils 50 Stück 1206-Bauteile in Serie nötig. Bei der mechanischen Form ist dies keine Herausforderung, da die Kondensatorspannungsmessabgriffe sehr weit auseinander liegen können. Bei so hohen Spannungen und mechanisch größeren Teilern ergeben sich immer Erdkapazitäten.

Die Erdkapazitäten des Teilers können, aus den Abmessungen  $l = 360 \text{ mm}$  und  $d = 10 \text{ mm}$ , nach [78, S. 56] abgeschätzt werden.

$$C_E = \frac{2 \cdot \pi \cdot \varepsilon}{\ln \left( \frac{2}{\sqrt{3}} \frac{l}{d} \right)} = 1,72 \text{ pF} \quad (5.15)$$

$$C_E' = \frac{C_e}{N} = 862 \text{ fF} \quad (5.16)$$

Durch die Erdkapazitäten entsteht ein Tiefpass-Verhalten bei den Teilern. Bei den Berechnungen ergab sich eine Eckfrequenz von ca.  $7 \text{ kHz}$  beim rein ohmschen Teiler und damit eine zu große Einschränkung der Bandbreite, weshalb dieser nicht geeignet ist. Bei einem ohmsch-kapazitiv gemischten Teiler werden die Erdkapazitäten mit den Parallelkapazitäten

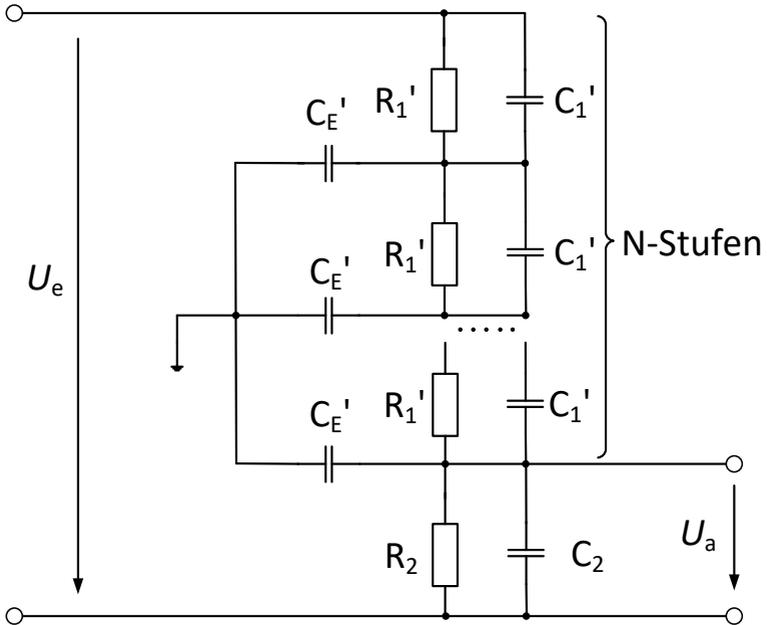


Abbildung 5.10: Schaltplan eines ohmsch-kapazitiven Spannungsteilers mit Erdkapazitäten.

Tabelle 5.5: Übersicht über Parameter für den Spannungsteiler

Symbol	Wert
$R_1$	100 M $\Omega$
$R'_1$	2 M $\Omega$
$C_1$	376 pF
$C'_1$	18,8 nF
$R_2$	50 k $\Omega$
$C_2$	752 nF

kompensiert. Die Teilkapazitäten und -widerstände sind dabei wie folgt definiert:

$$R'_1 = \frac{R_1}{N} \quad (5.17)$$

$$C'_1 = C_1 \cdot N \quad (5.18)$$

$$(5.19)$$

Damit das Übersetzungsverhältnis frequenzunabhängig ist, müssen die Teiler-Verhältnisse des ohmschen und des kapazitiven Teilers identisch sein.

$$\frac{R_2}{R_1 + R_2} = \frac{C_1}{C_1 + C_2} \quad (5.20)$$

Die Parallelkapazitäten müssen zur Kompensation der Erdkapazitäten, nach [78, S. 58], zu  $C_1 \geq 3 \cdot C_E$  gewählt werden. Damit lassen sich die Bauteilwerte vollständig mit folgender Abgleichbedingung erreichen.

$$R_1 \cdot C_1 = R_2 \cdot C_2 \quad (5.21)$$

$$R'_1 \cdot N \cdot \frac{C'_1}{N} = R_2 \cdot C_2 \quad (5.22)$$

Die gewählten Werte stehen in Tabelle 5.5.



Abbildung 5.11: Bild der Spannungsmessplatine

Bei der Signalschnittstelle auf der Platine war eindeutig, dass eine LWL-Verbindung verwendet wird. Die Versorgung der Platine unterlag mehreren Überlegungen. Die Versorgung musste hochisolierend realisiert werden, allerdings auch mit einer möglichst kleinen Kopplungskapazität, so dass die Kondensatorspannungsmessung nicht durch Auf- und Entladeströme dieser Kopplungskapazitäten beeinflusst wird. Für den Prototypen wurde sich für eine Batterieversorgung bzw. aufladbare Akkus in der Bauform eines 9V-Blocks entschieden. Die Batterielaufzeit wurde zu ca. 5 h realisiert, was für den Testbetrieb soweit ausreichend ist. Allerdings hat sich im Betrieb herausgestellt, dass die für den MCP33131 empfohlene Referenzspannungsquelle bei der veränderlichen Batteriespannung zu gravierenden Messfehlern führt. Dieses Problem wurde abschließend durch die Spannungsreferenzquelle REF5050 von TI [D15] gelöst. Die entworfene Spannungsmessplatine ist in Abb. 5.11 abgebildet.

### Temperaturmessung

Das eingesetzte Halbbrückenmodul verfügt über keinen integrierten Temperatursensor, was es notwendig machte, dass an einer Stelle im Wärmeflusspfad ein Temperatursensor positioniert werden musste. Dabei wurde der Temperatursensor an die Kühlkörper an dem heißesten Punkt angebracht, welcher sich bei der thermischen Simulation der Leistungsplatine ergeben hat. Die Position befindet sich am oberen Ende des Kühlkörpers, auf der außenliegenden Seite, mittig unter dem Leistungsmodul. Die Auswertung wird im Betrieb mit einem NTC-Temperatursensor - TO103J2K [D16] und einer Messschaltung mit dem ADC AMC1035 [D17] realisiert. Der messbare Temperaturbereich der Konfiguration ist von 10 °C bis



Abbildung 5.12: Bild der Temperaturmessplatine

90 °C. Bei 80 °C Kühlkörpertemperatur ist für das verwendete Leistungsmodul die thermische Zerstörungsgrenze. Die Signalschnittstelle wurde ebenfalls mit einer LWL-Verbindung realisiert und die Versorgung wurde mit den gleichen Akkus wie bei der Spannungsmessplatine realisiert. Bei dieser Platine ist die Batterielaufzeit im Betrieb ca. 11 h. Die entwickelte Platine ist in Abb. 5.12 abgebildet.

### Lüftersteuerung

Die letzte für den PEBB entworfene Funktionsgruppe ist die Lüftersteuerung mit zugehöriger Mechanik. Bei der Lüftersteuerung war eine große Herausforderung, dass die Isolation des Lüfters zum Kühlkörper und die Versorgung über die notwendige Isolation verfügen. Daher wurde die Isolation hier in zwei Stufen aufgebaut. Als erste Stufe wurde extra für die Kühlkörper und den verwendeten Lüfter eine aus thermisch stabilem Kunststoff 3D-gedruckte Lüftervorkammer entworfen. Diese Lüftervorkammer erfüllt die notwendigen Kriechstrecken zwischen dem Lüfter und Kühlkörper. Der Kühlkörper wird elektrisch immer mit dem Source-Potential des Leistungsmoduls verbunden. Die Vorkammer ist das



Abbildung 5.13: Bild der Lüftersteuerungsplatine

schwarze Element zwischen Lüfter und Kühlkörper, was sich in Abb. 5.1 links unter der Platine befindet. Die zweite Stufe der Isolation wurde auf der Platine mit dem DC/DC-Wandler THM15 von Traco [D18] realisiert. Die Lüftersteuerungsplatten werden nicht an der Mechanik des PEBBs, sondern an den Außenseiten des Schaltschranks befestigt. Die Lüftersteuerungsplatine wird ebenfalls über ein LWL-Signal angesteuert, wobei bei dieser Platine ein active-low Signal verwendet wird. So wird aktiv der Lüfter mit dem Steuersignal ausgeschaltet, dadurch läuft der Lüfter bei einem Kabelbruch oder einer Störung der überlagerten Steuerung. Die realisierte Platine ist in Abb. 5.13 abgebildet.

### 5.1.5 Zusätzliche Beschaltung

Bei der Inbetriebnahme des ersten PEBBs hat sich gezeigt, dass sich im Kommutierungskreis eine sehr hochfrequente Schwingung in der Spannung an den Halbleitern ausprägt. In Abb. 5.14 ist bei taktendem Betrieb die Spannung an den Halbleitern gezeigt. Die eigentliche Überspannung

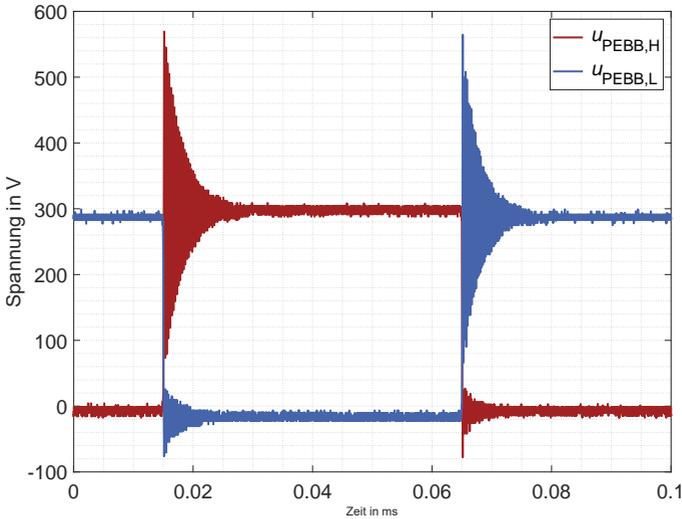


Abbildung 5.14: Messung der Spannungen an den Halbleitern einer Kommutierungszelle bei taktendem Betrieb

von ca. 300 V ist nicht das störende Element, sondern die gedämpft abklingende Schwingung. Die Frequenz der Schwingung liegt bei etwa 5 MHz. Anhand der Frequenz wurde darauf geschlossen, dass es sich um eine Schwingung der Ausgangskapazität der MOSFETs mit der Streuinduktivität im Kommutierungskreis handelt. Die parasitäre Ausgangskapazität von 2,54 nF [D3] und die geschätzte Kommutierungsstreuinduktivität im Bereich von ca. 15 nH würde diese Frequenz ergeben. Diese Schwingung stört vor allem bei der untersuchten neuartigen Betriebsweise des Q2LBs. Diese Schwingung müsste erst abklingen, bevor das nächste PEBB schalten dürfte. So wäre die Mindestlänge der Multilevel-Spannungsstufen  $t_p$  viel zu lang. Daher muss diese Schwingung deutlich schneller abklingen oder sich nicht ausbilden.

Zuerst wurde die Schaltgeschwindigkeit der Halbleiter reduziert, was die Schwingung nicht unterdrücken konnte. Die Schaltgeschwindigkeit sollte so schnell wie möglich sein, damit die Mindestlänge der Multilevel-Spannungsstufen  $t_p$  klein ist. Sonst wäre diese für den Q2LB bzw. die Reduzierung der notwendigen Kapazität kontraproduktiv. Eine solche

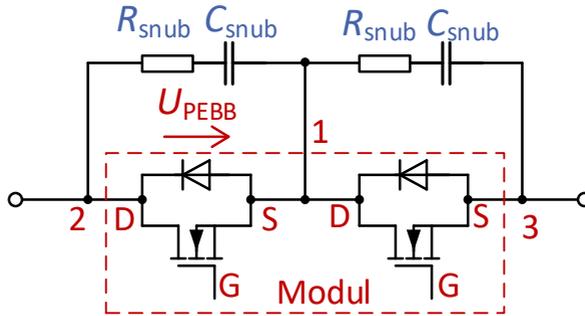


Abbildung 5.15: Schaltbild der RC-Snubber an den eingesetzten Halbbrückenmodulen

Schwingung kann sich ausprägen, wenn ein schnell- und hartschaltender Halbleiter in einem sehr niederinduktiven Aufbau verwendet wird. Damit die Überspannung klein ist, wird ein niederinduktiver Aufbau benötigt. Bei der Topologie und Betriebsart werden schnell- und hartschaltende Halbleiter benötigt.

Für die Dämpfung der Schwingung wurde letztendlich ein RC-Snubber entworfen, der wie folgt ausgelegt wurde. Die gewählte Beschaltung wird in Abb. 5.15 gezeigt, jeder der Halbleiter erhält eine Beschaltung. Dabei gibt es zwei Parameter, welche die Grenzfrequenz beeinflussen.

$$f_g = \frac{1}{2 \cdot \pi \cdot R_{\text{snub}} \cdot C_{\text{snub}}} \quad (5.23)$$

Damit die Schwingung ausreichend gedämpft wird, wurde eine Grenzfrequenz von ca. 1 MHz gewählt. Der RC-Snubber sollte umgekehrt auch das Schaltverhalten möglichst wenig beeinflussen, daher wurde die Grenzfrequenz möglichst hoch gewählt. Da Widerstände und Kondensatoren nur in bestimmten Werten existieren, musste eine bestmögliche Kombination gefunden werden. Der Widerstandswert  $R_{\text{snub}} = 15 \Omega$  und der Kapazitätswert  $C_{\text{snub}} = 10 \text{ nF}$  wurden gewählt. Diese Wahl ergibt eine Grenzfrequenz  $f_g = 1,061 \text{ MHz}$ . Die Bauteile wurden weiter nach der

Verlustleistung des Widerstands und der Wechselstrombelastbarkeit des Kondensators ausgewählt, welche jeweils noch berechnet werden mussten. Für die Dimensionierung des Widerstands werden die Verluste beim Schaltvorgang ermittelt. Dabei werden die Verluste beim Entladevorgang des Kondensators, also dem Einschalten des Halbleiters, berechnet und es wird angenommen, dass diese gleich dem Aufladevorgang entsprechen. Der Entladevorgang der Kapazität wird mit einer Exponentialfunktion approximiert. Die externe Spannung wird hier mit einem rechteckförmigen Signal approximiert, was bedeutet, dass diese beim geladenen Kondensator beim Beginn des Entladevorgangs sofort null entspricht.

$$p_v(t) = R_{\text{sntub}} \cdot i_C^2(t)$$

mit  $i_C(t) = (i_{C,0} - i_{C,\infty}) \cdot (1 - e^{-\frac{t}{\tau}}) - i_{C,0}$  (5.24)

Die Verlustleistung  $p_v(t)$  ist das Quadrat des Stroms durch den Widerstand  $R_{\text{sntub}}$  der in den Kondensator fließt. Zu Beginn des Entladevorgangs ist der Strom maximal mit  $i_{C,0} = \frac{u_{C,0}}{R_{\text{sntub}}}$ . Am Ende des Entladevorgangs ist er minimal mit  $i_{C,\infty} = 0$ . Allgemein kann angenommen werden, dass der Kondensator nach  $5 \cdot \tau$  vollständig aufgeladen ist. Somit vereinfacht sich Gleichung 5.24 zu

$$i_C(t) = -\frac{u_{C,0}}{R_{\text{sntub}}} \cdot (e^{-\frac{t}{\tau}}) \quad (5.25)$$

und die Verlustenergie  $E_v$  berechnet sich folgendermaßen:

$$\begin{aligned} E_v &= \int_0^{5 \cdot \tau} P_v(t) dt = -\frac{u_{C,0}^2}{R_{\text{sntub}}} \int_0^{5\tau} e^{-\frac{2t}{\tau}} dt \\ &= \frac{u_{C,0}^2}{R_{\text{sntub}}} \left[ \frac{1}{2} \tau e^{-\frac{2t}{\tau}} \right]_0^{5\tau} \\ &= \frac{u_{C,0}^2}{R_{\text{sntub}}} \left( \frac{1}{2} \tau e^{-10} - \frac{1}{2} \tau \right) \quad (5.26) \end{aligned}$$

Die gesamte Verlustleistung ist die Verlustenergie während des Auf- und Entladevorgangs. Mit der Annahme, dass beide gleich groß sind, reicht

eine Verdoppelung der zuvor berechneten Entladeenergie. Multipliziert mit der Frequenz  $f_s$  erhält man die Verlustleistung  $P_v$ .

$$P_v = 2 \cdot E_v \cdot f_s \quad (5.27)$$

Mit der Kondensatorspannung von  $u_{C,0} = 600 \text{ V}$ ,  $\tau = 150 \text{ ns}$  und einer Schaltfrequenz von  $f_s = 10 \text{ kHz}$  ergibt diese eine Verlustleistung von:

$$P_v = 2 \cdot \frac{(600 \text{ V})^2}{15 \Omega} \left( \frac{1}{2} \cdot 150 \text{ ns} \cdot e^{-10} - \frac{1}{2} \cdot 150 \text{ ns} \right) \cdot 10 \text{ kHz} = 32 \text{ W} \quad (5.28)$$

Für den Aufbau wurden Widerstände mit  $P_v = 50 \text{ W}$  eingesetzt [D19]. Für die Auswahl des Kondensators musste die Spannungsbelastbarkeit und die Wechselstrombelastbarkeit beachtet werden. Die Spannungsbelastbarkeit ist beim gewählten Kondensator [D20] nicht kritisch. Die Wechselstrombelastung wurde folgendermaßen für die Anwendung berechnet. Der Effektivwert des Kondensatorstroms berechnet sich aus den auftretenden Stromspitzen, die während den zwei Ladevorgängen, innerhalb einer Modulationsperiode  $T_m$  auftreten. Aufgrund Symmetrieeigenschaften und der Berechnung des Effektivwertes, kann das Integrationsintervall halbiert werden. Es wird vereinfacht wieder nur der Entladevorgang mit  $5\tau$  betrachtet. Die Stammfunktion ist aus der vorherigen Rechnung bereits bekannt.

$$\begin{aligned} I_{C,\text{wechsel}} &= \sqrt{\frac{2}{T_m} \int_0^{\frac{T_m}{2}} i_C^2(t) dt} \\ &= \sqrt{\frac{2}{T_m} \int_0^{5\tau} - \left( \frac{u_{C,0}}{R_{\text{snuub}}} \right)^2 \cdot e^{-\frac{2t}{\tau}} dt} \\ &= \sqrt{\frac{2}{T_m} \left( \frac{u_{C,0}}{R_{\text{snuub}}} \right)^2 \left( \frac{1}{2} \tau e^{-10} - \frac{1}{2} \tau \right)} \end{aligned} \quad (5.29)$$

Der Effektivwert des Kondensatorstroms beträgt  $1,55 \text{ A}$  bei  $u_{C,0} = 600 \text{ V}$ ,  $\tau = 150 \text{ ns}$ , welcher unbedenklich für den gewählten Kondensator ist. Die realisierten RC-Snubber sind in Abb. 5.1 an den Leistungsmodulen auf der Leistungsplatine angeschraubt.

## 5.2 Der dreiphasige 7-Level FIC

Der Hardwareaufbau wurde als 7-Level FIC in dreiphasiger Ausführung realisiert und in [E4] vorgestellt. Der zugehörige Schaltplan des Umrichtersystems mit den Messgrößen wird in Abb. 5.16 gezeigt. Pro Phase werden jeweils drei PEBBs, welche in Abschnitt 5.1 beschrieben sind, in Serie geschaltet. Diese bilden jeweils eine Phase des Umrichtersystems. Zu jeder Phase gehört eine Ausgangstrommessung und zu allen Phasen der zentrale Zwischenkreis. Diese wurden passend zum Schaltschrankaufbau entworfen und werden in Abschnitt 5.2.1 und Abschnitt 5.2.2 beschrieben. In der ersten Aufbauphase wurde zuerst die Phase A realisiert, was sich in der späteren Aufteilung der Signalverarbeitung noch widerspiegelt. Der mechanische Aufbau des Gesamtsystems war durch die Konstruktion des PEBBs schon eindeutig. Die PEBBs besitzen an zwei Seiten die Leistungsanschlüsse und an den anderen zwei Seiten die Signalschnittstellen und Hilfsversorgungsanschlüsse für Gate-Treiber und Lüftersteuerung. In der Konstruktion ist vorgesehen, dass die Serienschaltung ein direkt positioniertes Nebeneinander der PEBBs ist. Daher sind im Schaltschrank vier Ebenen eingezogen. In den drei obersten Ebenen befindet sich jeweils eine Phase und in der untersten Ebene sind die Signalverarbeitung und die Hilfsversorgungsnetzteile positioniert. Das Umrichtersystem in vollständiger Ausführung ist in Abb. 5.17 abgebildet. Der Schaltschrank ist 1,2m breit, 1m tief und 1,8m hoch. Auf dem Bild ist die Frontansicht gezeigt und rechts sind die drei Phasenausgänge zu sehen. Gegenüber befindet sich der zentrale Zwischenkreis.

### 5.2.1 DC-Zwischenkreis

Beim Design des DC-Zwischenkreises existierten zwei Herausforderungen. Diese sind erneut die Isolation bzw. die mechanische Konstruktion und die Abschätzung, wie viel Kapazität benötigt wird. Bei Kondensatoren in allen Anwendungen ist die Wechselstrombelastung ein wichtiges Auslegungskriterium. Bei taktenden Halbleitern ergibt sich eine Strombelastung der Kondensatoren, welche abhängig vom Effektivwert des AC-seitigen Phasenstroms  $I_{\text{phase}}$ , dem Modulationsgrad  $m = \frac{\hat{U}_{\text{phase}}}{\frac{1}{2} \cdot U_{\text{zk}}}$  und dem Leistungsfaktor  $\cos(\phi)$  ist [79]. Bei einem zentralen Zwischenkreis-kondensator kann die Wechselstrombelastung mit folgender Gleichung nach [79] bestimmt werden:

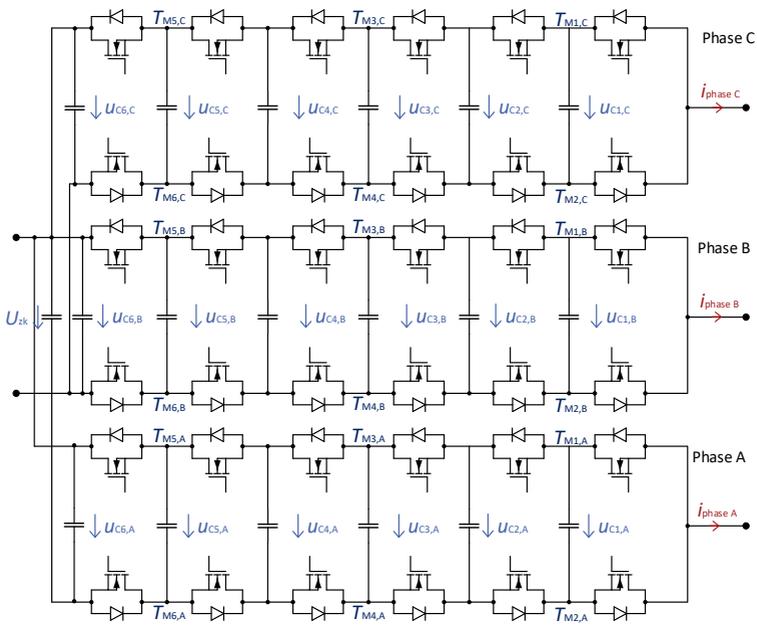


Abbildung 5.16: Schaltbild des dreiphasigen Aufbaus des FICs

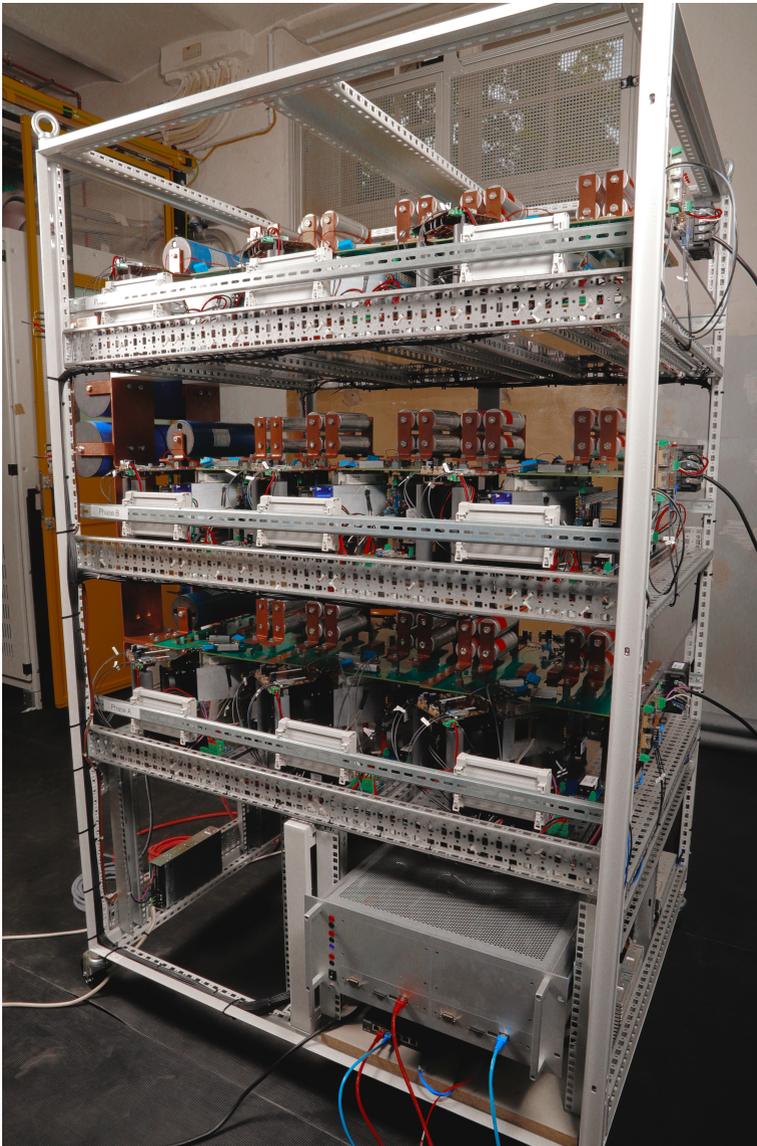


Abbildung 5.17: Bild des Schaltschranks mit drei Phasen und Signalverarbeitungssystem

$$I_{C,\text{wechsel}} = I_{\text{phase}} \cdot \sqrt{2 \cdot m \cdot \frac{\sqrt{3}}{4\pi} + \left( \frac{\sqrt{3}}{\pi} - \frac{9 \cdot m}{16} \right) \cdot \cos(\phi)} \quad (5.30)$$

Die Wechselstrombelastung ist nach Gleichung (5.30) bei  $\cos(\phi) = 1$  und  $m \approx 0,61$  maximal [79, Fig.5]. Mit  $I_{\text{phase}} = 100 \text{ A}$  ergibt sich eine maximale Wechselstrombelastung von  $I_{C,\text{wech.},\text{max}} \approx 64 \text{ A}$  für die Zwischenkreiskondensatoren.

Nachdem die Wechselstrombelastung bestimmt wurde, wurde als nächstes die mindestens notwendige Kapazität anhand [80] berechnet. Durch die stoßweise Belastung der Zwischenkreiskondensatoren ist die Zwischenkreisspannung nicht ideal konstant, sondern von einer taktfrequenten Wechselspannung überlagert. Der Spitze-Spitze-Wert dieser Wechselspannung wird als Spannungsrippel  $U_{\text{zk,rippel}}$  bezeichnet. Der Maximalwert  $U_{\text{zk,rippel,max}}$  ist abhängig von dem Leistungsfaktor  $\cos(\phi)$ , der Stromamplitude des Phasenstroms, der Schaltfrequenz der Halbleiter  $f_s$  und der Kapazität des Zwischenkreises  $C_{\text{zk}}$ . Diese beträgt nach [80] bei rein ohmscher Belastung, also einem Leistungsfaktor von  $\cos(\phi) = 1$ :

$$U_{\text{zk,rippel,max}}(\cos(\phi) = 1) \approx \frac{1}{8} \cdot \frac{\hat{i}_{\text{phase}}}{f_s \cdot C_{\text{zk}}} \quad (5.31)$$

Bei einem Phasenverschiebungswinkel von  $\phi = 90^\circ$ , also einer Belastung mit reiner Blindleistung, ist die maximale Schwankungsbreite doppelt so groß. Die generell größtmögliche Schwankungsbreite der Kondensatorspannung tritt nach [80] bei  $\phi = 90^\circ$  auf.

$$U_{\text{zk,rippel,max}}(\cos(\phi) = 0) \approx \frac{1}{4} \cdot \frac{\hat{i}_{\text{phase}}}{f_s \cdot C_{\text{zk}}} \quad (5.32)$$

Mit diesen Abschätzungen und den Parametern der Auslegung des PEBBs wurde die mindestens notwendige Kapazität für die Rahmenbedingungen nach Tabelle 5.6 berechnet:

$$C_{\text{zk,min}} \geq \frac{1}{4} \cdot \frac{\hat{i}_{\text{phase}}}{f_s \cdot U_{\text{zk,rippel,max}}(\cos(\phi) = 0)} \quad (5.33)$$

Dabei wurde eine mindestens notwendige Kapazität  $C_{\text{zk,min}} \geq 212 \mu\text{F}$  bestimmt.

Tabelle 5.6: Übersicht über Parameter der Auslegung der Kapazität des Zwischenkreises

Symbole	Wertebereich
$\hat{i}_{\text{phase}}$	150 A
$\cos(\phi)$	0 - induktive Last
$f_s$	10 kHz
$U_{\text{zk,rippel,max}}$	25 V

Nach der Berechnung der Strombelastung und mindestens notwendigen Kapazität  $C_{\text{zk,min}}$  wurde noch für die Auswahl der Kondensatoren die maximale Zwischenkreisspannung festgelegt. Da es sich um einen 7-Level Aufbau mit sechs Halbleitern in Serie handelt, ergibt sich die maximale Zwischenkreisspannung mit  $U_{\text{kom}} = 800 \text{ V}$  zu 4,8 kV. Wie bereits bei den Kondensatoren der PEBBs wurden hier auch Kondensatoren von der Firma Electronicon aus der E51 Reihe [D7] gewählt. Für den Zwischenkreis sind dabei  $C_{\text{zk}} = 2 \cdot 187,5 \mu\text{F}$  mit maximal 4,7 kV Nennspannung vorgesehen. Die Wechselstrombelastbarkeit einer der zwei Kondensatoren beträgt  $I_{\text{C,wechsel}} = 50 \text{ A}$ . Zusätzlich können noch drei Kondensatoren mit  $51,25 \mu\text{F}$  mit maximal 6,3 kV Nennspannung eingebaut werden. Diese haben eine Wechselstrombelastung von  $I_{\text{C,wechsel}} = 20 \text{ A}$ . Die Wechselstrombelastung des Zwischenkreises ist  $I_{\text{C,wech.,max}} = 64 \text{ A}$  und wird durch die zwei  $187,5 \mu\text{F}$  Kondensatoren erreicht.

Nachdem die mechanischen Bauelemente ausgewählt waren, wurde eine Verschiebung aus Kupfer konstruiert. Die Verschiebung ist jeweils die elektrische und mechanische Befestigung. Bei dieser Konstruktion wurde ausschließlich Luft als Isolationsmaterial eingesetzt, da die Zwischenkreisspannungsanschlüsse bei den PEBBs genügend Abstand haben und die gewählten Kondensatoren an beiden Enden die elektrischen Anschlüsse besitzen. Wie bei den Kondensatoren in den PEBBs wurde ebenfalls eine passive Entladung mit hochspannungsfesten Widerständen von der Firma Ohmitee [D21] realisiert. Die Entladezeitkonstante wurde wieder auf 60 s gewählt, so dass in einem Fehlerfall die DC-Versorgung abgeschaltet werden kann und sich die Kondensatoren alle gleichmäßig entladen. Dadurch wird bestmöglich das Überschreiten der maximalen Sperrspannung der

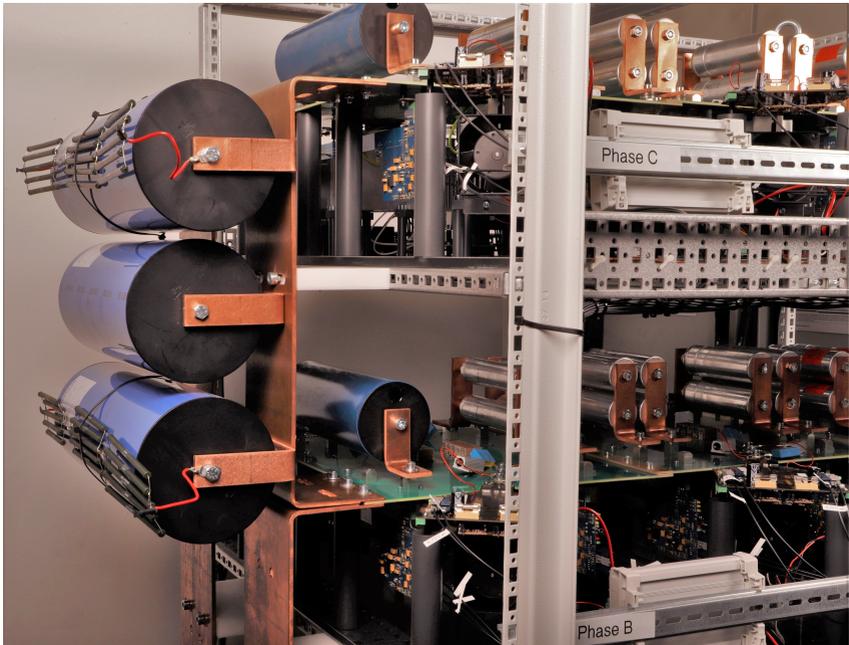


Abbildung 5.18: Bild des zentralen Zwischenkreises

verwendeten Halbleiter und die Spannungsaufteilung angeglichen. Der realisierte Zwischenkreis wird auf Abb. 5.18 abgebildet. Es sind die zwei  $187,5 \mu\text{F}$  Kondensatoren und einer der  $51,25 \mu\text{F}$  Kondensatoren eingebaut. Die Verschaltung der Widerstände zum passiven Entladen sind an den zwei großen Kondensatoren angeschlossen.

### 5.2.2 Ausgangstrommessung

In den PEBBs sind alle, bis auf den Phasenstrom  $i_{\text{phase}}$ , für den Betrieb notwendigen Messungen bereits integriert. Der Phasenstrom bzw. der Ausgangsstrom lässt sich nur an einer Stelle im Umrichter messen, sonst müsste dieser aus einer Addition zusammengesetzt werden. Die Messstelle ist am Phasenausgang direkt hinter der Phasenabschluss-schiene. Für diese Position wurde eine passende Ausgangstrommessung

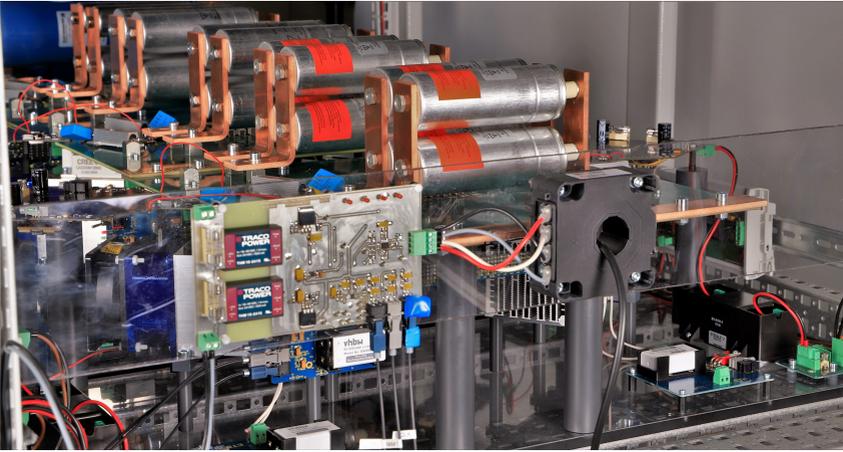


Abbildung 5.19: Bild einer Phase mit Ausgangstrommessung

entworfen. In Abb. 5.19 ist die Ausgangstrommessung zu sehen. Die Ausgangstrommessung wurde mit dem LTC 200 der Firma LEM [D22] und einer entsprechenden Auswerteplatine realisiert. Ein Phasenstrom bis 200 A kann gemessen werden, sodass der Messbereich des Umrichters den bei der Auslegung angenommenen Phasenstrom um 50 A übersteigt. Die Messauflösung ist  $\frac{2 \cdot 200 \text{ A}}{2^{16} \text{ Bit}} = 6,1 \frac{\text{mA}}{\text{Bit}}$  und damit eine sehr gute Auflösung. Dagegen beträgt der Messfehler bei dem eingesetzten Sensor 0,05% des Nennstroms, was hier 100 mA entspricht. Das ist für die realisierte Ausgangsstromregelung eine vollständig ausreichende Genauigkeit.

Die Isolation wurde, wie bei der Lüftersteuerung, in zwei Stufen realisiert. Die erste Stufe ist die Isolation des LTC 200 bzw. des Kabels am Phasenausgang. Die zweite Stufe wurde mit einem isolierten DC/DC-Wandler THM15 von Traco [D18] realisiert. Die Auswertung des Messsignals wird mit dem gleichen ADC wie bei der Spannungsmessung umgesetzt. Die Schnittstelle zur Signalverarbeitung ist ebenfalls über eine LWL-Verbindung zur potentialfreien Kommunikation aufgebaut. Die mechanische Befestigung der Ausgangstrommessung wurde mit einer Grundplatte aus Kunststoff realisiert, welche an den Schaltschrank jeweils passend in der Höhe angeschraubt werden kann.

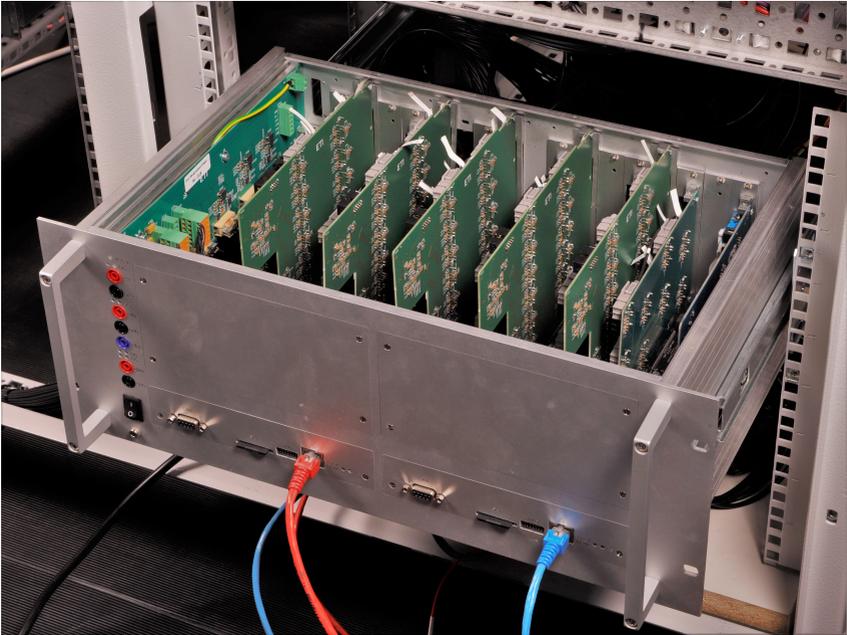


Abbildung 5.20: Bild des ETI-SoC-Signalverarbeitungssystems

### 5.3 Das Signalverarbeitungssystem

Die Steuerung und Regelung des gesamten Umrichtersystems ist an einer Stelle im Aufbau gebündelt. Diese befindet sich im ETI-SoC-Signalverarbeitungssystem welches in Abb. 5.20 gezeigt wird. Das Signalverarbeitungssystem wurde in den letzten Jahren am Institut entwickelt [E9]. Das Signalverarbeitungssystem ist ein Gesamtsystem, welches neben Hardwarekomponenten wie Platinen und Baugruppenträger auch aus Softwarekomponenten wie den Tool-Ketten zur Programmierung und der Bedieneroberfläche (GUI) besteht. Für das System wird die C-Programmierung aus Matlab-Simulink mit einer am Institut entwickelten Codegenerierung durchgeführt. Die FPGAs werden mit geschriebenem VHDL-Code in diesem Umrichtersystem beschrieben. Die Ansteuerung im Betrieb erfolgt mit einer GUI auf LabVIEW-Basis. Dieses Programm wird



Abbildung 5.21: Bilder der Komponenten des ETI-SoC-Systems

am ETI auch Monitoring-Control-Tool (MCT) genannt. Als Schnittstelle zwischen Rechner und SoC-System wird Ethernet mit einem am Institut selbst entwickelten Kommunikationsprotokoll auf tcp-basis genutzt.

### 5.3.1 Komponenten der Signalverarbeitung

Das ETI-SoC-Signalverarbeitungssystem ist modular aufgebaut. Dazu existiert das Hauptboard, das sogenannte SoC-Carrier, auf das die Erweiterungskarten je nach Konfiguration gesteckt werden. Die verwendeten Karten und deren Ansteuerung werden in dem auf dem SoC-Carrier aufgesteckten Picozed System-on-Modul implementiert. Im Folgenden werden die im Aufbau eingesetzten Komponenten des ETI-SoC-Signalverarbeitungssystems vorgestellt.

#### SoC-Carrier

Das SoC-Carrier ist das Kernstück der Signalverarbeitung und wird ganz links in der Bildreihe in Abb. 5.21 gezeigt. Es ist die elektrische Verbindung aller Komponenten des Signalverarbeitungssystems. Das SoC-Carrier wird im dafür extra entworfenen mechanischen Baugruppenträger eingeschraubt. In einem mechanischen Baugruppenträger können bis zu zwei SoC-Carrier eingebaut werden, was in diesem Umrichter-system auch erfolgt ist. Auf jedem SoC-Carrier können bis zu acht Erweiterungskarten aufgesteckt werden, die Steckplätze unterscheiden sich dabei nicht untereinander. Jeder der Steckplätze stellt 16 Pins mit frei konfigurierbaren Signalen vom FPGA und weiteren Pins für die Versorgungsspannungen zur Verfügung. Die Versorgung des SoC-Carriers mit +5 V, +15 V, -15 V und +24 V wird mit einer extra für den mechanischen Baugruppenträger entworfenen Versorgungsplatine realisiert. So wird zur

Versorgung der Signalverarbeitung nur ein externes 24 V-Netzteil im Aufbau benötigt.

Als Aufsteckmodul mit dem eigentlichen SoC, wird das Picozed-Board von Avnet [D23] eingesetzt. Die weiteren Spannungslevels für den Betrieb werden mit Spannungswandlern auf dem SoC-Carrier erzeugt.

Auf dem Aufsteckmodul befindet sich der Xilinx Zynq 7030 [D24] mit einem FPGA und zwei Prozessoren. Ein Prozessorkern wird als Baremetal-Kern, also ohne Betriebssystem genutzt, um die aus dem C-Code generierte Anwendung auszuführen. Auf dem zweiten Prozessorkern läuft ein für die Anwendung angepasstes Echtzeit-Betriebssystem. Das Echtzeit-Betriebssystem realisiert die Schnittstelle für die Ansteuerung und Überwachung des Signalverarbeitungssystems. Durch diese Struktur im System, mit den einheitlichen Steckplätzen und dem frei programmierbaren Baremetal-Kern, wurde das System leicht für die Anwendung im Aufbau angepasst.

### **LWL-Erweiterungskarte**

Für die LWL-Schnittstelle zu den Gate-Treibern wurde die sogenannte LWL-Erweiterungskarte genutzt. Diese verfügt über eine direkte Signalleitung von acht LWL-Sendern und acht LWL-Empfängern an die Pins des SoC-Carriers. Mit den AFBR-Bausteinen von BROADCOM [D25] werden die LWL-Verbindungen realisiert. Vom FPGA aus wird eine einheitliche Latenz für die Gate-Signale durch gleiche Leitungslängen und gleiche Überträger erreicht.

### **LWL-FPGA-Erweiterungskarte**

Im Vergleich zu der LWL-Erweiterungskarte, bietet die LWL-FPGA-Erweiterungskarte die Möglichkeit, die 16 Pins zum SoC-System flexibler zu nutzen. Ein FPGA auf der Erweiterungskarte, das als Multiplexer genutzt wird, können als mehr als 16 LWL Sender-oder Empfänger genutzt werden.

Bei der Ansteuerung der PEBBs dieses Aufbaus existiert eine Ungleichheit zwischen Sendern und Empfängern, da bei den Messkarten und der Lüftersteuerung mehr Sender als Empfänger benötigt werden. Dieses geänderte Verhältnis wird mit dieser Erweiterungskarte ausgeglichen. Auf dieser Erweiterungskarte wird dies mit einem darauf befindlichen zusätzlichen FPGA – einem Max 10 von Intel [D26]–realisiert. Dieser hat die

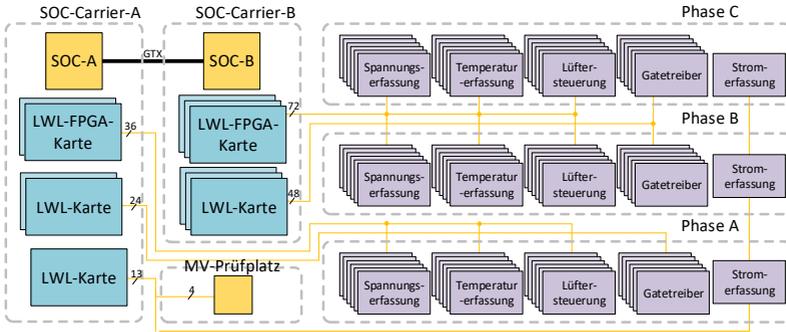


Abbildung 5.22: Strukturbild der Signalschnittstellen

Funktion, die 16 Signale vom SoC-Carrier zu interpretieren und die 24 Signale für die LWL-Signale zu erzeugen. Weiter können an diesen FPGA bereits Funktionen vom SoC-FPGA ausgelagert werden, was in diesem Aufbau auch erfolgt ist.

### 5.3.2 Signalplan

In Abb. 5.22 ist der realisierte Signalplan abgebildet. In diesem Aufbau werden in der Signalverarbeitung zwei SoC-Carrier mit jeweils einem aufgesteckten Picozed-Board verwendet. Zum Anschluss aller Komponenten an ein System mit einem SoC-Carrier verfügt dieses nicht über genügend Signalpins.

Bei dieser Struktur wird im System A, welches das Mastersystem darstellt, die Phase A, die Ausgangstrommessung aller Phasen und die Schnittstelle zum Prüfplatz angesteuert. Das System B steuert die Phase B und Phase C an. Jede Phase verfügt über drei Baugruppen des hardwaretechnischen Aufbaus des PEBBs und jedes dieser PEBB hat jeweils zwei Gate-Treiber, zwei Spannungsmessungen, zwei Temperaturmessungen und zwei Lüftersteuerungen, was zu einer Vielzahl an Signalen führt, die wiederum modular angesteuert werden müssen. So werden jeweils zwei PEBBs mit einer LWL-Erweiterungskarte und einer LWL-FPGA-Erweiterungskarte

angesteuert. Damit die Gate-Signale minimaler Verzögerung unterliegen, werden diese direkt mit den LWL-Karten vom SoC-Carrier aus angesteuert. Die Spannungsmessung, Temperaturmessung und Lüftersteuerung werden von der LWL-FPGA-Erweiterungskarte angesteuert. Im System B sind drei LWL-Erweiterungskarten und drei LWL-FPGA-Erweiterungskarten für die sechs PEBBs eingesetzt. Im System A sind zwei LWL-Erweiterungskarten und zwei LWL-FPGA-Erweiterungskarten eingesetzt, wobei jeweils die zweiten nur zur Hälfte mit LWL-Kabeln angeschlossen sind. Dieser modulare Aufbau war bei der Implementierung von Vorteil, da die gleichen Funktionen und Signale nur einmal programmiert und getestet werden mussten und dann mehrfach eingesetzt werden konnten.

Die Systeme A und B sind zum Datenaustausch mit einer Hochgeschwindigkeitsschnittstelle des Zynq 7030, der sogenannten GTX-Schnittstelle, verbunden. Darüber können Daten mit bis zu 6 GBit/s ausgetauscht werden, was zum Austausch von Steuerungsvariablen und Statusvariablen in digitaler Form verwendet wurde.

### 5.3.3 Struktur der Implementierung

Wie bereits der Signalplan vermuten lässt, wurde die Modularisierung und konsequente Aufteilung der Aufgaben auf unterschiedliche Signalverarbeitungssystemkomponenten in der Software fortgeführt. Die Struktur der Implementierung im Signalverarbeitungssystem wird in Abb. 5.23 abgebildet. Dabei sind die zwei SoC-Systeme (SoC A und SoC B) mit den zugehörigen LWL-FPGA-Erweiterungskarten mit den Max 10 FPGA zu sehen. Die Modularisierung ist anhand der Signalanschlüsse und Aufteilung der Phasen zu erkennen. Der für zwei PEBBs zuständige Max 10 übernimmt dabei die Ansteuerung für die AD-Wandler der Kondensatorspannungsmessung und Temperaturmessung. Weiter steuert er die Lüfter in Abhängigkeit der gemessenen Kühlkörpertemperatur an. Die Messwerte der Kondensatorspannung und Kühlkörpertemperatur werden über eine Uart-Kommunikation zum FPGA des SoC gesendet. Die Anzahl der angeschlossenen Max 10 variierte zwischen dem SoC A und SoC B bedingt durch die unterschiedliche Anzahl an PEBBs.

Das SoC B steuert die Phasen B und C an, weshalb die Erzeugung der Gate-Signale im FPGA dazu implementiert wurde. Weiter sind im Prozessor 1 – auch ARM genannt – die Symmetrierungsalgorithmen für die Phase B und C implementiert. Ebenfalls im System B wurde

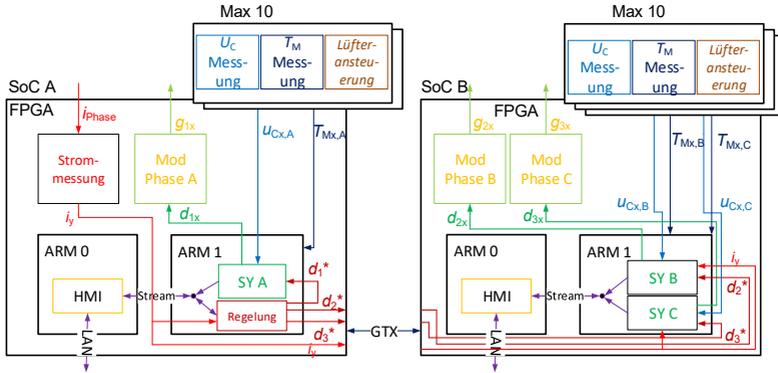


Abbildung 5.23: Strukturbild der implementierten Signalverarbeitungsstruktur

eine Fehlerüberwachung der Kühlkörpertemperatur und Kondensatorspannungen implementiert. Sollte ein Fehler auftreten, wird dieser an System A gemeldet und dieses entscheidet, was passiert. Sollte das System A keine Reaktion zeigen, dann trifft das System B die Entscheidung auszuschalten. Der jeweilige Aussteuerungsgrad für die Phasen B und C, sowie der Ausgangstrommesswert und die für den Betrieb notwendigen Steuerungsworte werden über die GTX-Schnittstelle empfangen. In der Signalverarbeitungsstruktur wird deutlich, dass das SoC B und System B das Slave-System ist. Im ARM 0 werden die Messwerte der Kondensatorspannungen und Ähnliches im Betrieb zur Beobachtung und Auswertung an das MCT (GUI) gesendet. Diese Funktion wird als Human Maschine Interface (HMI) auf der Seite des SoCs bezeichnet. Es ist nicht vorgesehen, dass Steuerungsvariablen vom MCT (GUI) an dieses SoC gesendet werden.

Das SoC A hat für die Phase A den notwendigen Modulator im FPGA und Symmetrierungsalgorithmus im ARM 1. Ebenfalls für die Phase A und für den Gesamtumrichter wurde eine Fehlerüberwachung und ein Fehlermanagement implementiert. Da dieses System das Mastersystem ist, wurde hier die Ausgangsstromregelung mit zugehöriger Ausgangstrommessung implementiert. Was nicht eingezeichnet ist, allerdings ebenfalls

im SoC A integriert ist, ist die Betriebsartensteuerung mit Ablaufautomaten für Einschaltsequenz, Ausschaltsequenz usw. Dieses System hat auch die Schnittstelle zum Prüfplatz integriert und erhält die Steuerungsbefehle vom MCT (GUI). Wie das System B schickt es zur Überwachung und Auswertung die Messwerte des Systems ebenfalls an das MCT (GUI). Die Systeme sind so implementiert, dass bei einem Neustart eines Systems bzw. einem Kommunikationsausfall zwischen einzelnen Komponenten, das andere SoC in einen Fehlerzustand schaltet und wartet bis das andere System wieder läuft und der Nutzer ein Reset-Signal schickt. Wenn eine softwareseitige Veränderung erfolgen sollte, dann muss nur dieser Teil neu geladen werden und der Rest der Implementierung muss nicht neu geladen werden. Nur ein Reset-Signal muss vom Nutzer über das MCT (GUI) gesendet werden.

Bei der Struktur der Implementierung gibt es noch eine grundlegende Unterscheidung zu den meisten anderen Umrichtersystemen am ETI, jegliche Signale werden über das MCT (GUI) gesendet. Ein Bedienfeld oder Ähnliches existiert nicht, lediglich das Interface zum Prüfplatz ist eine weitere Schnittstelle, bei der im Betrieb der Umrichter von außen bei Ausfall der digitalen Kommunikation ausgeschaltet werden kann. Dies ist der Anwendung als Mittelspannungsumrichter und dem Schutzkonzept des Prüfplatzes geschuldet.

### 5.3.4 Interrupt basierte Softwareimplementierung

Wie bei echtzeitfähigen Signalverarbeitungssystemen üblich ist, wird die implementierte Software durch zeitlich erzeugte Interrupts gestartet. So ist eine zeitliche äquidistante Abarbeitung gewährleistet. Die Ausführung wird synchronisiert zu den Zählern des Modulators der jeweiligen Phasen ausgeführt. Dabei existiert zwischen dem System A und System B keine Synchronisation, vom System ist dazu keine Synchronisationsfunktion vorgesehen. Jedes der Systeme arbeitet zeitlich nach dem Ablauf welcher in Abb. 5.24 abgebildet ist. Zweimal pro Modulationsperiode  $T_m$  wird jeder der zwei Interrupts generiert. Der erste Interrupt (*Interrupt ADC*) startet jeweils die AD-Wandlung aller Kondensatorspannungsmessungen. Genauso wird bei dem Ausgangsstrom mit diesem Interrupt die Mittelwertberechnung der vergangenen halben Modulationsperiode bzw. der Totzeit des Signalverarbeitungssystems  $t_T$  durchgeführt. Auf die Temperaturmessung hat dieser Interrupt keinen Einfluss, da diese zeitlich kontinuierlich ausgeführt wird. Etwas zeitlich nachteilig wird der zweite

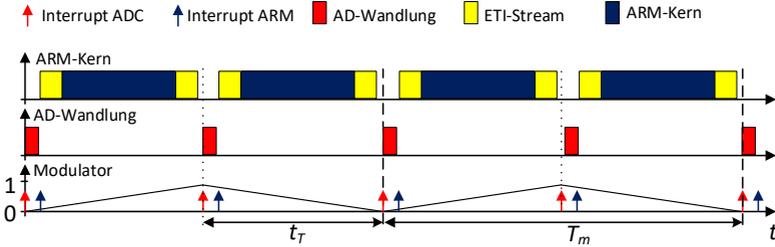


Abbildung 5.24: Ablauf der Interrupt basierten Softwareimplementierung

Interrupt (*Interrupt ARM*) erzeugt, welcher den Prozess im ARM-Kern 1 startet. Dabei wird zuerst die Kommunikation zwischen dem Prozessor und FPGA – der auf AXI basierte ETI-Stream – gestartet, um die Messwerte für die Ausgangsstromregelung und die Symmetrierungsalgorithmen usw. vom FPGA zum ARM-Kern zu übergeben. Zeitgleich wird auch die GTX-Schnittstelle ausgelesen und die zu diesem Zeitpunkt vorhandenen Werte für den ARM-Kern übernommen. Danach wird der C-Code ausgeführt und nach Durchlauf des C-Codes wird der ETI-Stream erneut genutzt. Beim zweiten Aufrufen werden die Sollwerte und Steuerungsworte vom ARM-Kern zum FPGA übergeben. Die neuen Aussteuergrade werden bei den Modulatoren zum nächsten Interrupt ADC übernommen. Auch zu diesem Zeitpunkt werden die Variablen über die GTX-Schnittstelle an das jeweils andere System gesendet. Danach beginnt der gleiche Ablauf von vorne. In den SoC-Systemen wird permanent überwacht, ob die Ausführung des C-Codes bis zum nächsten *Interrupt ADC* abgeschlossen ist. Die zeitliche Verschiebung zwischen dem *Interrupt ADC* und *Interrupt ARM* wurde auf  $2\mu\text{s}$  eingestellt. Die Abarbeitung des C-Codes im System A benötigt maximal  $25\mu\text{s}$  und bei System B werden  $27\mu\text{s}$  benötigt. Daher wäre eine maximale Schaltfrequenz im Bereich von  $f_s = 15\text{ kHz}$  noch möglich.

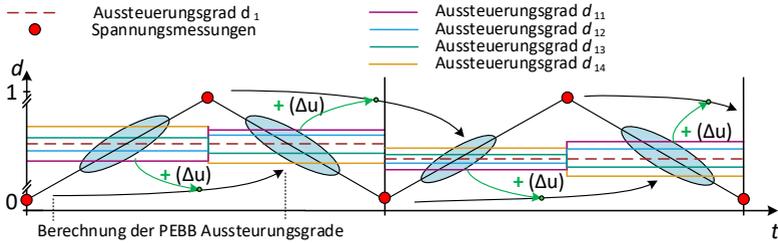


Abbildung 5.25: Ablauf der Totzeitkompensation der Spannungsmessung

### 5.3.5 Kompensation der Totzeit bei Kondensatorspannungsmessung

Bedingt durch den zeitlichen Ablauf der Kondensatorspannungsmessung und der Erzeugung der Gate-Signale entsteht eine Totzeit. Die Symmetrierungsalgorithmen für die Kondensatorspannungen werden immer zweimal pro Modulationsperiode  $T_m$  ausgeführt. Der Aussteuerungsgrad  $d_{x,y}$  für die Erzeugung der Gate-Signale kann jedoch nur zu bestimmten Zeitpunkten verändert werden, so dass die Spannungs-Zeit-Flächen am Ausgang korrekt sind. In Abb. 5.25 wird die zeitliche Abfolge dargestellt. Immer zu Beginn und in der Mitte einer Modulationsperiode werden die Kondensatorspannungen gemessen. Das sind allerdings auch die Zeitpunkte an dem der neue Aussteuerungsgrad von den jeweiligen Modulatoren übernommen wird. Somit wird für die Symmetrierungsalgorithmen, wie bei der Regelung, ein bereits vergangener Wert verwendet. Die Kondensatorspannungen verändern sich bereits in dem aktuellen Durchlauf der Symmetrierungsalgorithmen, da eine Schaltsequenz zweimal pro Modulationsperiode  $T_m$  ausgeführt wird.

Die Totzeit bei den Symmetrierungsalgorithmen beträgt  $\frac{T_m}{2}$ . Diese Totzeit muss kompensiert werden, damit die Kondensatorspannungsabweichungen minimal werden.

Im Folgenden wird der Ansatz anhand eines 5-Level FLCs in dreiphasiger Ausführung erläutert, wie diese Kompensation durchgeführt wird. Ganz

allgemein kann mit Gleichung (5.34) die Spannung eines Kondensators beschrieben werden.

$$u_C = \frac{1}{C} \int i_C dt + u_{C,0} \quad (5.34)$$

Mit stationären Werten bzw. der Annahme, dass diese Werte sich in kurzen Zeitabständen nicht verändern, vereinfacht sich Gleichung (5.34) zu:

$$\Delta u_C = \frac{1}{C} \cdot I_{\text{phase}} \cdot t_c \quad (5.35)$$

Für jeden der verwendeten Kondensatoren der drei Phasen muss die Kondensatorspannungsänderung  $\Delta U_C$  einzeln berechnet werden.

$$\begin{pmatrix} \Delta u_{C1} \\ \Delta u_{C2} \\ \Delta u_{C3} \end{pmatrix} = \begin{pmatrix} \frac{1}{C_1} \\ \frac{1}{C_2} \\ \frac{1}{C_3} \end{pmatrix} \cdot I_{\text{phase}} \cdot \begin{pmatrix} t_{c1} \\ t_{c2} \\ t_{c3} \end{pmatrix}^T \cdot [K] \quad (5.36)$$

Die Zeit  $t_{c1}$  ist die Summe der  $t_{p,ny}$  des entsprechenden Kondensators  $C_1$ . Diese Zeit entspricht der Zeit, wie lange der Ausgangsstrom in der gerade ausgeführten Schaltsequenz durch den entsprechenden Kondensator fließt. Allerdings ist nicht nur die Zeit wichtig, sondern auch die Richtung des Stromflusses in dem jeweiligen Schaltzustand. Die Matrix  $[K]$  enthält genau diese Information und sieht folgendermaßen aus:

$$[K] = \begin{bmatrix} k(C_1, t_{p11}) & k(C_2, t_{p12}) & k(C_3, t_{p13}) \\ k(C_1, t_{p21}) & k(C_2, t_{p22}) & k(C_3, t_{p23}) \\ k(C_1, t_{p31}) & k(C_2, t_{p32}) & k(C_3, t_{p33}) \end{bmatrix} \quad (5.37)$$

Gleichung (5.38) gibt die Zuordnung der Zustände der einzelnen Kondensatoren bei dem jeweils verwendeten Schaltzustand an. Die Zuordnung variiert in Abhängigkeit von der Schaltfolge.

$$k(C_n, t_{p,ny}) := \begin{cases} 1 \cdot \frac{t_{p,ny}}{t_{cn}}, & \text{C wird geladen} \\ 0, & \text{keine Veränderung} \\ -1 \cdot \frac{t_{p,ny}}{t_{cn}}, & \text{C wird entladen} \end{cases} \quad (5.38)$$

Die korrigierte Spannung  $u_{C,\text{kor}}$  ergibt sich schließlich aus der Summe der gemessenen Kondensatorspannung  $u_{C,\text{mess}}$  und dem zusätzlich vorberechneten Spannungsoffset  $\Delta u_C$ .

$$(u_{C,\text{kor}}) = (u_{C,\text{mess}}) + (\Delta u_C) \quad (5.39)$$

### 5.3.6 Ausgangsstromregelung

Für den dreiphasigen Betrieb wurde eine Ausgangsstromregelung in einem rotierenden Koordinatensystem implementiert. Die Struktur der Ausgangsstromregelung wird in Abb. 5.26 nach üblicher Nomenklatur am ETI gezeigt. Beim Testbetrieb an einer dreiphasigen Lastdrossel muss für das rotierende Koordinatensystem ein Referenzwinkel und eine Referenzkreisfrequenz erzeugt werden. Diese werden neben den Sollwerten des Stroms im rotierenden Koordinatensystem mit vorgegeben. Die Struktur der eigentlichen Regler sind zwei entkoppelte PI-Regler, welche nach dem Betragsoptimum aus [81] ausgelegt wurden. Für die Transformation wurden die Messwerte des Ausgangsstroms mit Hilfe der Clark-Transformation [82] in ein festes Koordinatensystem transformiert. Danach wurde mit Hilfe der Park-Transformation [83] in das rotierende Koordinatensystem des Referenzsystems transformiert. So regeln die PI-Regler reine Gleichgrößen. Damit der Wirkanteil ( $i_d$ ) und der Blindanteil ( $i_q$ ) des Ausgangsstroms sich nicht gegenseitig stören, wird die Entkopplung zwischen diesen Komponenten benötigt. Die zwei PI-Regler geben jeweils eine Sollgröße der Spannungsanteile im rotierenden Koordinatensystem vor. Diese Sollgrößen werden wiederum mit dem gleichen Referenzwinkel zurück in das statorfeste Koordinatensystem transformiert. Danach wird in das dreiphasige Phasenspannungssystem zurück transformiert. Auf die drei Sollwerte der Phasenspannungen wird eine Nullspannung addiert, welche nach unterschiedlichen Verfahren bestimmt werden kann. Bei dieser Implementierung wurde eine Nullkomponente zur Steigerung der Phasenspannung verwendet. Am ETI wird diese Nullkomponente als Super-Sinus bezeichnet. Dabei hat die Nullkomponente einen Verlauf eines Dreiecks mit doppelter Netzfrequenz. Die einzelnen Phasenspannungen werden in den eigentlichen Aussteuergrad umgerechnet, in dem diese durch den Wert der halben Zwischenkreisspannung  $U_{zk}$  geteilt werden und dazu noch der Wert 0,5 hinzuaddiert wird. Denn beim Aussteuergrad von 0,5 wird der Mittelwert Null der Phasenspannung über eine Modulationsperiode gestellt. Die drei Aussteuergrade ( $d_1^*, d_2^*, d_3^*$ ) werden als letzten Schritt der Modulation mit inbegriffenem Symmetrierungsalgorithmus übergeben. Damit ist die Regelungsschleife geschlossen. Die



# Kapitel 6

## Der Prüfplatz für hochdynamische Mittelspannungsumrichter

Am ETI wurden bisher lediglich Niederspannungsprototypen aufgebaut und betrieben. Im Rahmen dieser Dissertation wurde zum ersten Mal am Institut ein Prototyp mit Mittelspannung aufgebaut. Für den Betrieb war es nötig, einen neuen Prüfplatz für diesen und weitere Mittelspannungsumrichter aufzubauen. Genau genommen wurde ein Prüffeld für Mittelspannungsanwendungen mit zwei Prüfplätzen realisiert, wobei der größere der zwei Prüfplätze für hochdynamische Mittelspannungsumrichter verwendet wird. Für die Realisierung wurde im Rahmen dieser Dissertation ein Konzept ausgearbeitet, die notwendigen Komponenten ausgewählt, die Beschaffung der Bestandteile angeleitet, der Aufbau organisiert, die Inbetriebnahme der Komponenten durchgeführt, das Steuerungs- und Überwachungssystem programmiert und abschließend eine Sicherheitsbeurteilung durchgeführt. Das Konzept wird in Abschnitt 6.1 detailliert erläutert. Die beim Betrieb des Prototyps eingesetzten Komponenten des Prüfplatzes werden in Abschnitt 6.2 beschrieben. Abbildung 6.1 zeigt den Aufbau des leeren Prüfplatzes ausgehend von der großen Eingangsschiebetür. Auf dem Bild ist ganz links am Rande der Schaltschrank des Kühlgeräts zum Erzeugen von entionisiertem Kühlwasser zu sehen. Vor



Abbildung 6.1: Bild des Prüfplatzes für hochdynamische Mittelspannungsumrichter

dem Fenster ganz links ist der Schaltschrank der luftgekühlten Lastdrossel zu sehen.

Die blauen Schaltschränke sind die MV-Netzteile, jedoch wurde für die Messungen nur das MV-Netzteil direkt neben der Lastdrossel eingesetzt. Hinter dem MV-Netzteil rechts befindet sich der Erdungsdraufschieber und dahinter befinden sich die Hochstromversorgungsanschlüsse für die MV-Netzteile. Auf dem MV-Netzteil am Fenster liegt eine Auswahl an Messequipments, welche im Prüfplatz eingesetzt werden können. Darunter befindet sich ein MV-Spannungstastkopf, ein batteriebetriebenes

Oszilloskop, eine batteriebetriebene Rogowski-Spule, ein batteriebetriebener MV-Differenzastkopf und ein Hochspannungspräzisionsteiler. In Abb. 6.2 ist ein Raumplan für das Prüffeld mit zugehörigem Niederspannungsarbeitsbereich abgebildet. Das Prüffeld befindet sich in einem abgeschlossenen Raum und der Niederspannungsarbeitsbereich im benachbarten Raum. Jeder Prüfplatz hat eine Zugangstür und der große Prüfplatz zusätzlich zwei große Schiebetüren. An den Prüfplätzen erfolgt die elektrische Vermessung der Prüflinge. Der Aufbau der Prüflinge sowie deren Inbetriebnahme mit kleiner Spannung erfolgt im Niederspannungsarbeitsbereich.

## 6.1 Konzept des Prüfplatzes

Das Konzept des Prüfplatzes für hochdynamische Mittelspannungsumrichter wird in Abb. 6.3 abgebildet. Es muss höheren Sicherheitsanforderungen genügen, da der direkte Kontakt eines Menschen mit einer Spannung größer 1000 V AC oder größer 1500 V DC unweigerlich zum Tode führen würde. Das Konzept wurde gemäß der Norm VDE 0104 [D27] entworfen und realisiert. Dabei befindet sich die Mittelspannung stets innerhalb des MV-Schutzbereichs. Somit muss jede elektrisch leitfähige Verbindung unterbrochen bzw. galvanisch getrennt werden. Das betrifft die Versorgung und die Signalschnittstellen zwischen dem MV-Schutzbereich und der sonstigen Infrastruktur. Um den MV-Schutzbereich musste eine geerdete Abschränkung mit Zugangskontrolle aufgebaut werden.

Die Trennung der elektrisch leitfähigen Verbindungen wurde bei den Komponenten des Prüfplatzes integriert und für den Prüfling sowie zugehörige Messtechnik mit Trenntransformatoren und LWL-Verbindungen realisiert. Für den Prüfplatz wurde sich für die Erzeugung der Mittelspannung mit Hilfe eines Netzteils entschieden. Somit ist die Energiemenge im Fehlerfall möglichst gering und der Gefahrenbereich, welcher sich vollständig im MV-Schutzbereich befindet, begrenzt.

Das Kernelement des Sicherheitskonzepts ist die Steuerung bzw. Überwachungseinheit, welche mit einer „Fail-Safe“ speicherprogrammierbaren Steuerung (SPS) realisiert wurde. Diese hat über alle Komponenten und alle Zugangsstellen des Prüfplatzes die Kontrolle. Für jeden Prüfplatz ist eine Ablaufsteuerung für das Aktivieren und Deaktivieren des Prüfplatzes integriert, was die ganzen Geräte automatisiert ein- und ausschaltet.

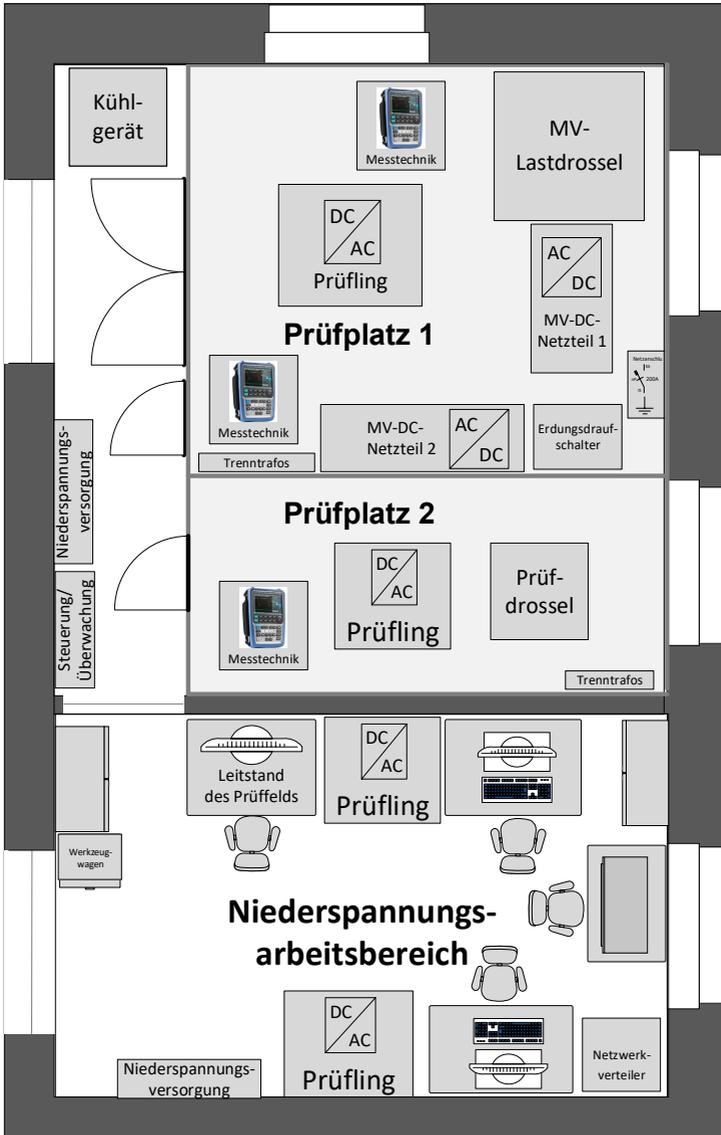


Abbildung 6.2: Raumplan mit Anordnung der Komponenten im Prüffeld

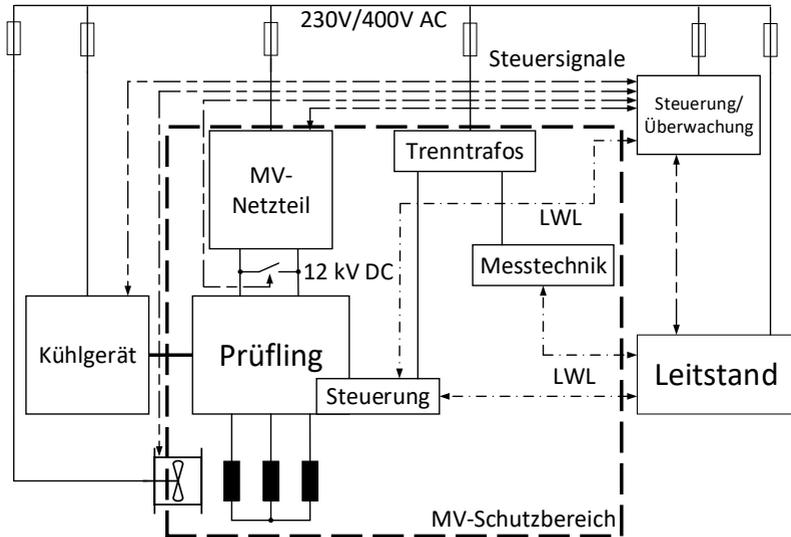


Abbildung 6.3: Strukturbild des Konzepts des Mittelspannungsprüfplatzes

Weiter ist auch ein Fehlermanagement in der Überwachung integriert, die je nach Art des Fehlers entsprechend handelt. Eine Schnittstelle der Steuerung zum Prüfling gibt es für die Freigabe des Betriebs und die Rückmeldung, ob die Steuerung läuft und ob ein Fehler aufgetreten ist. Das Fehlermanagement hat das Ziel, jeglichen Schaden bei Menschen zu verhindern und versucht möglichst Schäden beim Equipment und Prüfling zu vermeiden. Der Betriebszustand dieses Prüfplatzes und des anderen Prüfplatzes wird durch eine Signalleuchte an allen Zugangstüren permanent signalisiert.

## 6.2 Komponenten des Prüfplatzes

Im Prüfplatz mit dem zugehörigen Konzept werden unterschiedliche Komponenten im Betrieb eingesetzt. Dazu gehören die MV-Netzteile, die

MV-Lastdrossel, das Kühlgerät, die Trenntransformatoren, die Messtechnik, der Erdungsdraufscharter, die Steuerungseinheit und der Leitstand. Im Folgenden werden die wichtigen Komponenten für den Betrieb des Hardwareprototypen beschrieben. Das Kühlgerät wird nicht beschrieben, da es sich bei dem aufgebauten Prüfling um einen luftgekühlten Prüfling handelt. Die Steuerungs- und Überwachungseinheit wird ebenfalls nicht beschrieben, da diese sehr umfangreich ist und nicht zum Verständnis des Betriebs des Hardwareprototyps beiträgt. Das eingesetzte Messequipment wird jeweils bei den Messungen genauer beschrieben.

### 6.2.1 MV-Netzteil des Prüfplatzes

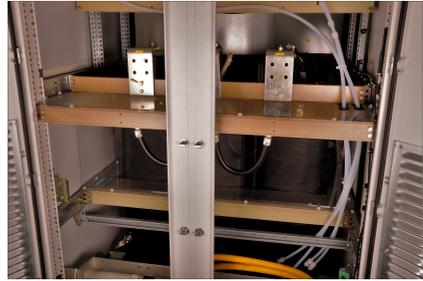
Im Konzept wurde bereits erläutert, dass die Mittelspannung aus der Niederspannung erzeugt werden soll. Dabei wurde sich für die SR-Serie des Herstellers Technix [D28] entschieden. In Abb. 6.4 (a) ist das verwendete Netzteil abgebildet, welches aus sechs in Reihe geschalteten Einheiten, die jeweils bis zu 2 kV erzeugen können, besteht. Das Netzteil kann insgesamt 12 kV DC erzeugen und bis zu 10 A DC-Ausgangsstrom liefern. Eine Besonderheit des Netzteils ist, dass der Ausgang im Bereich der Nennspannung potentialfrei ist. Das bedeutet, dass der DC-Zwischenkreis des Prüflings an beliebiger Stelle geerdet werden kann. Bei dieser Anwendung wurde der negative Pol des Netzteils mit der Erdreferenz verbunden. Das Netzteil wird im Betrieb vom Leitstand digital angesteuert. Das andere MV-Netzteil ist identisch, kann jedoch durch eine abgeänderte Verschaltung 4 kV DC erzeugen und bis 30 A DC-Ausgangsstrom liefern.

### 6.2.2 MV-Lastdrossel des Prüfplatzes

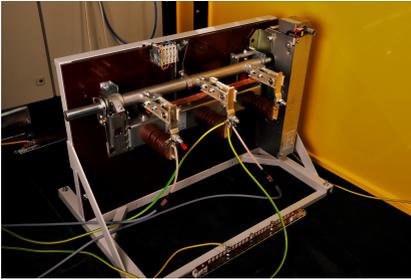
Im Prüffeld steht eine luftgekühlte dreiphasige Lastdrossel der Firma Tramag, welche in Abb. 6.4 (b) gezeigt wird. Der Induktivitätswert der Drossel beträgt 5 mH und die Stromtragfähigkeit jeder Phase ist mit 500 A gegeben. Bei der Drossel sind alle sechs Anschlüsse herausgeführt und im Schaltschrank kann eine Verschaltung vorgenommen werden. Bei den Messungen wurde eine sternförmige Verschaltung der drei Wicklungen verwendet. Der Kern der Drossel ist mit dem Erdanschluss verbunden und die Wicklungen sind für eine Netzanwendung bis zu 7,2 kV AC isoliert.



(a) MV-DC-Netzteil für bis zu 12 kV  
Zwischenkreisspannung



(b) MV-Lastdrossel für bis zu 500 A  
Phasenstrom



(c) der dreiphasige  
Erdungsdraufschalter



(d) der Leitstand des Prüffelds

Abbildung 6.4: Komponenten des Prüffelds

### 6.2.3 Trenntransformatoren des Prüffelds

Um die Versorgung der Prüflinge und nicht batteriebetriebenen Messtechnik zu realisieren, werden Trenntransformatoren verwendet. Im Sicherheitskonzept wird immer als Worst-Case Szenario das Versagen der Isolation zwischen Hilfsspannungen und der Mittelspannung bei den Prüflingen oder der Messtechnik angenommen. Insgesamt existieren sechs einphasige Trenntransformatoren, welche jeweils für 30 kV Isolationsspannung ausgelegt sind. Somit ergibt sich über die Hilfsversorgung keine elektrisch leitfähige Verbindung aus dem MV-Schutzbereich.

### 6.2.4 Erdungsdraufscharter des Prüfplatzes

Als ein wichtiges Element des Sicherheitskonzepts und als Übergabepunkt für die Mittelspannung von den Netzteilen zu den Prüflingen, wird der Erdungsdraufscharter, welcher in Abb. 6.4 (c) zu sehen ist, verwendet. Er ist in dreiphasiger Version ausgeführt, so dass in unterschiedlichen Kombinationen die Erdverbindung mit der Mittelspannung verbunden werden kann. Im Fehlerfall schließt dieser Schalter die Mittelspannung kurz und schützt vor einem evtl. elektrischen Schlag. Dieser mechanische Schalter heißt auch Erdungsdraufscharter, weil die Erdung bzw. der Kurzschluss damit zugeschaltet wird.

### 6.2.5 Leitstand des Prüffelds

Der Leitstand ist die Steuerungs- und Überwachungsschnittstelle für den Menschen zum Prüfplatz. Er besteht aus einem PC, mit dem digital die Messtechnik angesprochen, die MV-Netzteile gesteuert und die SPS-Steuerungseinheit ausgelesen werden kann. Der zweite Bestandteil und die wichtigere Komponente ist das Bedienpult für die Eingabe der Befehle für die Prüfplätze. Mit nur sieben Tastern und fünf Leuchten wird die vollständige Ansteuerung des Sicherheitssystems durchgeführt. Der Leitstand befindet sich im Niederspannungsarbeitsbereich und ist in Abb. 6.4 (d) zu sehen.

# Kapitel 7

## Messergebnisse

In Kapitel 5 wurde bereits der Hardwareaufbau beschrieben. Für die Validierung der Theorie und der Simulationsergebnisse wurden am aufgebauten Umrichtersystem unterschiedliche Messungen durchgeführt. Im ersten Schritt wurde der 5-Level-Betrieb einphasig untersucht. Hier wurde eine erste Validierung der Symmetrierungsalgorithmen und der Implementierung der Ansteuerung der PEBBs im Signalverarbeitungssystem durchgeführt. Nachdem das Umrichtersystem vollständig aufgebaut war, wurde der dreiphasige Betrieb des Umrichtersystems mit dem 5-Level und 7-Level-Betrieb untersucht. Schwerpunkte der Untersuchungen waren die Quasi-Zwei-Level-Ausgangsspannung und die Validierung der Symmetrierungsalgorithmen. Der Betrieb mit Mittelspannung im dafür realisierten Prüfplatz bildete den Abschluss der Untersuchungen. Bei allen Messungen wurde analysiert, welche Einflussfaktoren bei der Überspannung am Phasenausgang existieren und welche Faktoren mit dem Q2LB beeinflusst werden.

### 7.1 Stationärer einphasiger Betrieb

Der FIC im Q2LB kann neben dem einphasigen Betrieb mit Wechselspannung und Wechselstrom ebenfalls als Tiefsetzsteller betrieben werden. Für die ersten Untersuchungen am Umrichter war dies die einfachste Möglichkeit einzelne stationäre Betriebspunkte für die Symmetrierung der Kondensatorspannungen einzustellen und zu untersuchen. Beim Q2LB ist der Aussteuerungsgrad beschränkt, was sich durch eine geeignete Wahl

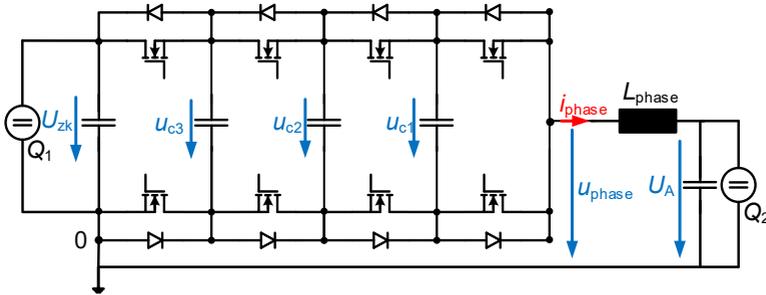


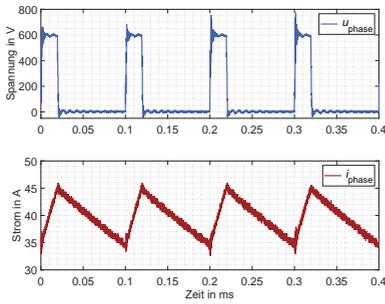
Abbildung 7.1: Struktur des Messaufbaus für den einphasigen Betrieb als Tiefsetzsteller

der Zwischenkreisspannung  $U_{zk}$  und der Ausgangsspannung  $U_A$  allerdings leicht umgehen lässt. Die Symmetrierungsalgorithmen bzw. die Kondensatorspannungsabweichung werden vom Betrag und vom Vorzeichen des Phasenstroms  $i_{\text{phase}}$  beeinflusst. Beides kann bei diesem Messaufbau einzeln und gezielt eingestellt werden. Der Kondensatorspannungsverlauf, die Quasi-Zwei-Level-Ausgangsspannung sowie der dazugehörige Ausgangsstrom wurden gemessen. Diese Messungen wurden bei Niederspannung im 5-Level-Betrieb mit zwei unterschiedlichen Symmetrierungsalgorithmen durchgeführt. Der ETI-Algorithmus und der Rostock-Algorithmus wurden dabei eingesetzt und untersucht. In Abb. 7.1 ist der verwendete Messaufbau abgebildet. Die Phaseninduktivität  $L_{\text{phase}} = 1 \text{ mH}$  wurde wie bei der einphasigen Simulation mit Wechselstrom gewählt. Die Konvention der Zählreihenfolge für die Kondensatoren wurde im Vergleich zu den Simulationsergebnissen geändert. In der Signalverarbeitung wird die Konvention verwendet, bei welcher am Phasenausgang begonnen wird zu zählen. Im Theorieteil wurde die in Veröffentlichungen sonst übliche Konvention verwendet, bei der am Zwischenkreis begonnen wird zu zählen. Beim Hardwareaufbau ist eine Umschaltung zwischen dem 5-Level-Betrieb und 7-Level-Betrieb möglich und somit in der Konsequenz die andere Zählrichtung für eine eindeutige Bezeichnung notwendig.

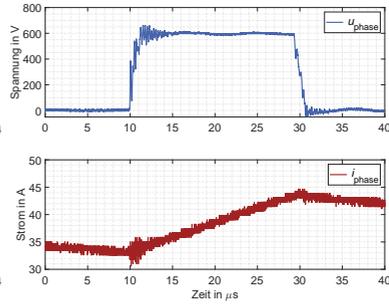
## Die Quasi-Zwei-Level Ausgangsspannung und der Ausgangsstrom

Die Quasi-Zwei-Level Phasenspannung  $u_{\text{phase}}$  wurde für unterschiedliche Betriebspunkte mit unterschiedlichem Phasenstrom  $i_{\text{phase}}$  bei gleicher Ausgangsspannung  $U_{\text{A}}$  gemessen. Beide Symmetrierungsalgorithmen wurden zum Vergleich bei jeweils gleichen Betriebspunkten gemessen. Die Zwischenkreisspannung  $U_{\text{zk}} = 600 \text{ V}$ , die Ausgangsspannung  $U_{\text{A}} = 100 \text{ V}$ , einer nominalen Kommutierungsspannung  $U_{\text{kom}} = 150 \text{ V}$ , und ein jeweils für den Betriebspunkt festeingestellter Aussteuerungsgrad  $d_1$  wurden eingestellt. Der Aussteuerungsgrad wurde hier fest eingestellt, damit die Ausgangsstromregelung keinen Einfluss auf diese Messung hat. In dieser Messreihe des einphasigen stationären Betriebs wurden die Zeiten  $t_{\text{p, fest}}$ ,  $t_{\text{p, min}}$ ,  $t_{\text{p, max}}$  und  $G_{\text{uc}}$  nicht variiert, da in der Simulation für Wechselstrom bereits ein Einfluss erkannt wurde. Dieser Einfluss wird bei den dreiphasigen Messungen mit Niederspannung näher betrachtet.

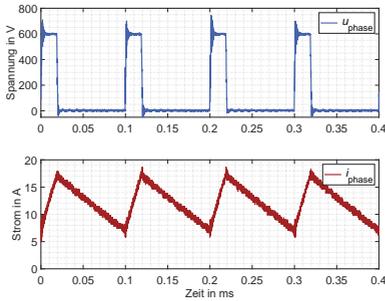
Im Folgenden wird eine Auswahl an Messungen abgebildet. In Abb. 7.2 sind die Ergebnisse für den ETI-Algorithmus und in Abb. 7.3 die Ergebnisse für den Rostock-Algorithmus abgebildet. Die Betriebspunkte sind  $I_{\text{phase}} = 40 \text{ A}$ ,  $I_{\text{phase}} = 10 \text{ A}$  sowie  $I_{\text{phase}} = -35 \text{ A}$ . In den Messungen über mehrere Modulationsperioden  $T_{\text{m}}$  ist zu erkennen, dass sich die Überspannungen zwischen dem Rostock-Algorithmus und ETI-Algorithmus unterscheiden. Beim Rostock-Algorithmus ist die Überspannung konstant und nur geringfügig abhängig vom Phasenstrom  $i_{\text{phase}}$ . Beim ETI-Algorithmus ist zu erkennen, dass sich die Überspannung zwischen den einzelnen Schaltsequenzen signifikant ändert. Der Unterschied ergibt sich durch die sich veränderten Schaltfolgen der einzelnen PEBBs beim ETI-Algorithmus. Es gibt Schaltfolgen bei denen die Überspannung im Vergleich zum Rostock-Algorithmus kleiner bzw. gleich ist. Allerdings gibt es bei der aufgebauten Hardware auch Schaltfolgen, bei denen die Überspannung vergleichsweise größer ist. Die größeren Überspannungen sind vor allem im Bereich des positiven Phasenstroms wirksam. Das Phänomen der Überspannungen hängt auch mit den Kondensatorspannungsabweichungen zusammen. Bei den Betriebspunkten wurden auch die Kondensatorspannungsverläufe gemessen und werden in Abb. 7.4 gezeigt. Bei den Messungen mit  $I_{\text{phase}} = 40 \text{ A}$  und  $I_{\text{phase}} = -35 \text{ A}$  unterscheiden sich jeweils die Kondensatorspannungsabweichungen und damit die Kommutierungsspannung an den einzelnen Halbleitern.



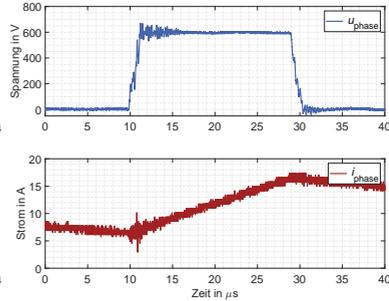
(a) ETI  $I_{\text{phase}} = 40 \text{ A}$



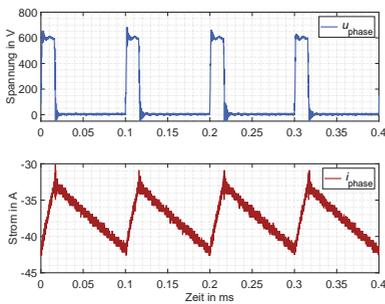
(b) ETI



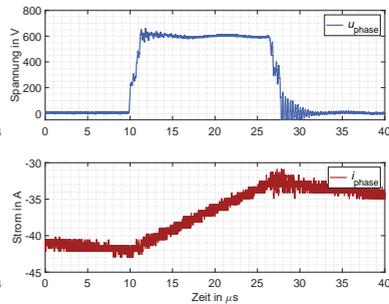
(c) ETI  $I_{\text{phase}} = 10 \text{ A}$



(d) ETI

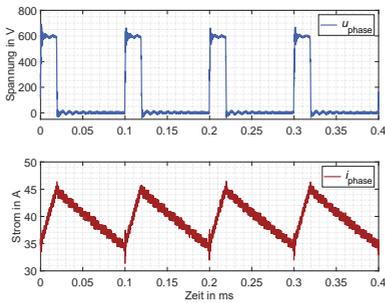


(e) ETI  $I_{\text{phase}} = -35 \text{ A}$

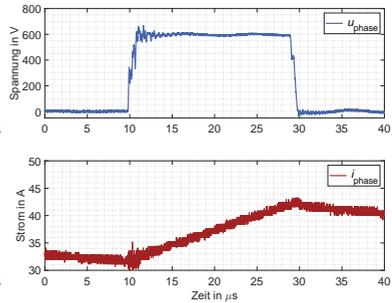


(f) ETI

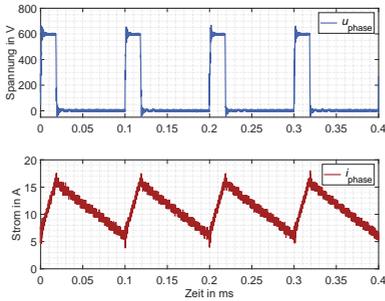
Abbildung 7.2:  $u_{\text{phase}}$  und  $i_{\text{phase}}$  des Q2LBs mit ETI-Algorithmus bei  $t_{\text{p,fest}} = 400 \text{ ns}$  und  $G_{\text{uc}} = 1$



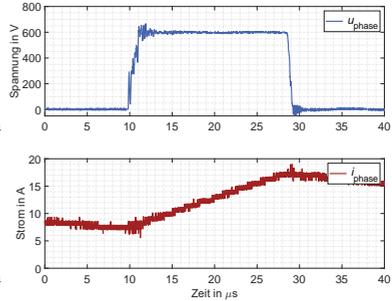
(a) Rostock  $I_{\text{phase}} = 40 \text{ A}$



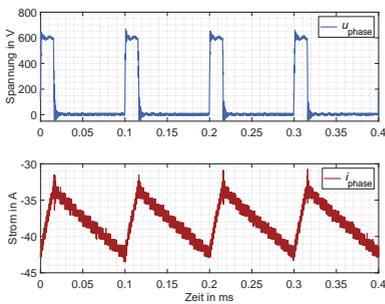
(b) Rostock



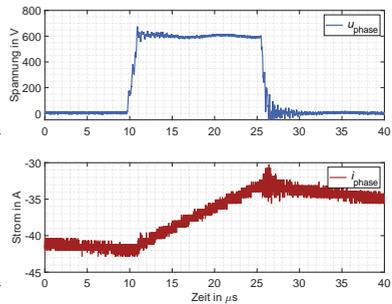
(c) Rostock  $I_{\text{phase}} = 10 \text{ A}$



(d) Rostock



(e) Rostock  $I_{\text{phase}} = -35 \text{ A}$



(f) Rostock

Abbildung 7.3:  $u_{\text{phase}}$  und  $i_{\text{phase}}$  des Q2LBs mit Rostock-Algorithmus bei  $t_{\text{p,min}} = 300 \text{ ns}$  und  $t_{\text{p,max}} = 800 \text{ ns}$

Es wurden drei Abhängigkeiten der Überspannung aus dieser Messreihe geschlussfolgert. Die Überspannung ist von der Schaltsequenz beim Hardwareaufbau abhängig. Die Kommutierungszellen des realisierten Aufbaus unterscheiden sich durch den Einsatz unterschiedlicher Folienkondensatoren und die zwei leicht unterschiedlichen Kommutierungspfade des PEBBs. Weiter gibt es den Einfluss vom Phasenstrom  $i_{\text{phase}}$  und der Kondensatorspannungsabweichung auf die Überspannung. Die Kondensatorspannungsabweichung wirkt sich direkt auf die Kommutierungsspannung aus, welche Einfluss auf die Stromänderung im Kommutierungspfad hat. Weiter ist die Stromänderung ebenfalls abhängig vom Phasenstrom, welcher vom Halbleiter geschaltet wird. Daher beeinflussen beide Faktoren die Überspannung am Phasenausgang.

In den Messabschnitten des Einschalt- und Ausschaltvorgangs sind die kurzen Multilevel-Spannungsstufen sichtbar. Allerdings variiert der Abstand der Multilevel-Spannungsstufen und teilweise sind die Multilevel-Spannungsstufen von Schwingungen überlagert. Die Abhängigkeit des Abstands der Multilevel-Spannungsstufen ergibt sich durch die Kondensatorspannungsabweichung, die sich je nach Betriebspunkt und Symmetrierungsalgorithmus unterscheidet. Die Schwingungen entstehen durch die unterschiedlichen Schaltfolgen und den jeweilig beteiligten Komponenten. Beim FIC handelt es sich um ein hochgradig schwingungsfähiges System mit vielen Energiespeichern. Die Ausprägung von Resonanzen im Umrichter kann bei einem niederimpedanten Aufbau nur geringfügig beeinflusst werden.

### Die Kondensatorspannungsverläufe

In Abb. 7.4 werden die Kondensatorspannungsverläufe der drei Kondensatoreinheiten und des Zwischenkreises beim 5-Level-Betrieb abgebildet. Es sind die gleichen Betriebspunkte wie bei den gezeigten Quasi-Zwei-Level Ausgangsspannungen abgebildet. Bei den gleichen Messungen wurden synchron die Kondensatorspannungen aufgezeichnet. Dabei ist zu erkennen, dass die Symmetrierungsalgorithmen bei unterschiedlichem Phasenausgangsstrom  $i_{\text{phase}}$  die Kondensatorspannung stabil innerhalb der zulässigen Kondensatorspannungsabweichung  $\Delta U_{C,\text{max}}$  halten. Bei der Auslegung der Kapazität wurde  $\Delta U_{C,\text{max}} = 160 \text{ V}$  gewählt. Die Messung wurde bei geringerer Spannung durchgeführt, damit die Abweichungen in Relation zu den nominalen Kondensatorspannungen gut sichtbar sind. Die Abhängigkeit der Kondensatorspannungsabweichung

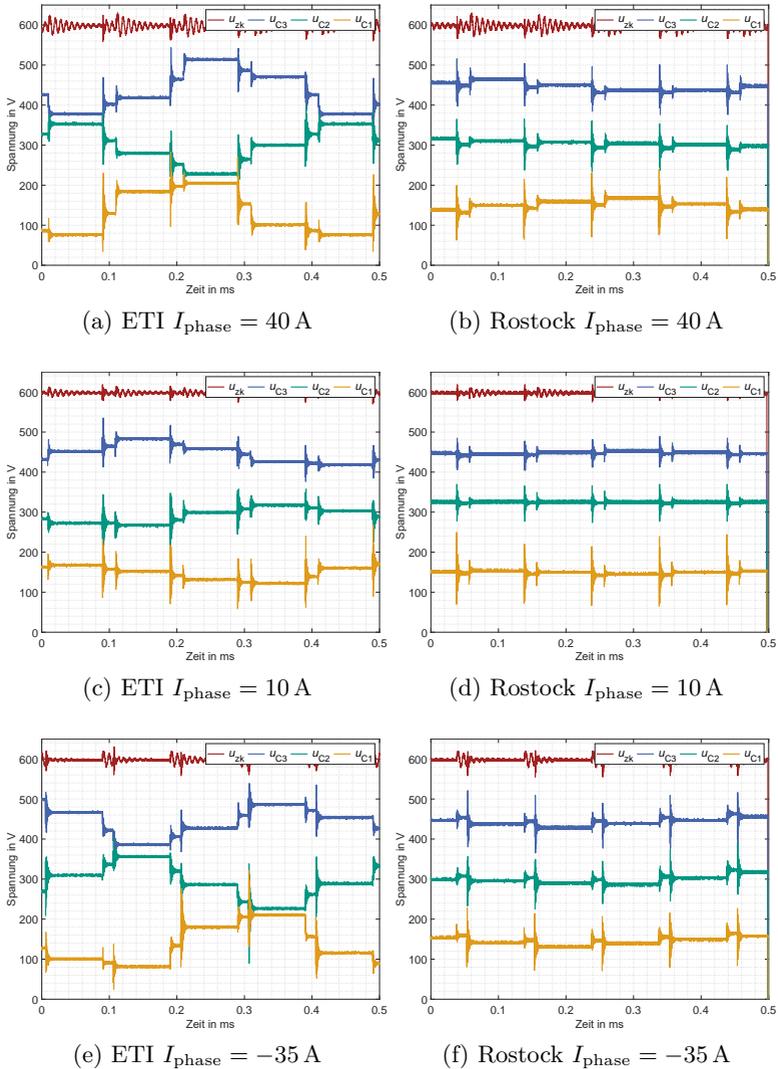


Abbildung 7.4: Kondensatorspannungsverläufe bei unterschiedlichen Betriebspunkten und Symmetrierungsalgorithmen

vom Phasenstrom ist deutlich erkennbar. Im direkten Vergleich ist ebenfalls festzustellen, dass der ETI-Algorithmus eine größere mittlere Spannungsabweichung verursacht. Dafür gibt es zwei unterschiedliche Ursachen. Einerseits ist die durchschnittliche Leitdauer  $t_{cc}$  eines Kondensators größer und andererseits ist das Symmetrierungsprinzip anders. Es wird immer der Kondensator mit der größten Abweichung positiv und die anderen Kondensatoren positiv, wenn dies möglich ist, beeinflusst. Dieses Verhalten zeigt der Rostock-Algorithmus nicht. Der Rostock-Algorithmus beeinflusst jeden Kondensator einzeln und es entstehen die charakteristischen rechteckförmigen Kondensatorspannungsabweichungen. Bei dieser Messung ist erkennbar, dass die unterschiedlichen Symmetrierungsalgorithmen auch einen Einfluss auf die Zwischenkreisspannung haben. In den Messungen der Kondensatorspannungen ist ersichtlich, dass sich andere Frequenzen in den Kondensatorspannungen ausprägen. Die Frequenzspektren werden bei den dreiphasigen Messungen betrachtet. Der Tiefsetzsteller-Betrieb hat keinen relevanten Bezug zur angedachten Anwendung des Umrichtersystems und wird nicht weiter betrachtet. Dieser Betrieb war als Testaufbau leicht zu realisieren, weil kein geteilter Zwischenkreis benötigt wurde.

### **Verwendete Messtechnik bei den einphasigen Messungen**

Bei den Messungen für den einphasigen Betrieb als Tiefsetzsteller wurde ein Keysight MSOX3024T Oszilloskop mit 200 MHz, 5 GSa/s und 8-Bit-AD-Wandler eingesetzt [D29]. Für die Spannungsmessung wurden Keysight NB2790A Differenzstastköpfe mit 100 MHz, 500 : 1 Teiler und einem Messbereich von  $\pm 1400$  V verwendet [D30]. Bei der Strommessung wurden Hioki 3274 Strommesszangen mit 10 MHz,  $0,01 \text{ V A}^{-1}$  Übersetzung und einem Messbereich von  $\pm 300$  A benutzt [D31].

## **7.2 Stationärer dreiphasiger Betrieb**

Der dreiphasige Betrieb war das Ziel des Hardwareaufbaus und wurde in der zweiten Phase der Inbetriebnahme erreicht. Im dreiphasigen Betrieb stellt eine dreiphasige Drossel in Sternschaltung am Ausgang die einfachste Möglichkeit für die Vermessung dar. Beim dreiphasigen Betrieb mit Niederspannung wäre ein Betrieb am 400 V Labornetz möglich.

Allerdings steht am Prüfplatz für den Mittelspannungsbetrieb aus Sicherheitsgründen keine Netzeinspeisung zur Verfügung. Dieser Sachverhalt wurde in Kapitel 6 bereits erläutert. Für den Niederspannungsbetrieb und Mittelspannungsbetrieb des FLCs wurde jeweils die gleiche dreiphasige Drossel mit  $L_{\text{phase}} = 5 \text{ mH}$  verwendet. Die Struktur des Messaufbaus wird in Abb. 7.5 gezeigt. Der Zwischenkreis wird von einem Netzteil gespeist, welches lediglich die Verluste im Umrichter und in der Lastdrossel ausgleichen muss. Bei der verwendeten Lastdrossel handelt es sich um eine dreischenkligige Drossel, wobei sich auf jedem Schenkel eine Wicklung einer Phase befindet. Dies hat zur Konsequenz, dass die Induktivitätswerte der einzelnen Phasen  $L_{\text{phase}}$  nicht identisch sind. Der Induktivitätswert der Wicklung auf dem mittleren Schenkel der dreischenkligigen Lastdrossel ist deutlich kleiner. Bei den folgenden Messungen ist der Induktivitätswert der Phase A geringer als bei den anderen Phasen, was zu einem etwas größeren Stromrippel des Phasenstroms der Phase 1 führt.

## 7.2.1 Dreiphasiger Betrieb mit Niederspannung mit 5-Level

Der Hardwareaufbau kann für den 5-Level oder 7-Level-Betrieb verwendet werden. Beim 5-Level-Betrieb werden dauerhaft beide Halbleiter - High und Low-Side - der hinteren zwei PEBBs eingeschaltet. Dabei werden die Kondensatoren  $C_{4,x}$ ,  $C_{5,x}$  und  $C_{6,x}$  parallelgeschaltet. Für den 5-Level-Betrieb wurden Messungen mit der gleichen Kommutierungsspannung  $U_{\text{kom}}$ , wie in der Simulation, durchgeführt. Das Umrichtersystem wurde dreiphasig betrieben und die dreiphasige Ausgangsspannung und der dreiphasige Ausgangsstrom bei unterschiedlichen Betriebspunkten gemessen. Für einen Vergleich mit den Simulationsergebnissen wurden die einphasigen Kondensatorspannungsverläufe mit dem zugehörigen Ausgangsstrom gemessen.

Beim 5-Level-Betrieb sind auf der Hardware beide Symmetrierungsalgorithmen (ETI-Algorithmus und Rostock-Algorithmus) jeweils für alle Phasen implementiert. Der Einfluss der Symmetrierungsalgorithmen auf die Ausgangsspannungen und Ausgangsströme wurde neben dem Einfluss auf die Kondensatorspannungen untersucht. Bei den Messungen wurde nicht nur der Betriebspunkt, sondern auch die Länge von  $t_{p,\text{min}}$ ,  $t_{p,\text{max}}$  und  $t_{p,\text{fest}}$  verändert.

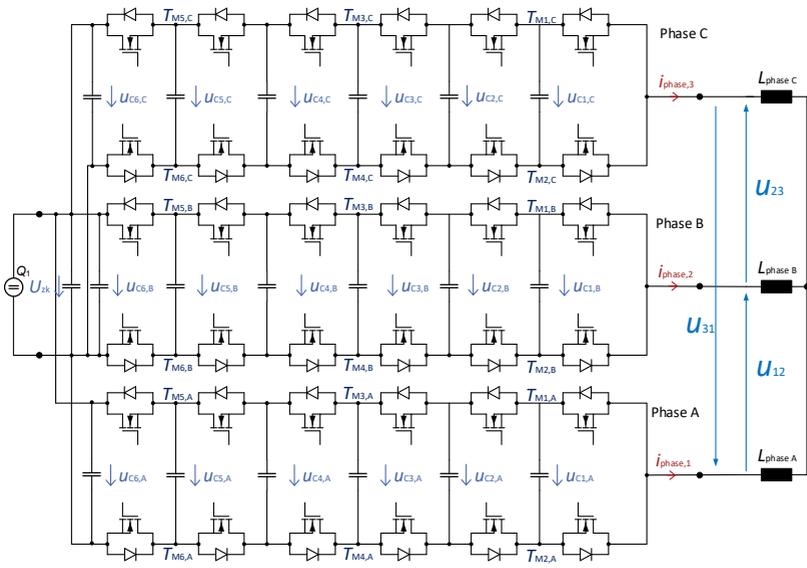
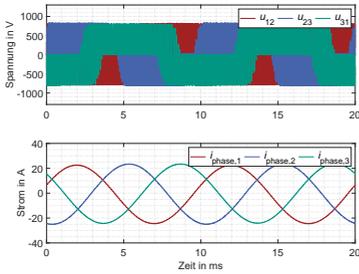


Abbildung 7.5: Struktur des Messaufbaus für den dreiphasigen Betrieb an der dreiphasigen Lastdrossel

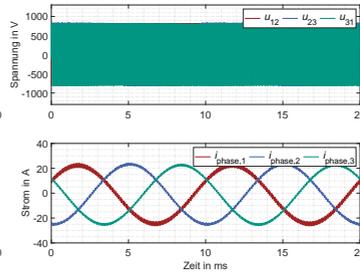
Im dreiphasigen Betrieb mit  $U_{zk} = 800 \text{ V}$  bzw.  $U_{kom} = 200 \text{ V}$  wurde der 5-Level-Betrieb mit beiden Algorithmen untersucht. Über zwei Ausgangsstromperioden wurden die Ausgangsspannungen und Ausgangsströme gemessen. Zusätzlich wurden die Ausgangsspannungen und die Ausgangsströme mit einer zeitlichen Auflösung der Modulationsperiode  $T_m$  aufgezeichnet. Diese wurden für zwei unterschiedliche Ausgangsströme und die zwei unterschiedlichen Symmetrierungsalgorithmen im gleichen Betriebspunkt gemessen. Der Rostock-Algorithmus wurde mit  $t_{p,\min} = 400 \text{ ns}$  und  $t_{p,\max} = 800 \text{ ns}$  und der ETI-Algorithmus mit  $t_{p,\text{fest}} = 400 \text{ ns}$  und  $G_{uc} = \frac{1}{3}$  eingesetzt, was in Tabelle 7.2 jeweils als Variante A bezeichnet wird. Die Betriebspunkte waren  $I_{\text{phase}} = 18 \text{ A}$  und  $I_{\text{phase}} = 42 \text{ A}$ . Für den Vergleich der Symmetrierungsalgorithmen wurden die Frequenzspektren der Quasi-Zwei-Level Ausgangsspannung, des Ausgangsstroms und der Kondensatorsspannungsverläufe einer Phase berechnet. Die Messergebnisse sind in Abb. 7.6, Abb. 7.7, Abb. 7.8 und Abb. 7.9 abgebildet. Die gleichen Messungen wurden ebenfalls für beide Algorithmen mit  $t_{p,\min} = 550 \text{ ns}$  und  $t_{p,\max} = 1 \mu\text{s}$  und mit  $t_{p,\text{fest}} = 600 \text{ ns}$  und  $G_{uc} = \frac{1}{3}$  gemessen, was in Tabelle 7.2 als Variante B bezeichnet wird. Die Messergebnisse sind in Abb. 7.10, Abb. 7.11, Abb. 7.12 und Abb. 7.13 gezeigt. Beim ETI-Algorithmus existiert neben  $t_{p,\text{fest}}$  noch der Faktor  $G_{uc}$  als Gewichtung der Spannungsabweichungen. Dieser Faktor beeinflusst, wie unterschiedlich die Spannungsabweichungen in ihrem Betrag gewichtet werden. Im Vorfeld wurde für die folgenden Messungen der Einfluss dieses Faktors im Bereich von  $\frac{1}{6}$  bis 2 im Betriebspunkt  $I_{\text{phase}} = 42 \text{ A}$  betrachtet. Es ergab sich, dass mit  $G_{uc} = \frac{1}{3}$  die geringsten Spannungsabweichungen mit dem entwickelten Prototyp erreicht werden. Daher wird dieser Wert des Faktors  $G_{uc}$  für den Vergleich verwendet. Im Folgenden werden für beide Varianten die dreiphasigen Ausgangsspannungen und die Ausgangsströme sowie die einphasigen Kondensatorspannungsverläufe mit zugehörigem Ausgangsstrom analysiert.

### Die Quasi-Zwei-Level Ausgangsspannung und die Ausgangsströme

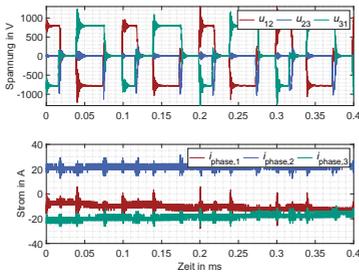
Bei den Messungen im dreiphasigen stationären Betrieb hat sich bestätigt, dass die Ausgangsspannung einer Zwei-Level Spannung bei Betrachtung des Zeit-Bereichs von Netzperioden entspricht. Die Frequenzspektren der Ausgangsspannung unterscheiden sich nicht signifikant von denen eines Zwei-Level-Umrichters. Die Schaltfrequenz und die Harmonischen der Schaltfrequenz sind im Spektrum vorhanden. Etwas anders verhält es sich



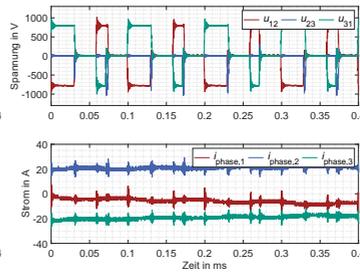
(a) ETI-Algorithmus



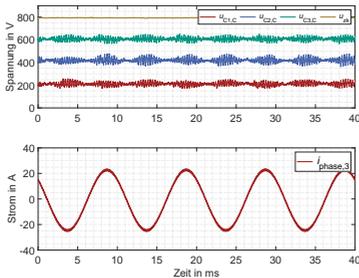
(b) Rostock-Algorithmus



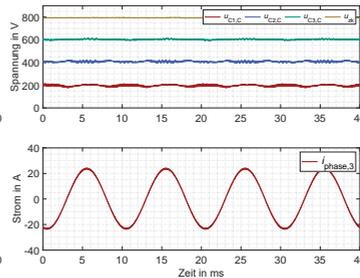
(c) ETI-Algorithmus



(d) Rostock-Algorithmus



(e) ETI-Algorithmus



(f) Rostock-Algorithmus

Abbildung 7.6:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit  $I_{\text{phase}} = 18 \text{ A}$  bei  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  und  $t_{p,\text{fest}} = 400 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$   
 (a),(b) - Außenleiterspannungen und Ausgangsströme  
 (c),(d) - Außenleiterspannungen und Ausgangsströme  
 (e),(f) - Kondensatorspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom

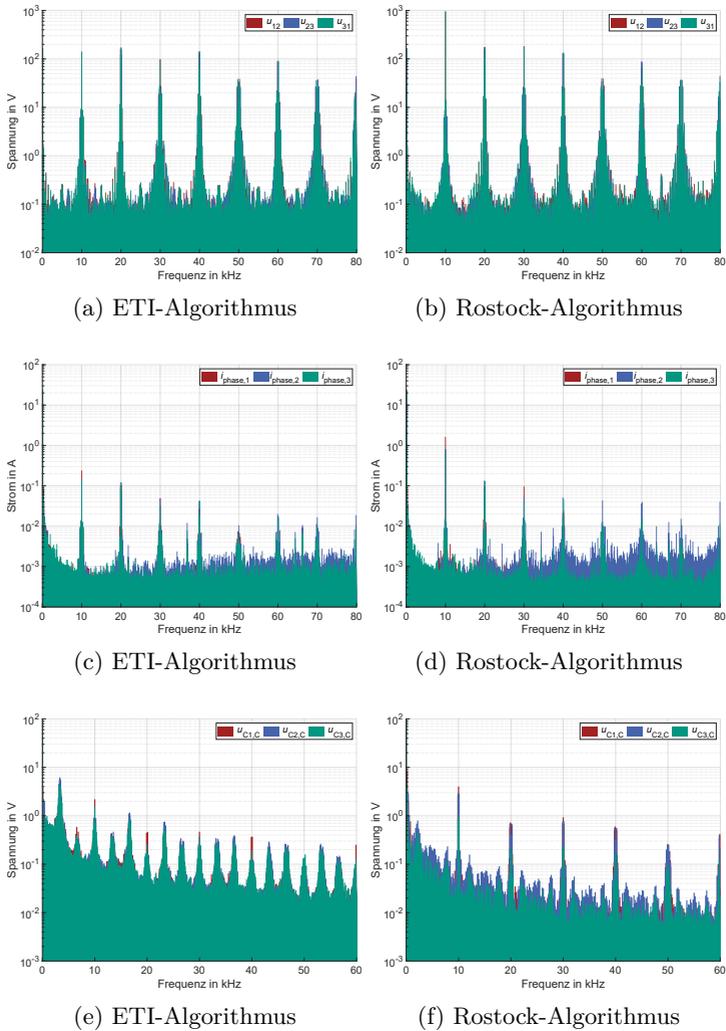
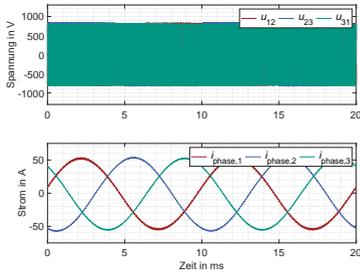
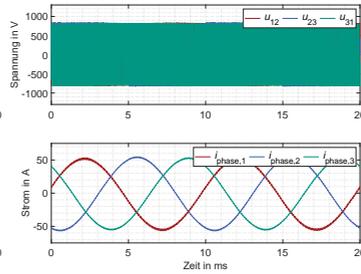


Abbildung 7.7: Spektren von  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit  $I_{\text{phase}} = 18 \text{ A}$  bei  $t_{p,\text{min}} = 400 \text{ ns}$ ,  $t_{p,\text{max}} = 800 \text{ ns}$ ,  $t_{p,\text{fest}} = 400 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$

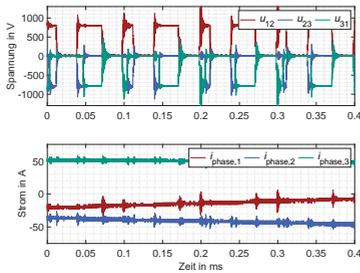
(a),(b) - dreiphasige Außenleiterspannung  
 (c),(d) - dreiphasige Ausgangsströme  
 (e),(f) - Kondensatorsspannungsverläufe



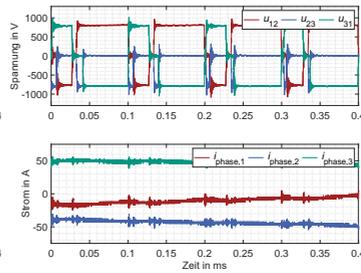
(a) ETI-Algorithmus



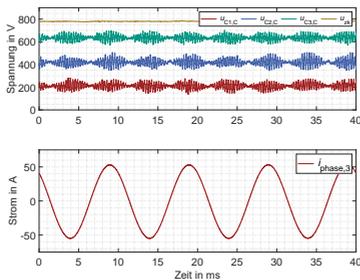
(b) Rostock-Algorithmus



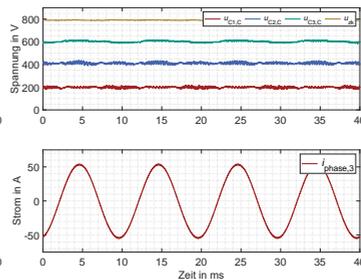
(c) ETI-Algorithmus



(d) Rostock-Algorithmus



(e) ETI-Algorithmus



(f) Rostock-Algorithmus

Abbildung 7.8:  $u_{LL}$ ,  $i_{phase}$  und  $u_C$  des Q2LBs mit  $I_{phase} = 42\text{ A}$  bei  $t_{p,min} = 400\text{ ns}$  und  $t_{p,max} = 800\text{ ns}$  und  $t_{p,fest} = 400\text{ ns}$  mit  $G_{uc} = \frac{1}{3}$   
 (a),(b) - Außenleiterspannungen und Ausgangsströme  
 (c),(d) - Außenleiterspannungen und Ausgangsströme  
 (e),(f) - Kondensatorspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom

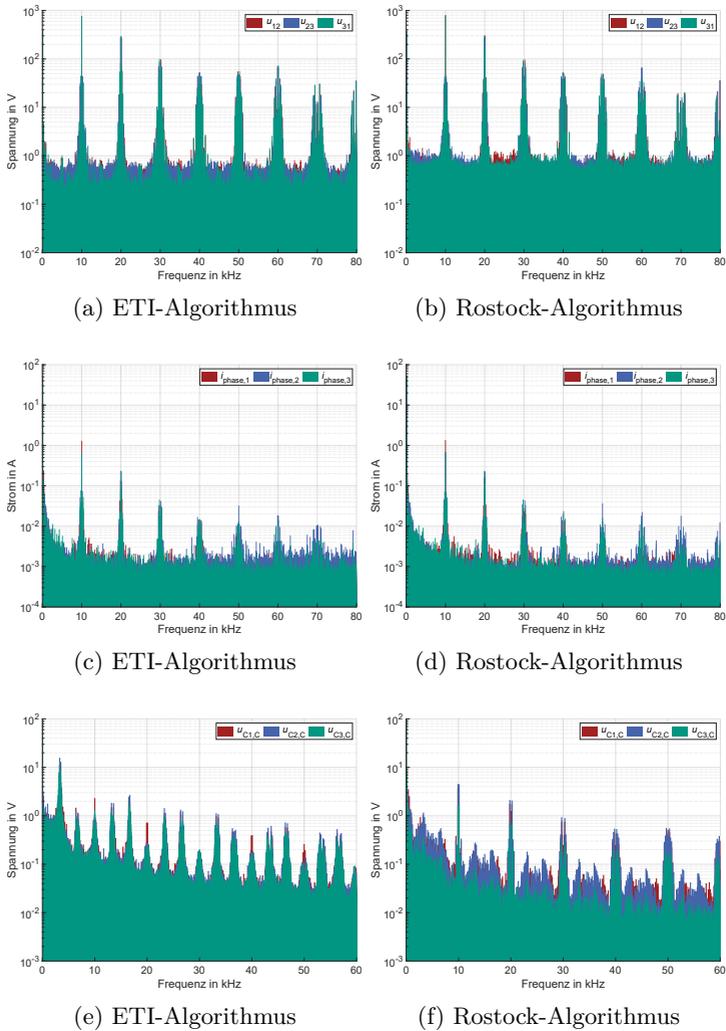
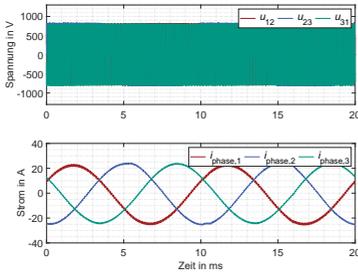
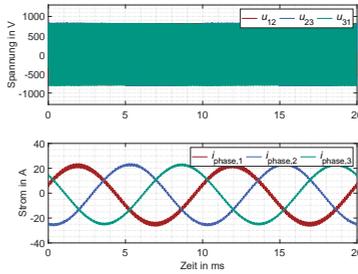


Abbildung 7.9: Spektren von  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs  $I_{\text{phase}} = 42 \text{ A}$  bei  $t_{p,\text{min}} = 400 \text{ ns}$ ,  $t_{p,\text{max}} = 800 \text{ ns}$ ,  $t_{p,\text{fest}} = 400 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$

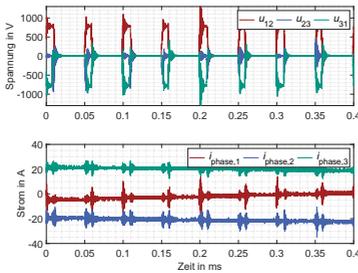
(a),(b) - dreiphasige Außenleiterspannung  
 (c),(d) - dreiphasige Ausgangsströme  
 (e),(f) - Kondensatorsspannungsverläufe



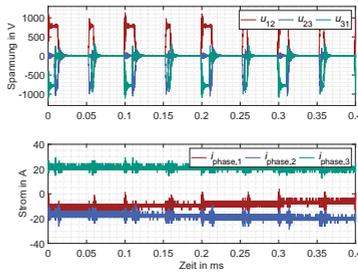
(a) ETI-Algorithmus



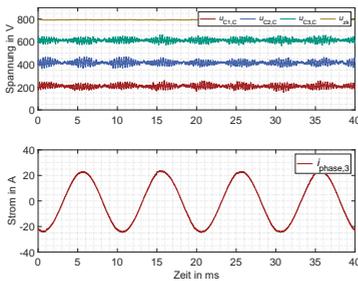
(b) Rostock-Algorithmus



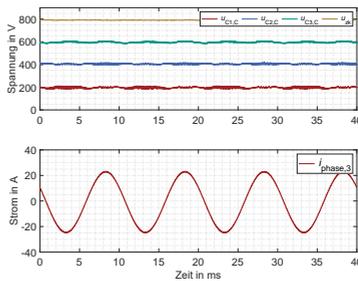
(c) ETI-Algorithmus



(d) Rostock-Algorithmus



(e) ETI-Algorithmus



(f) Rostock-Algorithmus

Abbildung 7.10:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit  $I_{\text{phase}} = 18 \text{ A}$  bei  $t_{p,\text{min}} = 550 \text{ ns}$  und  $t_{p,\text{max}} = 1 \mu\text{s}$  und  $t_{p,\text{fest}} = 600 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$   
 (a),(b) - Außenleiterspannungen und Ausgangsströme  
 (c),(d) - Außenleiterspannungen und Ausgangsströme  
 (e),(f) - Kondensatorspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom

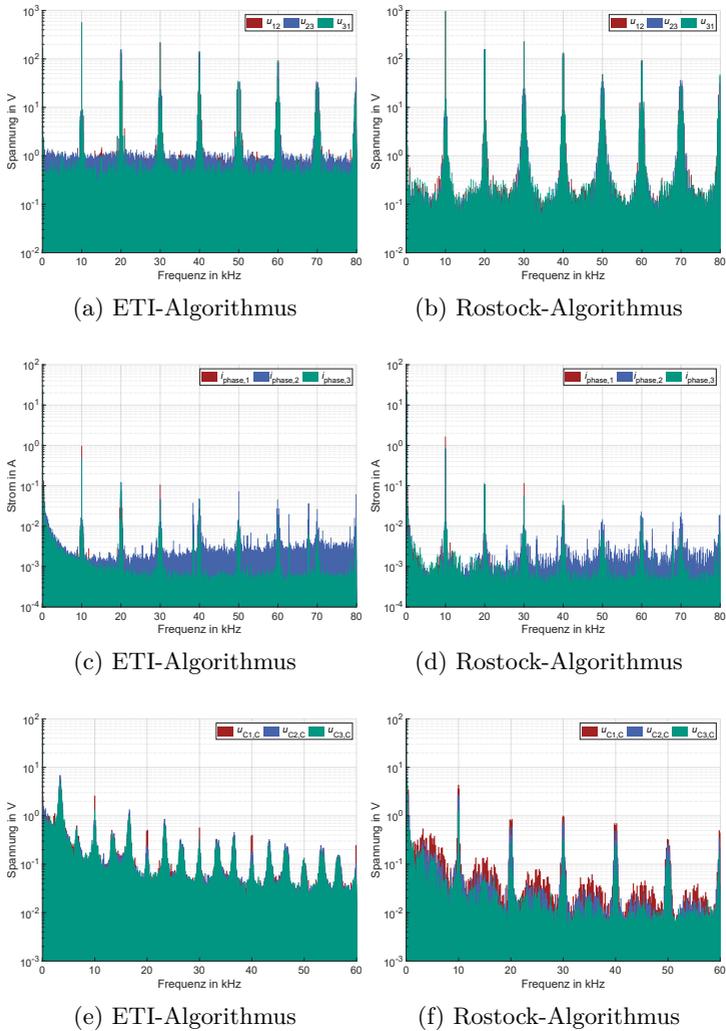


Abbildung 7.11: Spektren von  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit  $I_{\text{phase}} = 18 \text{ A}$  bei  $t_{p,\text{min}} = 550 \text{ ns}$ ,  $t_{p,\text{max}} = 1 \mu\text{s}$ ,  $t_{p,\text{fest}} = 600 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$

(a),(b) - dreiphasige Außenleiterspannung  
 (c),(d) - dreiphasige Ausgangsströme  
 (e),(f) - Kondensatorsspannungsverläufe

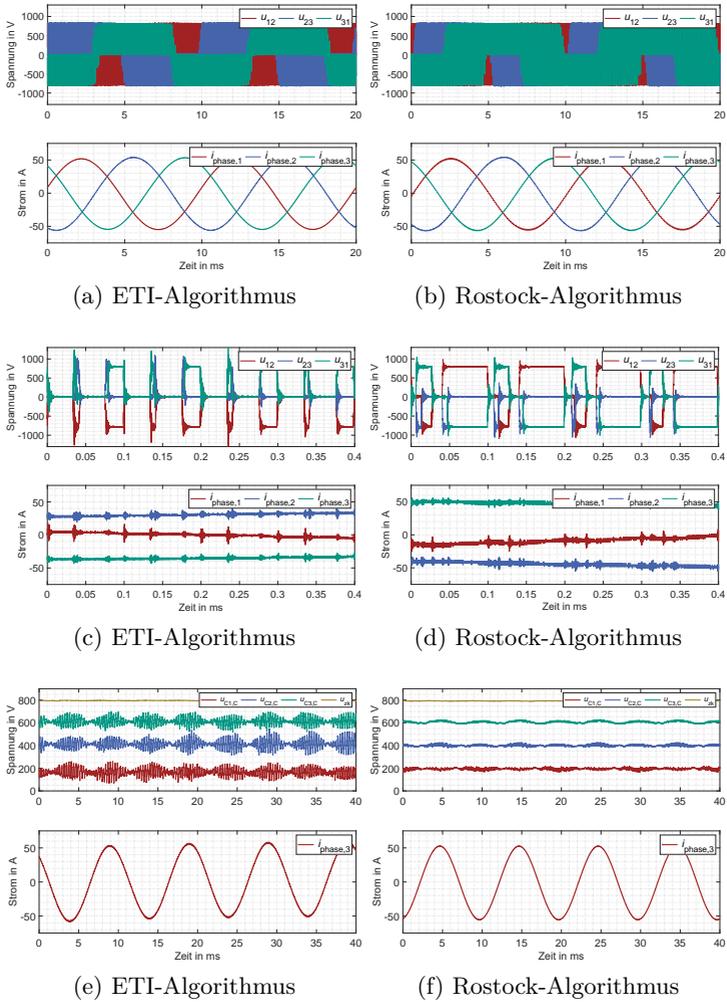


Abbildung 7.12:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit  $I_{\text{phase}} = 42 \text{ A}$  bei  $t_{p,\text{min}} = 550 \text{ ns}$  und  $t_{p,\text{max}} = 1 \mu\text{s}$  und  $t_{p,\text{fest}} = 600 \text{ ns}$  mit  $G_{uc} = \frac{1}{3}$   
 (a),(b) - Außenleiterspannungen und Ausgangsströme  
 (c),(d) - Außenleiterspannungen und Ausgangsströme  
 (e),(f) - Kondensatorsspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom

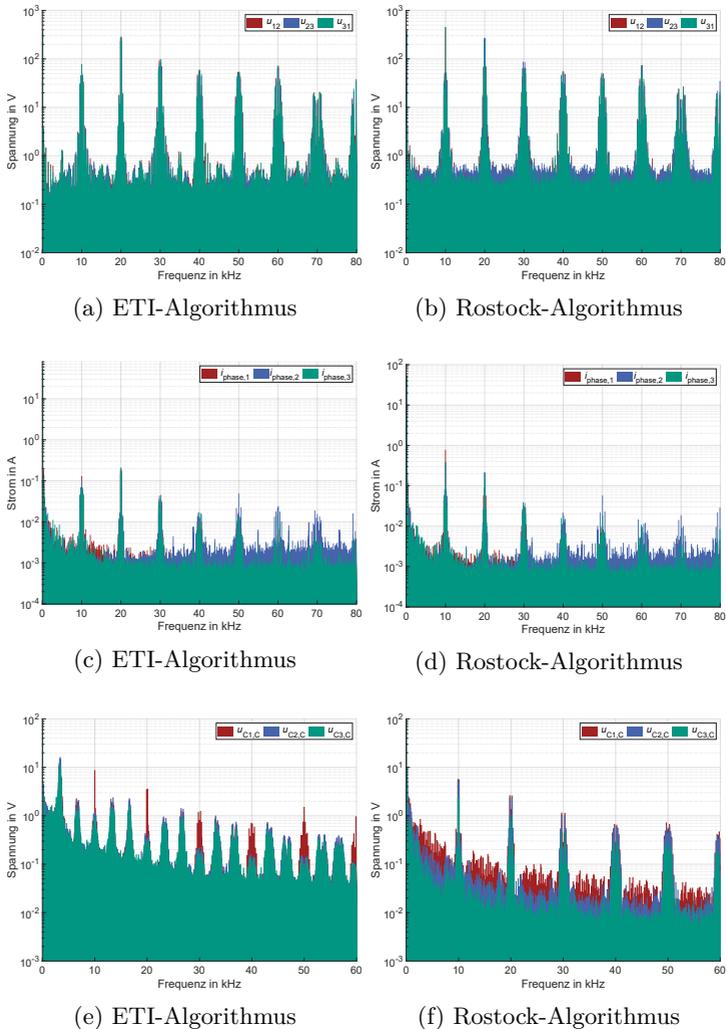


Abbildung 7.13: Spektren von  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs  $I_{\text{phase}} = 42 \text{ A}$  bei  $t_{p,\text{min}} = 550 \text{ ns}$ ,  $t_{p,\text{max}} = 1 \mu\text{s}$ ,  $t_{p,\text{fest}} = 600 \text{ ns}$  mit  $G_{\text{uc}} = \frac{1}{3}$

(a),(b) - dreiphasige Außenleiterspannung  
 (c),(d) - dreiphasige Ausgangsströme  
 (e),(f) - Kondensatorsspannungsverläufe

Tabelle 7.1: Übersicht über Oberschwingungsanteile der verschiedenen Messungen

$I_{\text{phase}} = 42 \text{ A}$	ETI A	ETI B	Rostock A	Rostock B
THDi	20,2 %	17,4 %	22,4 %	21,0 %
wTHDu	9,50 %	6,15 %	13,05 %	8,95 %

mit der Dämpfung der Frequenzbänder, die stärker ausgebildet ist als bei einem 2-Level-Umrichter. Dies ist auf den Verlauf der Quasi-Zwei-Level Ausgangsspannung zurückzuführen.

Wird eine Modulationsperiode  $T_m$  der taktenden Ausgangsspannung betrachtet, dann wird ersichtlich, dass der Symmetrierungsalgorithmus einen Einfluss auf die Überspannung hat. Beim Rostock-Algorithmus wurde bei allen Messungen in etwa die gleiche Überspannung gemessen. Beim ETI-Algorithmus variiert die Überspannung deutlich, wie bereits bei den einphasigen stationären Messungen gezeigt wurde. Die Erklärung hierfür ist, dass beim Rostock-Algorithmus immer die gleiche Schaltsequenz verwendet wird. Beim ETI-Algorithmus variiert die Schaltsequenz und die leicht unterschiedlichen Kommutierungskreise und Streuung der Halbleitereigenschaften sorgen für unterschiedliche Überspannung am Phasenausgang. Die unterschiedlichen Zeiten ( $t_{p,\text{fest}}$ ) zwischen den einzelnen Multilevel-Stufen haben keinen erkennbaren Einfluss auf die Überspannung. Beim ETI-Algorithmus treten signifikant größere Überspannungen als beim Rostock-Algorithmus auf, was ein negatives Verhalten darstellt. Dieses Phänomen wird durch die entwickelte Hardware hervorgerufen und zeigt sich nicht in den Simulationsergebnissen. Bei einem anderen Hardwareaufbau könnte dieses Phänomen anders ausprägt sein.

Die gemessenen Ausgangsströme entsprechen, wie zu erwarten, denen eines Zwei-Level-Umrichters. Jedoch gibt es einen Einfluss der Symmetrierungsalgorithmen auf das Frequenzspektrum der Ausgangsspannungen und Ausgangsströme. Für die Frequenzspektren in Abb. 7.9 und Abb. 7.13

wurde der THDi des Ausgangsstroms und wTHDu der Ausgangsspannung berechnet. Die Gewichtung der Harmonischen erfolgt beim wTHDu mit dem Verhältnis  $\frac{\omega_i}{\omega_1}$  nach [84]. Die Ergebnisse sind in Tabelle 7.1 aufgelistet. Der ETI-Algorithmus erzeugt einen kleineren Beitrag an Oberschwingungen im Ausgangsstrom und im gewichteten Spektrum der Ausgangsspannung. Das liegt an dem breiteren Spektrum der Kondensatorspannungen und den damit variierenden Höhen der Spannungsstufen in der Ausgangsspannung. Zum Vergleich dazu beträgt der theoretische wTHDu eines Zwei-Level-Umrichters mit gleicher Spannungsänderung über den Halbleitern 13,6%. Dieser Wert ist etwas größer als der gemessene wTHDu, wobei bei dem berechneten Wert ein vergleichbares Messrauschen im Spektrum hinzugefügt wurde. Nicht nur der Symmetrierungsalgorithmus hat einen Einfluss auf das Frequenzspektrum, sondern auch die Dauer der gestellten Multilevel-Spannungen. Bei längerem  $t_p$  verringert sich der wTHDu und dadurch ebenfalls der THDi.

Allerdings sollten die Nachteile eines längeren  $t_p$  bei den Kondensatorspannungsverläufen mit diesem Vorteil bei jeder Anwendung einzeln bewertet werden.

## Die Kondensatorspannungsverläufe

Beim Q2LB des FICs ist es wichtig, dass, wie bei anderen Multilevel Umrichtern, die Kondensatorspannungsabweichungen im zulässigen Bereich gehalten werden. Durch die Messungen wurde bestätigt, dass beide Symmetrierungsalgorithmen die Kondensatorspannungen innerhalb der zulässigen Abweichungen halten können, was bei den Simulationsergebnissen schon gezeigt wurde. Jedoch zeigen die Messungen leicht unterschiedliches Verhalten für die Algorithmen in den Kondensatorspannungsverläufen. Für den Vergleich wurden die mittlere Kondensatorspannungsabweichung nach Gleichung (4.14) und die maximale Kondensatorspannungsabweichung nach Gleichung (4.15) berechnet. Die Übersicht der Ergebnisse ist in Tabelle 7.2 dargestellt. Dabei ist ersichtlich, dass die Kondensatorspannungsabweichungen vom Phasenausgangsstrom erwartungsgemäß abhängig sind. Je größer der Phasenausgangsstrom ist, desto größer sind die maximalen Abweichungen. Der ETI-Algorithmus zeigt im Vergleich zum Rostock-Algorithmus an den Maxima des sinusförmigen Ausgangsstroms größere Abweichungen, da bei diesem Algorithmus Kondensatoren in der Schaltsequenz mehrfach beeinflusst werden. Der eigentliche Verlauf der Kondensatorspannungen unterscheidet sich bei den Algorithmen

Tabelle 7.2: Übersicht über Kondensatorspannungsabweichungen der verschiedenen Messungen bei  $I_{\text{phase}} = 18 \text{ A}$  und  $I_{\text{phase}} = 42 \text{ A}$

ETI A	ETI B	Rostock A	Rostock B
$\Delta \bar{u}_C = 19,6 \text{ V}$ $\Delta \hat{u}_C = 52,6 \text{ V}$	$\Delta \bar{u}_C = 20,5 \text{ V}$ $\Delta \hat{u}_C = 58,97 \text{ V}$	$\Delta \bar{u}_C = 8,5 \text{ V}$ $\Delta \hat{u}_C = 22,9 \text{ V}$	$\Delta \bar{u}_C = 9,8 \text{ V}$ $\Delta \hat{u}_C = 18,85 \text{ V}$
$\Delta \bar{u}_C = 28,7 \text{ V}$ $\Delta \hat{u}_C = 81,3 \text{ V}$	$\Delta \bar{u}_C = 38,15 \text{ V}$ $\Delta \hat{u}_C = 120,5 \text{ V}$	$\Delta \bar{u}_C = 12,5 \text{ V}$ $\Delta \hat{u}_C = 37,03 \text{ V}$	$\Delta \bar{u}_C = 14,4 \text{ V}$ $\Delta \hat{u}_C = 34,5 \text{ V}$

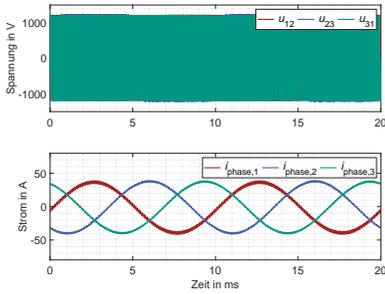
deutlich voneinander. Im Frequenzspektrum der Kondensatorspannungen ist dies deutlich sichtbar. Der ETI-Algorithmus weist mehr Frequenzanteile im Spektrum auf, wobei diese im Betrag kleiner als beim Rostock-Algorithmus sind. Es bildet sich eine Spreizung der schaltfrequenten Kondensatorspannungsabweichungen aus. Beim Rostock-Algorithmus sind die Frequenzanteile um die Schaltfrequenz und deren Harmonischen konzentriert.

Eine Abweichung der Messergebnisse zu den Simulationsergebnissen ist beim Rostock-Algorithmus deutlich zu erkennen. Bei den Kondensatorspannungsverläufen bildet sich eine Schwebung mit 100 Hz aus. Bei den simulativen Analysen wurde dieses Phänomen bereits teilweise ebenfalls beobachtet. Es prägt sich deutlich stärker bei den Messungen aus. Dieses Verhalten ergibt sich als Mischung aus dem leicht unterschiedlichen Schaltverhalten der einzelnen Zellen und dem Einfluss des Stromflusses bzw. des Stromrippels. In der Simulation existiert das unterschiedliche Schaltverhalten nicht und der Einfluss des Stromrippels wurde mit dem Ansatz aus Abschnitt 4.1.5 gelöst. Beim Messaufbau existiert im Betrieb an der dreiphasigen Lastdrossel allerdings keine Gegenspannung von einem Netz oder einer Maschine. Bei den Simulationen wurde eine Netzspannung als Gegenspannung verwendet. Beim Messaufbau ist die Gegenspannung der jeweiligen Phasen die Summe der getakteten Spannung der anderen zwei Phasen. Dadurch bildet sich ein geringerer Stromrippel im Bereich des Nulldurchgangs des Ausgangsstroms und

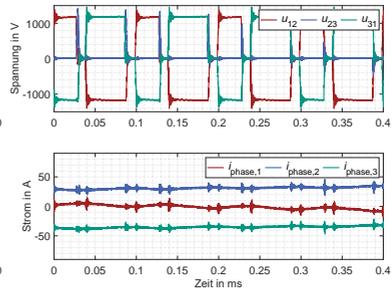
der Ausgangsspannung aus. Aus diesem Grund ist ein gewisser Mindeststrom notwendig, um die Kondensatorspannungen zu symmetrieren. Durch die veränderlichen Schaltsequenzen ist die Schwelle des Mindeststroms beim ETI-Algorithmus geringer als beim Rostock-Algorithmus. Dieses Verhalten wird in der mittleren Kondensatorspannung deutlich, welches das einzige negative Verhalten des Rostock-Algorithmus gegenüber dem ETI-Algorithmus, bezogen auf die Kondensatorspannungen, darstellt. Die deutlich geringe maximale Kondensatorspannungsabweichung ist signifikant, so dass der Rostock-Algorithmus gegenüber dem ETI-Algorithmus besser ist.

## 7.2.2 Dreiphasiger Betrieb mit Niederspannung mit 7-Level

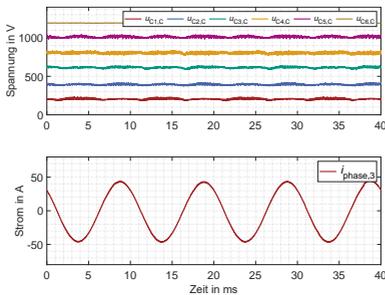
Nach den 5-Level Messungen war der nächste Schritt die Erweiterung des Betriebs auf den 7-Level-Betrieb. Dabei wurde der Rostock-Algorithmus als erster Algorithmus auf den 7-Level-Betrieb erweitert. Die Implementierung ist signifikant einfacher und es hat sich gezeigt, dass der Rostock-Algorithmus keine eindeutigen Nachteile gegenüber dem ETI-Algorithmus besitzt. Daher wurde er als einziger Algorithmus für den 7-Level-Betrieb implementiert. Beim 7-Level-Betrieb wurde, wie beim 5-Level-Betrieb, die dreiphasige Ausgangsspannung und der dreiphasige Ausgangsstrom aufgenommen. Weiter wurden einphasig die Kondensatorspannungsverläufe und der zugehörige Ausgangsstrom gemessen. Für die Analyse wurden ebenfalls die Frequenzspektren der Ausgangsspannungen, Ausgangsströme und der Kondensatorspannungen berechnet. Der Fokus dieser Messungen bestand darin, zu demonstrieren, dass der 7-Level Hardwareaufbau vollständig einsatzbereit ist. Als Zwischenkreisspannung wurde  $U_{zk} = 1200 \text{ V}$  gewählt, so dass die Kommutierungsspannung, wie bei den 5-Level Messungen,  $U_{kom} = 200 \text{ V}$  ist. Zwei Betriebspunkte wurden aus einer Auswahl an verschiedenen gemessenen Betriebspunkten ausgewählt und sind in Abb. 7.14 und Abb. 7.15 abgebildet. Die ausgewählten Betriebspunkte sind  $I_{\text{phase}} = 30 \text{ A}$  und  $I_{\text{phase}} = 65 \text{ A}$ . Bei der Messung war der maximale Phasenstrom  $I_{\text{phase}} = 90 \text{ A}$  und stellt die Grenze bei der zulässigen Kondensatorspannungsabweichung  $160 \text{ V}$  bei den gewählten  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  dar. Die thermische Grenze der Halbleiter wurde dabei nicht erreicht.



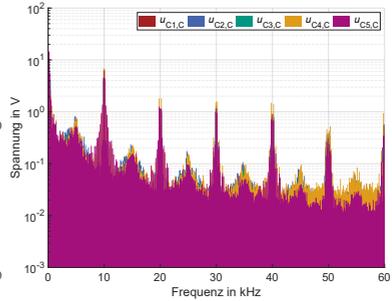
(a) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



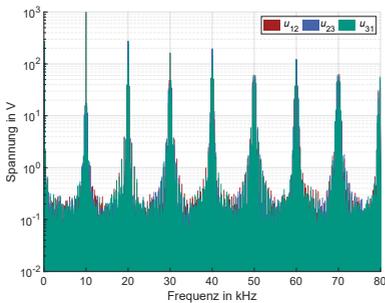
(b) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



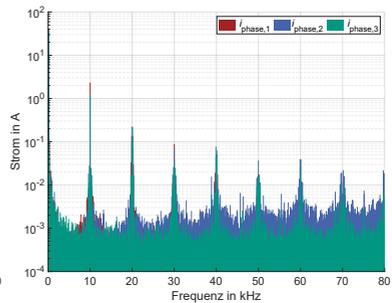
(c) einphasig  $i_{\text{phase}}$  und  $u_C$



(d) Frequenzspektrum  $u_C$



(e) Frequenzspektrum  $u_{LL}$



(f) Frequenzspektrum  $i_{\text{phase}}$

Abbildung 7.14:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\min} = 400 \text{ ns}$  und  $t_{p,\max} = 800 \text{ ns}$  bei  $I_{\text{phase}} = 30 \text{ A}$

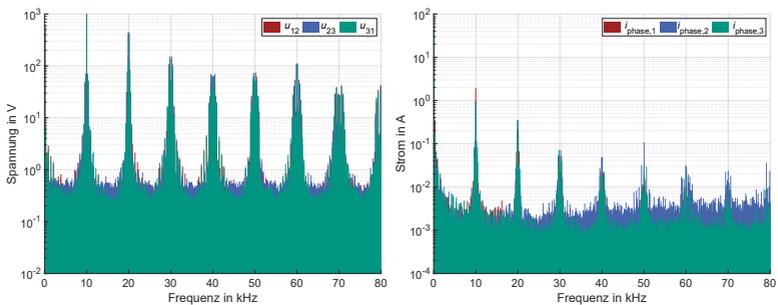
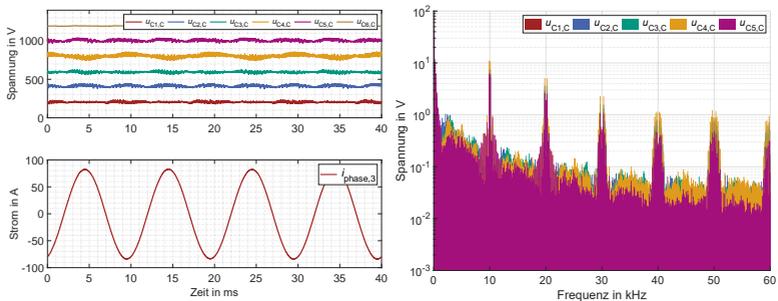
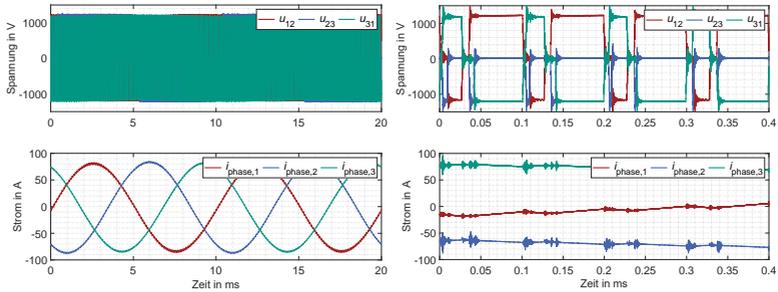


Abbildung 7.15:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $I_{\text{phase}} = 65 \text{ A}$

## Die Quasi-Zwei-Level Ausgangsspannung und die Ausgangsströme

Die Ausgangsspannungen mit den fünf Multilevel-Spannungen hat sich nicht signifikant im Vergleich zu den Ausgangsspannungen mit den drei Multilevel-Spannungen geändert. Wegen der Verwendung des Rostock-Algorithmus verändert sich die Überspannung nicht und bleibt gleichmäßig bei ca. 250 V, was bei der zu schaltenden Zwischenkreisspannung klein ist. Das Frequenzspektrum der Ausgangsspannung zeigt die gleichen Eigenschaften, wie beim 5-Level-Betrieb. Eine Veränderung des THDs in den Ausgangsspannungen stellt sich nicht ein, wie schon in der Literatur hergeleitet wurde [42]. Die Ausgangsströme weisen auch keinen Unterschied zum 5-Level-Betrieb auf.

## Die Kondensatorspannungsverläufe

Bei den Kondensatorspannungsverläufen ist zu erkennen, dass der Symmetrierungsalgorithmus für den 7-Level-Betrieb vollständig funktioniert. Die Kondensatorspannungsabweichungen bleiben bei allen Kondensatoren in ihrem zulässigen Bereich. Das Verhalten des Rostock-Algorithmus im Frequenzspektrum und in den Kondensatorspannungsverläufen ist erkennbar. Bei den Nullstromdurchgängen ist ersichtlich, dass es kurzzeitig zu größeren Abweichungen kommt. Diese sind auf die Sensitivität des Algorithmus auf das Vorzeichen des Ausgangsstroms zurückzuführen.

Eine Untersuchung von veränderten  $t_{p,\min}$  und  $t_{p,\max}$  wurde nicht durchgeführt, da sich beim 5-Level-Betrieb keine Verkleinerung der Überspannung eingestellt hat. Das Frequenzspektrum der Ausgangsströme und Ausgangsspannungen wurde hier nicht weiter betrachtet. Dagegen sorgt ein größeres  $t_{p,\min}$  und  $t_{p,\max}$  für eine größere Kondensatorspannungsabweichung, was dazu führt, dass bereits bei kleinerem Ausgangsstrom die maximale Kondensatorspannungsabweichung erreicht wird.

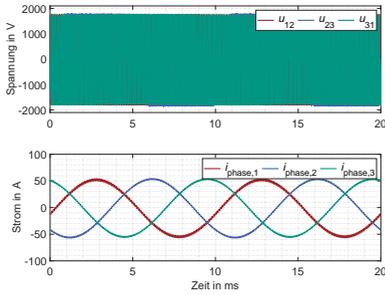
### 7.2.3 Dreiphasiger Betrieb mit Mittelspannung mit 7-Level

Der finale Betrieb des Hardwareaufbaus fand mit Mittelspannung am Prüfplatz für hochdynamische Mittelspannungsumrichter statt. Ausschließlich der 7-Level-Betrieb wurde untersucht, da bei größeren zu schaltenden Spannungen das Risiko einer Störung der dauerhaft eingeschalteten Halbleiter bzw. deren Schädigung vermieden werden sollte.

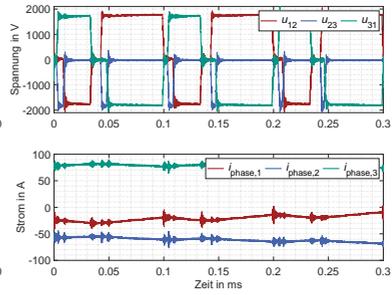
Außerdem ist die Kommutierungsspannung  $U_{\text{kom}}$  bei gleicher Zwischenkreisspannung immer kleiner als beim 5-Level-Betrieb. Die Spannungsgrenzen des Hardwareaufbaus wären mit dem vorhandenen Netzteil erreichbar gewesen, doch der Hardwareaufbau sollte die Messungen unbeschädigt überstehen. Bei der Auslegung wurde der PEBB für eine Kommutierungsspannung  $U_{\text{kom}} \leq 800 \text{ V}$  ausgelegt. Bei den Messungen mit Niederspannung hat sich gezeigt, dass bei einer Kommutierungsspannung  $U_{\text{kom}} \leq 600 \text{ V}$  mit einer Zerstörung zu rechnen ist. An diese Spannungsgrenze wurde sich bis  $U_{\text{kom}} = 500 \text{ V}$  herangewagt. Die Zwischenkreisspannung wurde nur so weit hochgefahren, dass die definierten maximalen Kondensatorspannungen nicht überschritten werden. Das beinhaltet eine kleine Reserve in der Spannung für evtl. Messfehler der selbst entwickelten Spannungsmesskarten. Die Messungen mit Mittelspannung wurden mit  $U_{\text{kom}} = 300 \text{ V}$ ,  $U_{\text{kom}} = 400 \text{ V}$  und  $U_{\text{kom}} = 484 \text{ V}$  durchgeführt. Dadurch ergeben sich die Messergebnisse in Abb. 7.16 bei  $U_{\text{zk}} = 1800 \text{ V}$ , Abb. 7.17 bei  $U_{\text{zk}} = 2400 \text{ V}$  und Abb. 7.18 bei  $U_{\text{zk}} = 2900 \text{ V}$ . Es wurde jeweils der gleiche Ausgangsstrom  $I_{\text{phase}} = 65 \text{ A}$  eingestellt. Wie bei den vorherigen Messungen mit Niederspannung wurden dreiphasig die Ausgangsspannung und der Ausgangsstrom gemessen. Weiter wurden einphasig die Kondensatorspannungen mit dem zugehörigen Ausgangsstrom gemessen. Darüber hinaus wurde die einphasige Phasenspannung  $u_{\text{phase}}$  mit dem zugehörigen Ausgangsstrom zeitlich hochaufgelöst in Abb. 7.19 dargestellt. Die Phasenspannung wurde beim Messaufbau gegen Zwischenkreis Minus gemessen und anschließend wurde die Hälfte der Zwischenkreisspannung subtrahiert, so dass sich die Phasenspannung gegen das definierte Nullpotential ergibt.

### Die Quasi-Zwei-Level Ausgangsspannung

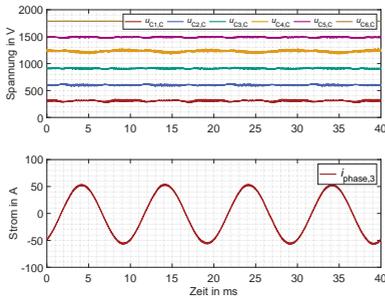
Bei den Messungen mit Mittelspannung hat sich gezeigt, dass die Überspannung vergleichbar zu den Niederspannungsmessungen bleibt und sehr klein im Verhältnis zur geschalteten Spannung ist. Die Überspannung liegt bei ca.  $300 \text{ V}$  und damit bei einer Zwischenkreisspannung von bis zu  $U_{\text{zk}} = 3 \text{ kV}$  im einstelligen Prozentbereich. Damit wurde validiert, dass mit dem Q2LB die Überspannung sehr gering im Vergleich zum Zwei-Level-Umrichter sein kann. In Abb. 7.19 wird dies sehr deutlich dargestellt. In dieser Messung sind die kurzen Multilevel-Spannungen zu erkennen, welche die geringe Überspannung ermöglichen. Genauso ist zu erkennen, dass sich die Überspannungen der anderen Phasen, bedingt



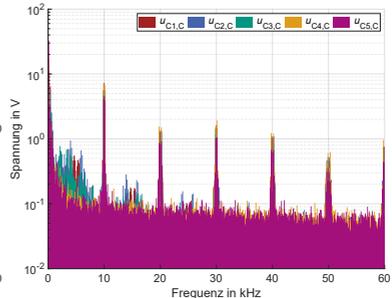
(a) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



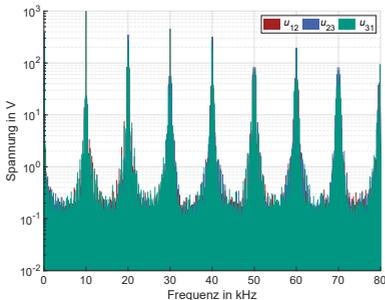
(b) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



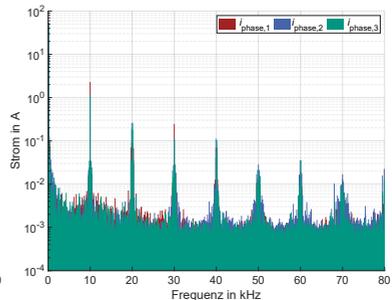
(c) einphasig  $i_{\text{phase}}$  und  $u_C$



(d) Frequenzspektrum  $u_C$



(e) Frequenzspektrum  $u_{LL}$



(f) Frequenzspektrum  $i_{\text{phase}}$

Abbildung 7.16:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $U_{z\text{k}} = 1800 \text{ V}$

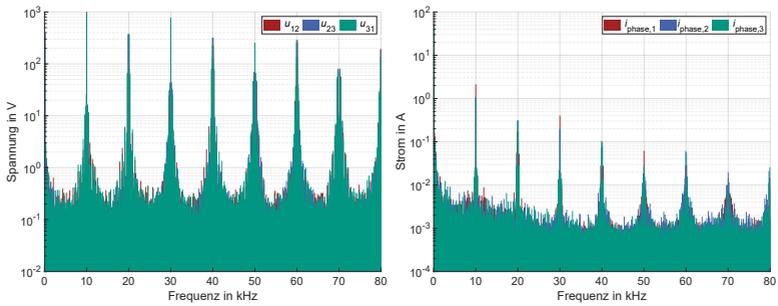
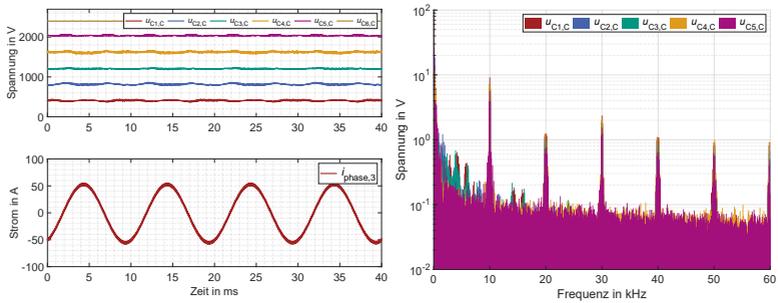
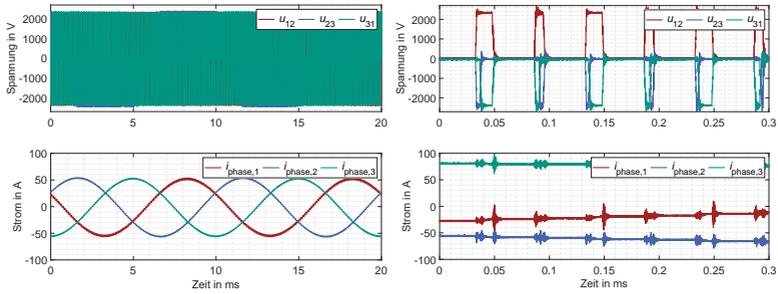
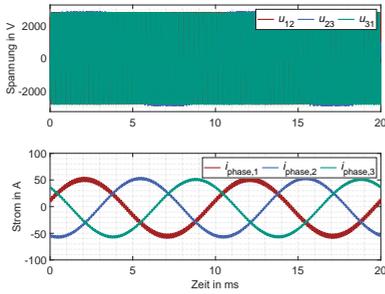
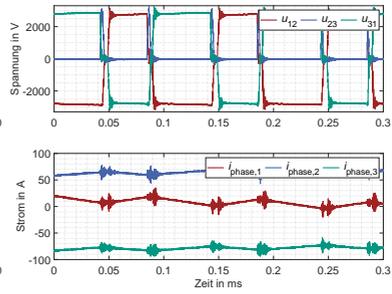


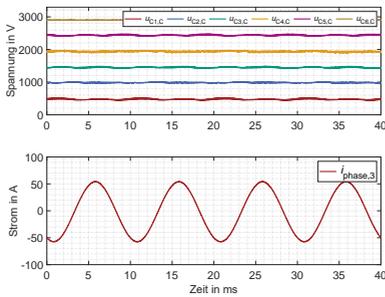
Abbildung 7.17:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $U_{zK} = 2400 \text{ V}$



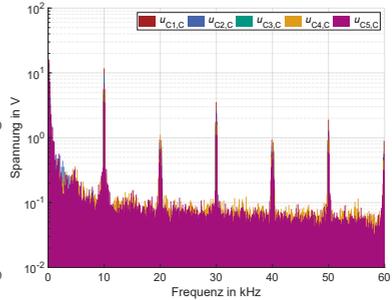
(a) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



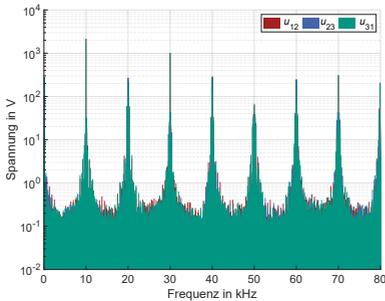
(b) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



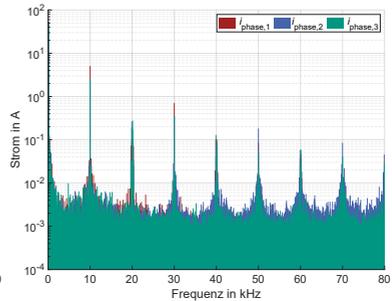
(c) einphasig  $i_{\text{phase}}$  und  $u_C$



(d) Frequenzspektrum  $u_C$

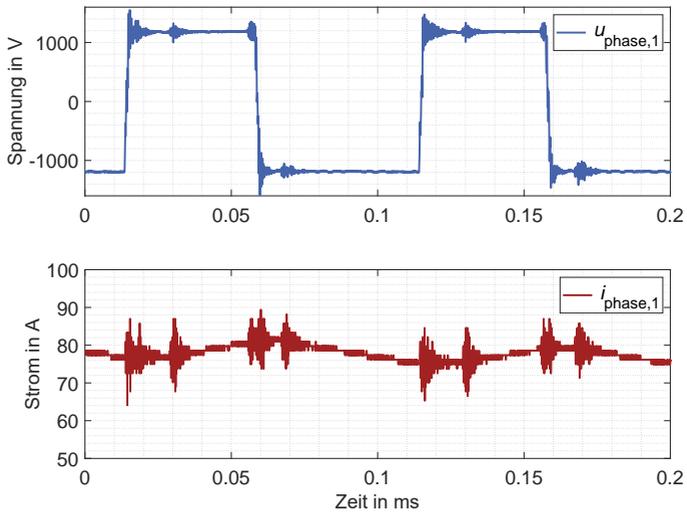


(e) Frequenzspektrum  $u_{LL}$

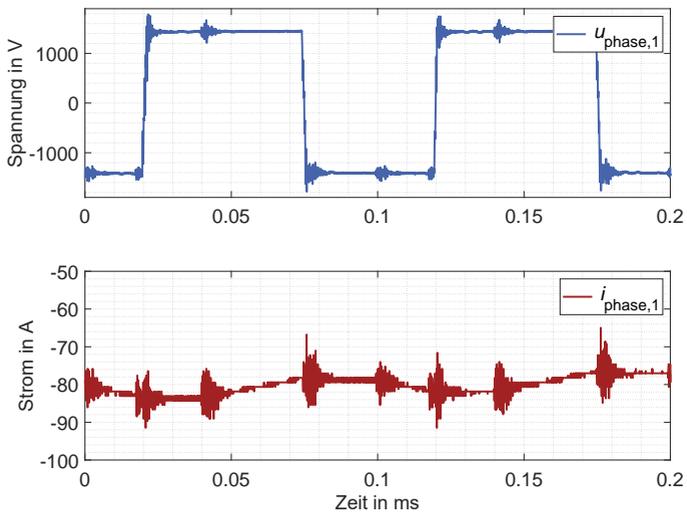


(f) Frequenzspektrum  $i_{\text{phase}}$

Abbildung 7.18:  $u_{LL}$ ,  $i_{\text{phase}}$  und Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400$  ns und  $t_{p,\text{max}} = 800$  ns bei  $U_{zk} = 2900$  V



(a) einphasig  $u_{\text{phase}}$  und  $i_{\text{phase}}$  bei  $U_{\text{zk}} = 2,4 \text{ kV}$



(b) einphasig  $u_{\text{phase}}$  und  $i_{\text{phase}}$  bei  $U_{\text{zk}} = 2,9 \text{ kV}$

Abbildung 7.19:  $u_{\text{phase}}$ ,  $i_{\text{phase}}$  des Q2LBs mit Rostock-Algorithmus mit  $t_{\text{p,min}} = 400 \text{ ns}$  und  $t_{\text{p,max}} = 800 \text{ ns}$

Tabelle 7.3: Übersicht über maximales  $du/dt$  mit dem Rostock-Algorithmus bei den Mittelspannungsmessungen

$U_{zk}$	$I_{\text{phase}} = 42 \text{ A}$
1,2 kV	$\max(du/dt) = 1,832 \text{ kV } \mu\text{s}^{-1}$
1,8 kV	$\max(du/dt) = 2,746 \text{ kV } \mu\text{s}^{-1}$
2,4 kV	$\max(du/dt) = 3,331 \text{ kV } \mu\text{s}^{-1}$
2,9 kV	$\max(du/dt) = 3,596 \text{ kV } \mu\text{s}^{-1}$

durch den Messaufbau mit der Lastdrossel, sich auf die Ausgangsspannung auswirken. Der Ausgangsstrom verändert sich bei den unterschiedlichen Messungen nur insoweit, dass sich der Stromrippel erhöht, da die Phasenspannung größer wird. Die Veränderung des Stromrippels ist deutlich im Frequenzspektrum des Ausgangsstroms bei den größeren Anteilen der Harmonischen zu erkennen.

Eine weitere interessante Größe beim Q2LB ist die Spannungsänderung  $du/dt$  der Ausgangsspannung. Bei den Messungen mit Mittelspannung wurde das maximale  $du/dt$  bei den jeweiligen Zwischenkreisspannungen bestimmt. Eine Übersicht befindet sich in Tabelle 7.3. Wie zu erwarten war, steigt die maximale Spannungsänderung mit der Zwischenkreisspannung. Jedoch ist bei  $U_{zk} = 2,9 \text{ kV}$  das  $\max(du/dt) = 3,596 \text{ kV } \mu\text{s}^{-1}$  sehr gering dafür, dass schnell schaltende Halbleiter eingesetzt werden. Das zeigt wiederum, dass beim Q2LB trotz der kurzen Multilevel-Spannungsstufen ebenfalls geringe Spannungsänderungen realisiert werden können, wie bei einem konventionellen Multilevel-Umrichter.

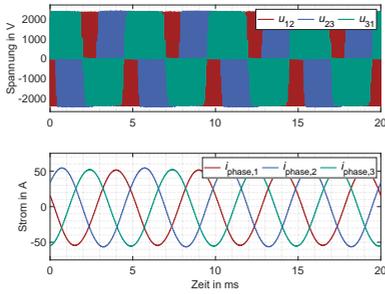
Tabelle 7.4: Übersicht über Spannungsabweichungen mit dem Rostock-Algorithmus bei Mittelspannung mit  $I_{\text{phase}} = 42 \text{ A}$ 

$U_{\text{zk}} = 1,2 \text{ kV}$	$U_{\text{zk}} = 1,8 \text{ kV}$	$U_{\text{zk}} = 2,4 \text{ kV}$	$U_{\text{zk}} = 2,9 \text{ kV}$
$\Delta \bar{u}_C = 12,5 \text{ V}$ $\Delta \hat{u}_C = 48,8 \text{ V}$	$\Delta \bar{u}_C = 14,25 \text{ V}$ $\Delta \hat{u}_C = 84,7 \text{ V}$	$\Delta \bar{u}_C = 19,94 \text{ V}$ $\Delta \hat{u}_C = 92,8 \text{ V}$	$\Delta \bar{u}_C = 22,4 \text{ V}$ $\Delta \hat{u}_C = 110,3 \text{ V}$

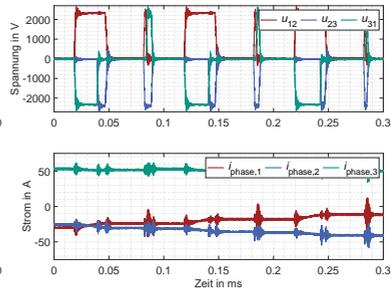
### Die Kondensatorspannungsverläufe

Die Kondensatorspannungsverläufe verändern sich in ihrer Form nicht bei größeren Zwischenkreisspannungen von den Verläufen bei  $U_{\text{zk}} = 1200 \text{ V}$ . Allerdings wird die Abweichung im Verhältnis zur nominalen Kondensatorspannung kleiner. Die absolute Abweichung wird jedoch größer und vor allem die maximale Kondensatorspannungsabweichung steigt. Bei den Kondensatoren bildet sich eine etwas größere mittlere Kondensatorspannungsabweichung als bei geringeren Zwischenkreisspannungen. Im Umrichter bilden sich bei höheren Zwischenkreisspannungen länger anhaltende Schwingungen zwischen den Kondensatoreinheiten aus, was die Wirksamkeit der Symmetrierung abschwächt. Diese Schwingungen lassen sich bei den Ausgangsspannungen im Zeitbereich von Modulationsperioden erkennen.

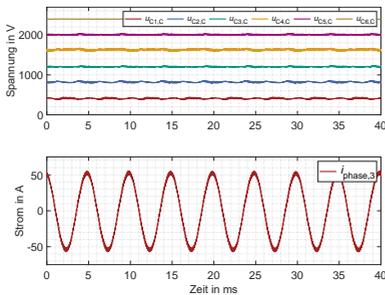
Der Betrieb bei  $U_{\text{zk}} = 3 \text{ kV}$  ist mit den gewählten Grenzen und den verwendeten Kondensatoren das aktuelle Limit der Zwischenkreisspannung. Bei einem optimierten Symmetrierungsalgorithmus mit einer adaptiven Anpassung von  $t_{\text{p,min}}$  und  $t_{\text{p,max}}$  könnte noch eine höhere Zwischenkreisspannung erreicht werden. Weiter wäre der Einfluss der Zwischenkreisspannung durch andere Kondensatoren ggfs. verbessert, wenn sich die Schwingungen zwischen den Kondensatoreinheiten weniger ausprägen.



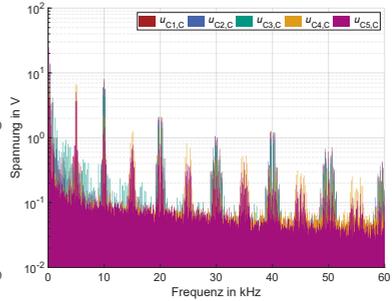
(a) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



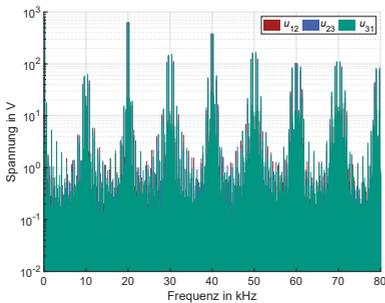
(b) dreiphasig  $u_{LL}$  und  $i_{\text{phase}}$



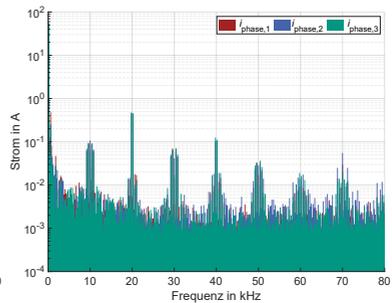
(c) einphasig  $i_{\text{phase}}$  und  $u_C$



(d) Frequenzspektrn  $u_C$



(e) Frequenzspektrn  $u_{LL}$



(f) Frequenzspektrn  $i_{\text{phase}}$

Abbildung 7.20:  $u_{LL}$ ,  $i_{\text{phase}}$  und  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\min} = 400 \text{ ns}$  und  $t_{p,\max} = 800 \text{ ns}$

## 7.2.4 Dreiphasiger Betrieb mit Mittelspannung mit 7-Level mit größerer Ausgangsfrequenz

Damit der Einfluss der Ausgangsfrequenz beurteilt werden kann, wurde eine Messung des 7-Level-Betriebs mit  $U_{zk} = 2,4 \text{ kV}$  bei einer Ausgangsfrequenz von 200 Hz durchgeführt. Die Ergebnisse werden in Abb. 7.20 abgebildet. Bei der höheren Ausgangsfrequenz ist kein signifikanter Unterschied zu erkennen, was Überspannung oder Kondensatorspannungsabweichungen angeht. Die mittlere Kondensatorspannungsabweichung  $\Delta \bar{u}_C = 17,14 \text{ V}$  und die maximale Kondensatorspannungsabweichung  $\Delta \hat{u}_C = 88,2 \text{ V}$  stellt sich ein. Die Welligkeit der Kondensatorspannungen hat die größere Frequenz des Ausgangsstroms. Im Frequenzspektrum der Kondensatorspannungen bildet sich diese ebenfalls deutlich aus. Die Messung wurde bei  $I_{\text{phase}} = 40 \text{ A}$  durchgeführt. Allerdings wird bei diesem Ausgangsstrom und der höheren Frequenz ein deutlich größerer Stellbereich der Ausgangsspannung des Umrichters verwendet.

## 7.2.5 Verwendete Messtechnik bei den dreiphasigen Messungen

Bei den dreiphasigen Messungen am Prüfplatz wurde das Rth2024 Batterie-Oszilloskop von Rode&Schwarz mit 200 MHz, 5 GSa/s und 10-Bit-AD-Wandler eingesetzt [D32]. Für die Spannungsmessung wurden Sapphire Instruments SI-9010 Differenzstastköpfe mit 75 MHz, 1000 : 1 Teiler und einem Messbereich von  $\pm 7000 \text{ V}$  verwendet [D33]. Bei der Strommessung wurden PEM CWTHF30/R/4/1000 Rogowski-Spulen mit einer Bandbreite von 2 Hz bis 13 MHz,  $0,001 \text{ V A}^{-1}$  Übersetzung und einem Messbereich von  $\pm 6000 \text{ A}$  benutzt [D34]. Um die Auflösung etwas zu erhöhen, wurden die Messspulen dreimal um die Leiter der Kabel gewickelt, was zu einer Übersetzung  $0,003 \text{ V A}^{-1}$  und einem Messbereich von  $\pm 2000 \text{ A}$  führt. Weiter wurde die Zwischenkreisspannung mit einem Präzisionsspannungsteiler HVT 20 RCR mit 23 MHz von Hilo-Test, 2000 : 1 Teiler und einem Messbereich von 22 kV gemessen [D35].

## 7.3 Dynamischer dreiphasiger Betrieb mit Mittelspannung

Damit nicht nur stationäres Verhalten gezeigt wird, wurden zwei dynamische Veränderungen von Systemgrößen gemessen. Eine dynamische Veränderung des Ausgangsstroms und eine Veränderung der Zwischenkreisspannung wurden untersucht. Die Messungen wurden mit der im Umrichtersystem integrierten Messtechnik aufgezeichnet, damit alle Systemgrößen synchron gemessen und gleichzeitig aufgezeichnet werden konnten. Das Verhalten des Umrichtersystems wurde bei einer Ausgangsfrequenz  $f_{AC}$  von 100 Hz und 200 Hz durchgeführt.

### 7.3.1 Stationäres Verhalten

Bei den vorherigen Untersuchungen wurde bei den Kondensatorverläufen immer eine Phase betrachtet. Die Symmetrierungsalgorithmen und die Modulation sind exakt drei Mal im Umrichtersystem in Verwendung. Die Hardware der drei Phasen ist identisch aufgebaut. Allerdings gibt es bedingt durch Bauteilunterschiede und die unterschiedlichen Phasenlagen des Ausgangsstroms geringfügige Unterschiede zwischen den Phasen. Daher wird zuerst das stationäre Verhalten der drei Phasen bei unterschiedlichen Ausgangsfrequenzen gezeigt. In Abb. 7.21 und Abb. 7.22 werden die Ergebnisse dargestellt. Die Welligkeit ist von der Phasenlage des jeweiligen Ausgangsstroms und von der Ausgangsfrequenz abhängig. Das Phänomen wurde bei unterschiedlichen Phasenlagen des Ausgangsstroms betrachtet, eine Abhängigkeit wurde nicht identifiziert. Die Phasenlage des Ausgangsstroms zur Ausgangsspannung wurde durch unterschiedliche Kombinationen von Wirk- und Blindleistungen eingestellt. Die Welligkeit ist alleinig abhängig vom Betrag des Ausgangsstroms und unterscheidet sich zwischen den Phasen und Kondensatoren wegen deren Bauteilunterschieden und Toleranzen.

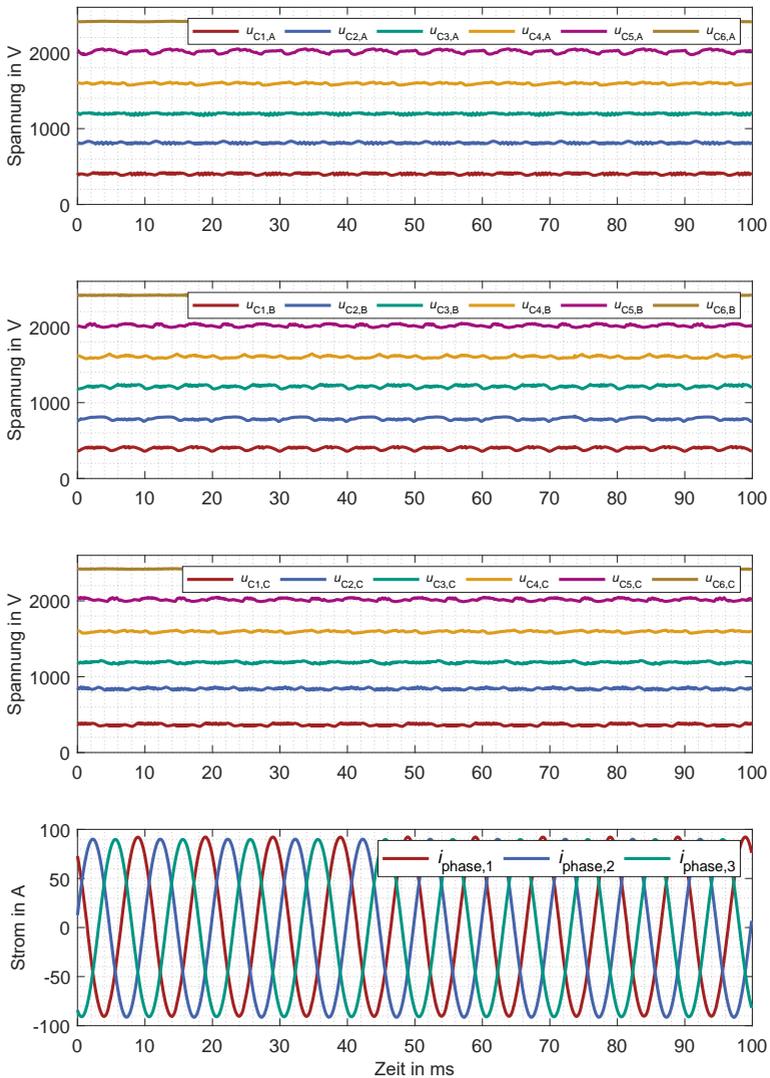


Abbildung 7.21: stationäres Verhalten: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\min} = 400 \text{ ns}$  und  $t_{p,\max} = 800 \text{ ns}$  bei  $f_{AC} = 100 \text{ Hz}$

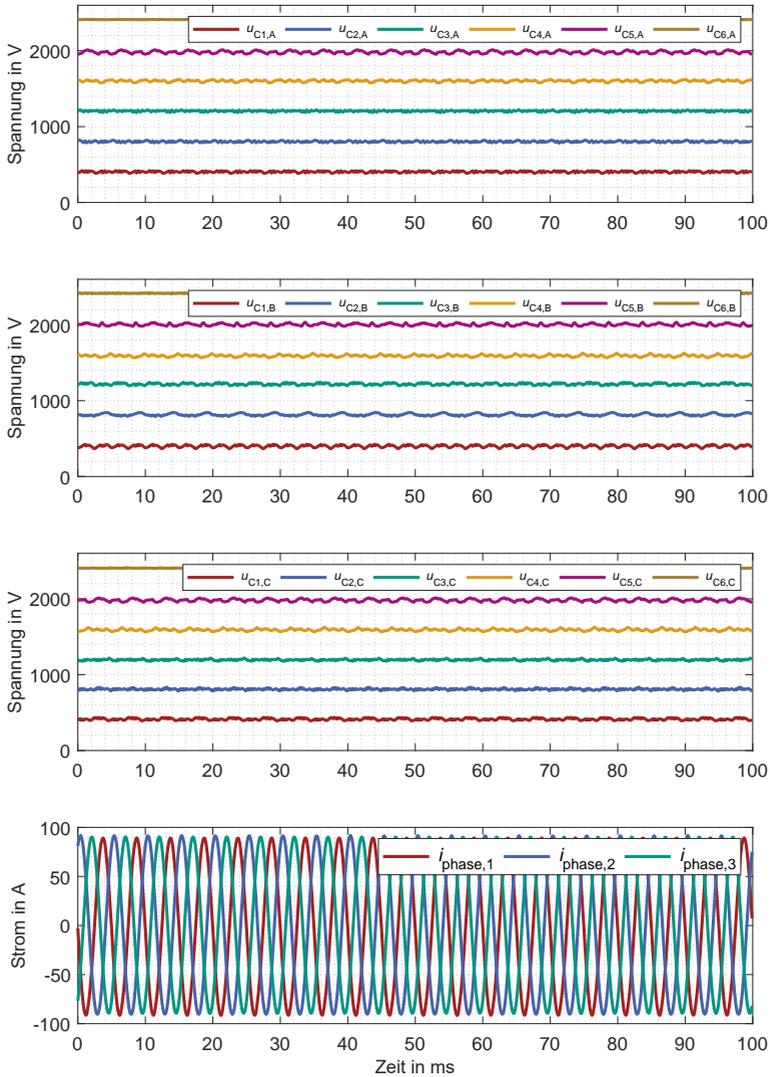


Abbildung 7.22: stationäres Verhalten: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $f_{AC} = 200 \text{ Hz}$

### 7.3.2 Dynamische Ausgangsstromveränderung

Wichtig bei Netzanwendungen für zukünftige Netze ist eine dynamische Ausgangsstromregelung. In den vorherigen Untersuchungen wurden nur stationäre Betriebspunkte bzw. konstante Sollwerte der Ausgangsstromregelung gezeigt. Für die Symmetrierungsalgorithmen ist ein Wechselstrom kein stationärer Betriebspunkt, allerdings für die Ausgangsstromregelung. Für die Validierung, dass die Ausgangsstromregelung kein Störeinfluss für den Q2LB ist, wurden dynamische Veränderungen der Sollwerte des Ausgangsstroms vorgenommen. Die Ergebnisse werden in Abb. 7.23 und Abb. 7.24 gezeigt. Dabei ist zu erkennen, dass sich die mittlere Abweichung der Kondensatorspannungen nur gemäß des größeren Ausgangsstroms erhöht. Die Zwischenkreisspannung bei den Ausgangsleistungsveränderungen sinkt zuerst und die Abweichung wird durch die Spannungsregelung des DC-Netzteils ausgeregelt. Die Verlustleistung im Messaufbau steigt signifikant durch den höheren Ausgangsstrom, was die Entladung des Zwischenkreises verursacht. Weitere Veränderungen sind in den Kondensatorspannungen nicht zu beobachten. Der Q2LB ist genauso für eine dynamische Ausgangsstromregelung verwendbar, wie es bei einem Zwei-Level-Umrichter oder Multilevel-Umrichter der Fall ist. Da der Schwerpunkt dieser Arbeit auf anderen Punkten als der Dynamik der Ausgangsstromregelung lag, wurde nicht das Maximum der Dynamik bestimmt.

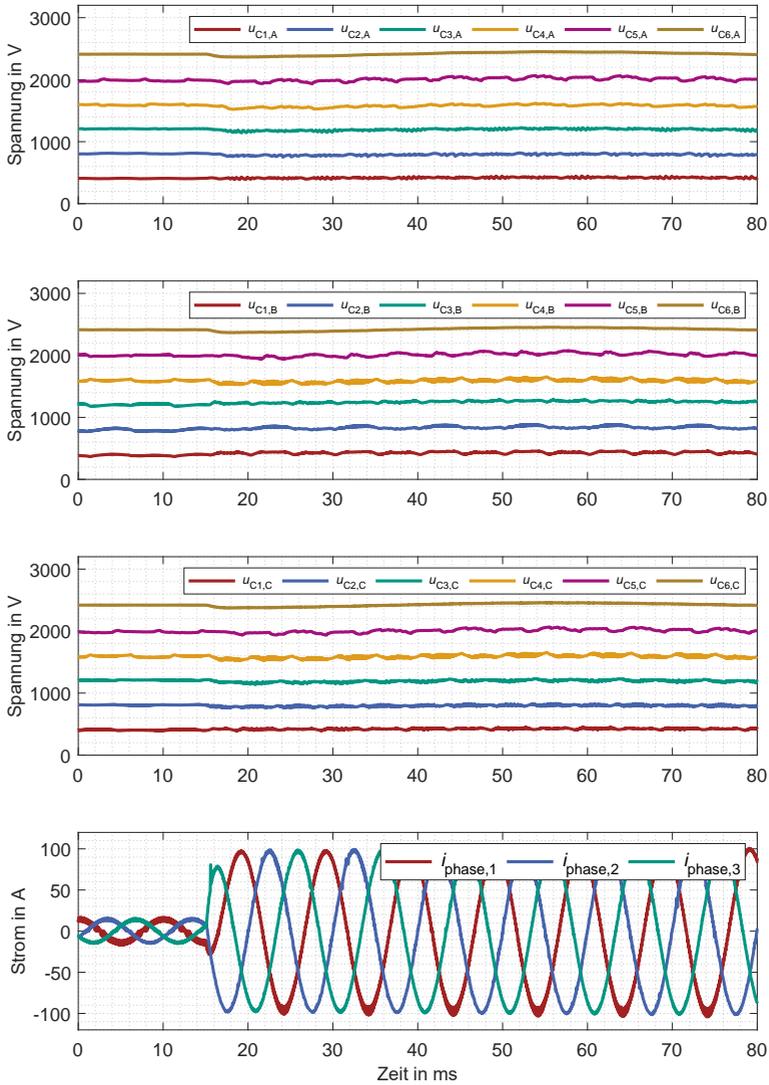


Abbildung 7.23: Ausgangsstromveränderung: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $f_{AC} = 100 \text{ Hz}$

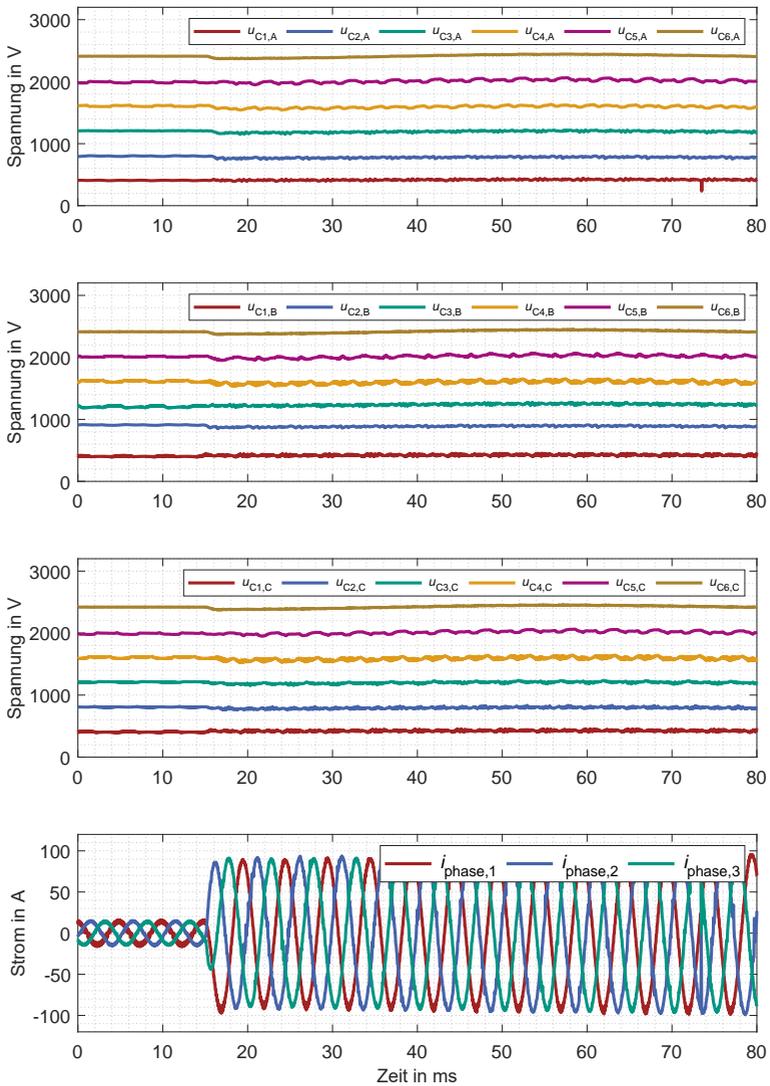


Abbildung 7.24: Ausgangsstromveränderung: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $f_{AC} = 200 \text{ Hz}$

### 7.3.3 Dynamische Zwischenkreisspannungsveränderung

Als letzter Aspekt der dynamischen Messungen wurde untersucht, wie der Symmetrierungsalgorithmus auf Veränderungen der Zwischenkreisspannung reagiert. Das Verhalten wurde zuerst bei kleiner Spannung im 5-Level-Betrieb untersucht. Da allerdings bei größeren Zwischenkreisspannungen das Verhalten wichtiger ist, wurde das Verhalten bei  $U_{zk} = 2,4 \text{ kV}$  abgebildet. Mit dem MV-Netzteil wurde eine Zwischenkreisspannungserhöhung von 200 V für die Messung vorgenommen. Die Ergebnisse sind in Abb. 7.25 und Abb. 7.26 abgebildet. Dabei ist sehr deutlich erkennbar, dass die Kondensatorspannungen dem Verlauf der Zwischenkreisspannungen folgen. Der Verlauf der Zwischenkreisspannung ergibt sich aus der Regelung der Zwischenkreisspannung des MV-Netzteils. Diese Regelung zeigt ein sehr hohes Überschwingen der Zwischenkreisspannung und erst nach mehrmaligem Pendeln wird ein stabiler Endwert erreicht. Davon wird allerdings nicht die Symmetrierung und die Ausgangsstromregelung beeinflusst, da beide in den Messungen keine Veränderung aufzeigen. Die Messungen wurden bei unterschiedlichen Ausgangsfrequenzen durchgeführt, damit deutlich wird, dass die Ausgangsfrequenz keinen Einfluss hat. Bei kleineren Ausgangsstromänderungen wurde diese Messung ebenfalls durchgeführt. Eine Änderung der Kondensatorspannung, über die vom Betrag des Ausgangstroms abhängigen Abweichungen hinaus, konnte nicht identifiziert werden. Daher wurden nur die Messergebnisse mit dem Ausgangsstrom von  $I_{\text{phase}} = 65 \text{ A}$  abgebildet.

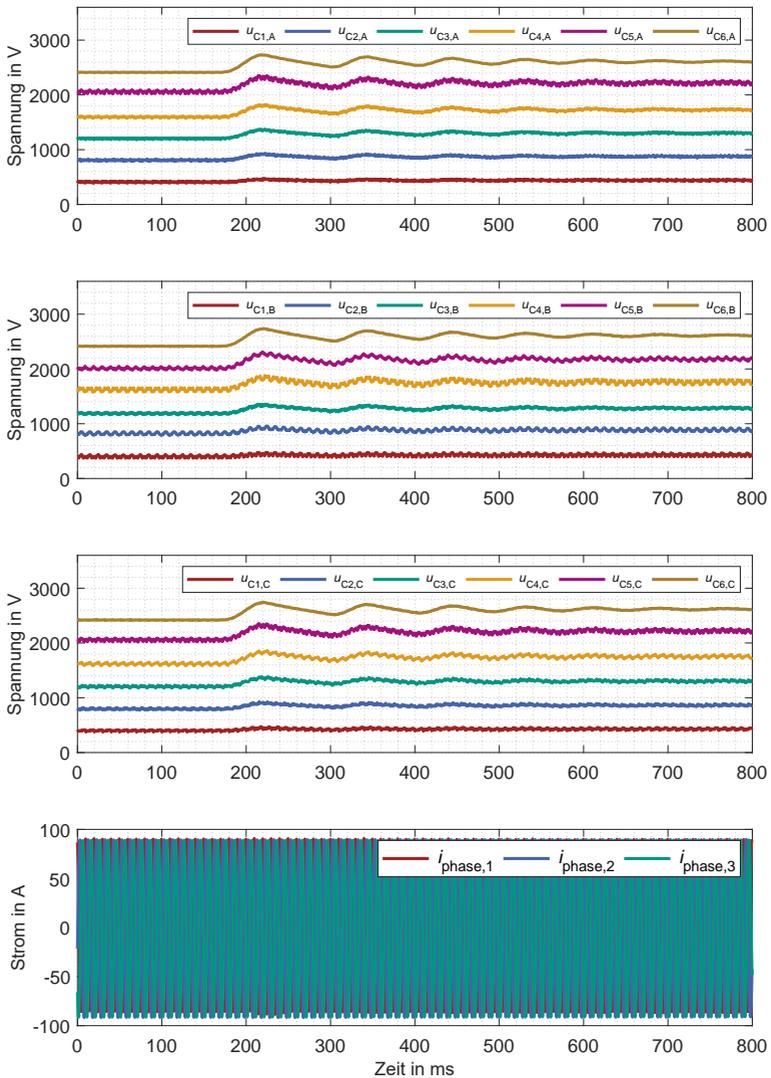


Abbildung 7.25: Zwischenkreisspannungsveränderung: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\min} = 400$  ns und  $t_{p,\max} = 800$  ns bei  $f_{AC} = 100$  Hz

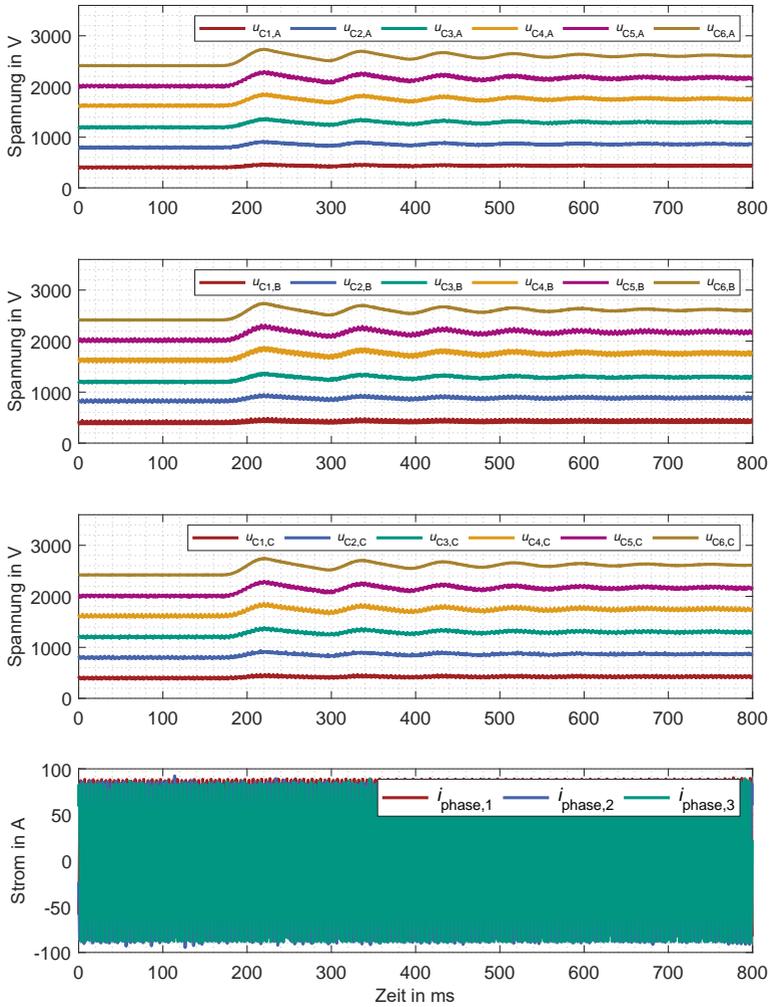


Abbildung 7.26: Zwischenkreisspannungsveränderung: Messung der dreiphasigen  $i_{\text{phase}}$  und alle 15 Kondensatorspannungen  $u_C$  des Q2LBs mit Rostock-Algorithmus mit  $t_{p,\text{min}} = 400 \text{ ns}$  und  $t_{p,\text{max}} = 800 \text{ ns}$  bei  $f_{\text{AC}} = 200 \text{ Hz}$

# Kapitel 8

## Zusammenfassung und Ausblick

### Zusammenfassung

Im Rahmen dieser Dissertation wurde die Multilevel-Topologie des Flying Capacitor Umrichters (FICs) untersucht. Zuerst wurde eine Übersicht an Multilevel-Topologien aufgeführt, damit die unterschiedlichen Funktionsweisen und Strukturen ersichtlich werden. Der bisher verwendete konventionelle Betrieb des FICs wurde erläutert, um den Unterschied zu der untersuchten Betriebsweise des Quasi-n-Level-Betriebs zu verstehen. Der Quasi-n-Level-Betrieb wurde als Betriebsweise erläutert und eine Übersicht von verschiedenen Ansätzen bei den verschiedenen Multilevel-Topologien wurde aufgeführt. Die Vorteile und Nachteile des Quasi-Zwei-Levels wurden im Vergleich zum Multilevel-Betrieb und Zwei-Level-Betrieb erläutert. Im Detail wurde ein Vergleich des Q2LBs des Modular Multilevel Converters (MMCs) mit dem Q2LB des FICs hergeleitet. Die Kernstücke der Dissertation waren die Vorstellung der Theorie des Q2LBs des FICs mit allen relevanten Aspekten. Dies beinhaltet die Regelung, die Symmetrierungsalgorithmen, die Modulation und die Auslegung der wichtigsten Bauteile. Da es mehrere Symmetrierungsalgorithmen gibt wurde eine Analyse dieser Algorithmen durchgeführt und mit Simulationsergebnissen untermauert. Weiter wurde vorgestellt, welche Möglichkeiten an Verbesserungen der bisherigen Algorithmen existieren. Ebenso wurde der Q3LB des FICs im Theorieteil betrachtet. Mit einem

dafür angepassten Symmetrierungsalgorithmus und einer Modulation sowie einer Auslegung der geänderten Bauteile wurde dieser vorgestellt. Für die Validierung der Theorie wurde ein für Mittelspannung ausgelegter Hardwareprototyp entwickelt, aufgebaut und vermessen. Das Konzept des Power Electronic Building Blocks (PEBBs) wurde verfolgt und ein PEBB mit allen notwendigen Funktionsgruppen entwickelt. Der PEBB beinhaltet die Leistungshalbleiter und Kondensatoren als Bauteile des FLCs. Weiter beinhaltet er die Funktionsgruppen der Gate-Treiber, die Kondensatorspannungsmessung, die Kühlkörpermessung und die Lüftersteuerung. Er bildet neben der elektrischen Einheit auch eine mechanische Baugruppe, welche im aufgebauten Hardwareprototyp mehrfach eingebaut wurde. Der Hardwareprototyp wurde dreiphasig in einem Schaltschrank realisiert. Im Schaltschrank wurden alle für den Betrieb notwendigen weiteren Elemente, wie der Zwischenkreis, die Ausgangstrommessung und das Signalverarbeitungssystem integriert. Die Struktur und die Abläufe der Signalverarbeitung wurden detailliert beschrieben, da diese ein wichtiger Anteil am stabilen und zuverlässigen Betrieb des Umrichtersystems darstellen.

Die Validierung des Q2LBs wurde mit unterschiedlichen Messungen mit dem Prototyp abgeschlossen. So wurde zuerst der einphasige Betrieb als Tiefsetzsteller vermessen. Danach wurde der dreiphasige 5-Level-Betrieb der Hardware mit Niederspannung mit den in der Theorie vorgestellten und verglichenen Symmetrierungsalgorithmen untersucht. Dabei wurde nachgewiesen, dass die Überspannung von unterschiedlichen Einflussfaktoren, wie den Schaltsequenzen und der Güte der Symmetrierungsalgorithmen, abhängig ist. Weiter wurde der dreiphasige 7-Level mit Niederspannung mit einem implementierten Symmetrierungsalgorithmus demonstriert. Das Prinzip des Q2LBs sollte vor allem für Mittelspannung untersucht werden, weshalb der 7-Level-Betrieb mit unterschiedlichen Zwischenkreisspannungen vermessen wurde. Die Überspannung ist nicht abhängig von der Zwischenkreisspannung und damit bleibt die geringe Überspannung auch im Mittelspannungsbetrieb erhalten. Die Dynamik der Symmetrierungsalgorithmen wurde durch Messungen von dynamischen Veränderungen des Ausgangsstroms und der Zwischenkreisspannung ebenso validiert. Somit wurde erfolgreich der erste am ETI entwickelte Mittelspannungsumrichter in Betrieb genommen. Das neuaufgebaute Prüffeld bzw. der Prüfplatz für hochdynamische Mittelspannungsumrichter ist dadurch in Betrieb gegangen.

## Ausblick

Im Rahmen dieser Dissertation wurde zum ersten Mal das Konzept mit Mittelspannung mit realer Hardware untersucht. Die Quasi-Zwei-Level-Ausgangsspannung oder die einzelnen Kondensatorspannungsverläufe wurden zum ersten Mal mit Mittelspannung validiert. Daher sollte zukünftig geprüft werden, ob die gewählte Auslegung sich auch in einem länger andauernden Betrieb bestätigen würde.

Die Symmetrierungsalgorithmen für die Kondensatorspannungen beim Q2LB können in einigen Punkten optimiert werden. Die Möglichkeiten wurden im Rahmen dieser Dissertation aufgezeigt. Bei der Optimierung sollte allerdings zuerst eine Untersuchung vorgenommen werden, was für Anforderungen genau der Umrichter bei einer definierten Anwendung erfüllen sollte. Ein Beispiel dafür wäre, wie die Schaltfrequenz des Umrichtersystems genau gewählt werden sollte. Sollte der Wirkungsgrad erhöht werden, dann wäre eine geringere Schaltfrequenz als die Verwendete möglich. Weiter wäre, um einen Ausgangsfilter zu minimieren, eine noch größere Schaltfrequenz bei dem aufgebauten Hardwareprototyp möglich. Für den Q3LB wurde die Hardware des Prototyps so weit vorbereitet. Pro Phase könnte ein Kondensator mit der notwendigen größeren Kapazität direkt eingebaut werden. Die Implementierung der Symmetrierungsalgorithmen und Anpassung der Modulation wäre noch durchzuführen. Der Q3LB wäre ein Forschungsgebiet, was zukünftig noch weiter untersucht werden könnte.

Die Messungen des Konzepts wurden an einem MV-Netzteil und einer Lastdrossel validiert. Damit wurde demonstriert, dass das Konzept des Betriebs mit dem FLC funktioniert. Bei dem Messaufbau werden nur Phänomene generiert, welche der Umrichter selbst emittiert. Als Beispiel wären die parasitären Schwingungen im Kommutierungskreis zu nennen. Ein Umrichtersystem im öffentlichen Versorgungsnetz wird von außen her von anderen Belastungen und Phänomenen zusätzlich beansprucht, im Gegensatz zu dem verwendeten Prüfplatz. Daher wäre ein weiterer nächster Schritt, dass es eine Weiterentwicklung des Umrichtersystems gibt, welche an einem Mittelspannungsnetz angeschlossen und untersucht wird.

Bei der entwickelten Hardware gibt es Bedarf an Veränderungen für eine länger angelegte Untersuchung, beispielsweise bei der Versorgung der Messplatinen. Für einen ersten entwickelten Prototyp wurden Kompromisse getroffen, damit das Konzept validiert werden konnte. Diese

Kompromisse sollten bei einem entwickelten Demonstrator für Netzanwendungen vermieden werden.

Jedenfalls hat der Quasi-n-Level viel Potential für den Einsatz in Mittelspannungsanwendungen. Dieses Potential könnte in der Zukunft für kostengünstigere und netzfreundlichere Umrichtertechnik sorgen.

# Formelsymbol und Abkürzungsverzeichnis

## Abkürzungen

AC	Wechselstrom (alternating current)
ADC	Analog Digital Converter
ANPC	Aktive Neutral Point Clamped
APOD	Alternated Phase Opposition Disposition
ARM	Advanced RISC Machines
CFIC	Cascaded-Flying-Capacitor
CHB	Cascaded H-Bridge
CMV	Gleichtaktspannung (common mode voltage)
DAB	Dual Active Bridge
DC	Gleichstrom (direct current)
ETI	Elektrotechnisches Institut
FBFIC	Full-Bridge-Flying-Capacitor
FIC	Flying Capacitor Umrichter
FPGA	Field Programmable Gate Array
GaN	Galliumnitrid
GUI	Graphical User Interface
HGÜ	Hochspannungsgleichstromübertragung
HMI	Human Maschine Interface
IGBT	Insulated-Gate Bipolar Transistor
LWL	Lichtwellenleiter
M3C	Modular Multilevel Matrix Converter
MCT	Monitoring-Control-Tool

MMC	Modular Multilevel Converter
MOS-FET	Metal Oxide Semiconductor Field-Effect Transistor
MV	Mittelspannung (medium voltage)
NPC	Neutral Point Clamped
PD	Phase Disposition
PEBB	Power Electronic Building Block
POD	Phase Opposition Disposition
PWM	Puls Width Modulation
Q2LB	Quasi-Zwei-Level-Betrieb
Q3LB	Quasi-Drei-Level-Betrieb
SCC	Series Cell Converter
SFC	Symmetric-Flying-Capacitor
Si	Silizium
SiC	Siliziumkarbid
SMC	Stacked-Multicell Converter
SoC	System on Chip
SPS	Speicherprogrammierbare Steuerung
THD	Total Harmonic Distortion
THDi	Total Harmonic Distortion des Stroms
TNPC	T-Type Neutral Point Clamped
wTHDu	weight Total Harmonic Distortion der Spannung

## Formelsymbole

### Physikalische Variablen

$C_C$	Kapazität eines Kondensators
$C_f$	Kapazität des Netzfilters
$C_{\text{mod}}$	Kapazität einer Zelle MMC
$\Delta W_{\text{zweig,max}}$	maximale Zweigenergieschwankung
$\Delta W_{\text{mod,max}}$	maximale Kondensatorspannung
$E_{\text{ON} + \text{OFF}}$	Summe der Ein- und Ausschaltverluste des Halbleiters
$E_{\text{RR}}$	Die Schaltverluste der Diode
$I_{\text{ref}}$	Stromreferenzwert der Schaltverlustwertmessung
$\hat{I}_{\text{zweig,sym}}$	periodischer Spitzenwert des Kreisstroms

---

$\hat{I}_{\text{phase}}$	periodischer Spitzenwert des Phasenausgangsstroms
$I_{\text{phase}}$	Effektivwert des Phasenausgangsstroms
$\hat{I}_{\text{Rippel,max}}$	maximaler Stromrippel des Phasenausgangsstroms
$K_i$	Exponenten für Stromabhängigkeit der Schaltverluste
$K_{V,D}$	Exponenten für Spannungsab. der Schaltverluste
$K_{V,T}$	Exponenten für Spannungsab. der Schaltverluste
$L_{f,\text{con}}$	wirksame Induktivität auf Umrichterseite
$L_{f,\text{netz}}$	wirksame Induktivität auf Netzseite
$L_f$	wirksame Induktivität des Netzfilters
$L_{\text{phase}}$	Induktivitätswert der Phase
$L_{\text{zweig}}$	Induktivitätswert eines Zweigs
$Q_C$	Ladung eines Kondensators
$r_F(T_j)$	temperaturab. Bahnwiderstand der Durchlasskennlinie
$TC_{\text{ERR}}$	Temperaturkoeffizienten der Diodenschaltverluste
$TC_{\text{ESW}}$	Temperaturkoeffizienten der Schaltverluste
$T_{\text{ref}}$	Temperaturreferenzwert der Schaltverlustwertmessung
$T_c$	Modulationsträgerperiode
$T_j$	Halbleitertemperatur
$U_{\text{CE0}}(T_j)$	temperaturab. Schwellspannung der Durchlasskennlinie
$U_{C,\text{max}}$	maximale Spannung eines Kondensators
$U_C$	Spannung eines Kondensators
$U_{F0}(T_j)$	temperaturab. Schwellspannung der Durchlasskennlinie
$U_{\text{ref}}$	Spannungsreferenzwert der Schaltverlustwertmessung
$U_{c,\text{max}}$	maximale Kondensatorspannung
$U_{c,\text{min}}$	minimale Kondensatorspannung
$U_{\text{Zeitl. Über.}}$	zeitliche Überspannungseffektivwert
$\hat{U}_{\text{Zeitl. Über.}}$	Spitzenwert zeitliche Überspannungseffektivwert
$\hat{U}_{\text{phase}}$	Spitzenwert der Phasenausgangsspannung
$U_{\text{Stoß}}$	Stoßspannung
$U_{\text{system}}$	Systemspannung des Umrichters
$C_{\text{konv}}$	Kapazität beim konv. Betrieb
$C_E$	Erdkapazität
$C_i$	i-t Kapazität im FIC
$C_{Q2L}$	Kapazität beim Q2LB
$C_{Q3L}$	Kapazität beim Q3LB
$C_{\text{snub}}$	Kapazitätswert des Snubbers

$C_{zk,min}$	mindest Kapazität des Zwischenkreises
$C_{zk}$	Kapazität des Zwischenkreises
$d_{Krie. Bas.}$	Basis Kriechisoliationsabstand
$d_{Krie. Ver.}$	verstärkter Kriechisoliationsabstand
$d_{Luft Bet.}$	Betriebs Luftisoliationsabstand
$d_{Luft Bas. Aus.}$	System Luftisoliationsabstand bei Stoßspannung
$d_{Luft Bas. Stoß}$	Basis Luftisoliationsabstand bei Stoßspannung
$d_{Luft Ver.}$	verstärkter Luftisoliationsabstand
$d_{Luft Bas.}$	Luftisoliationsabstand
$\Delta U_{C,max}$	maximale Kondensatorspannungsabweichung
$E_v$	Verlustenergie eines Schaltvorgangs
$f_{AC}$	Ausgangsfrequenz
$f_c$	Modulationsfrequenz
$f_g$	Grenzfrequenz
$f_{ref}$	Referenzfrequenz
$f_s$	Schaltfrequenz der Leistungshalbleiter
$I_{C,wech.,max}$	maximale Wechselstrombelastung des Kondensators
$I_{C,wechsel}$	Wechselstrombelastung des Kondensators
$i_d$	Wirkstromanteil des Phasenausgangsstroms
$i_{C,0}$	Initialstrom durch einen Kondensator
$i_{C,\infty}$	Endwert des Stroms durch einen Kondensator
$D_{C,i}$	Index der Flussrichtung von Kondensator i
$i_{C,x}$	Momentanstrom durch den x-ten Kondensator
$i_C$	Momentanstrom durch einen Kondensator
$i_{M1}$	Modulationsperiodenmittelwert des Phasenausgangsstroms der Periode 1
$i_{N2}$	negativer Phasenausgangsstrompeak der Periode 2
$i_{P1}$	positiver Phasenausgangsstrompeak der Periode 1
$i_{P2}$	positiver Phasenausgangsstrompeak der Periode 2
$\hat{i}_{phase}$	maximaler momentaner Phasenausgangsstrom
$i_{phase}$	momentaner Phasenausgangsstrom
$i_q$	Blindstromanteil des Phasenausgangsstroms
$i_{p,y}$	Zweigstrom
$P_{AC}$	Ausgangsleistung des Umrichters
$\bar{p}_C$	mittlere Leistung eines Kondensators
$p_C$	momentane Leistung eines Kondensators
$P_{V,Con,D}(T_j)$	temperaturabhängige Durchlassverlustleistung an einer Diode

---

$P_{v,Con,T}(T_j)$	temperaturabhängige Durchlassverlustleistung an einem Transistor
$P_{v,Con}$	Durchlassverlustleistung an einem Halbleiter
$P_{v,PEBB}$	Verlustleistung eines PEBBs
$P_{v,Sw,D}(T_j)$	temperaturabhängige Schaltverlustleistung an einer Diode
$P_{v,Sw,T}(T_j)$	temperaturabhängige Schaltverlustleistung an einem Transistor
$P_{v,Sw}$	Schaltverlustleistung an einem Halbleiter
$p_v(t)$	zeitlicher Verlauf der Verlustleistung
$P_v$	Verlustleistung
$p_{zell,x,y}$	Leistung einer Zelle
$r_{CE}(T_j)$	temperaturab. Bahnwiderstand der Durchlasskennlinie
$R_{snub}$	Widerstandswert des Snubbers
$t_{cc}$	Leitdauer eines Kondensators
$t_c$	Zeit der Umschaltung der Q2LB-Ausgangsspannung
$t_{lock}$	Verriegelungszeit
$T_m$	Zeit einer Modulationsperiode
$t_{p, fest}$	feste Zeit einer Multilevel-Spannungsstufe
$t_{pi}$	Zeit der i-ten Multilevel-Spannungsstufe
$t_{p,max}$	maximale Zeit einer Multilevel-Spannungsstufe
$t_{p,min}$	minimale Zeit einer Multilevel-Spannungsstufe
$t_p$	Zeit einer Multilevel-Spannungsstufe
$t_s$	Schaltdauer eines Halbleiters
$t_T$	Verzögerungszeit
$u_L$	Spannung über der Induktivität
$U_{Netz}$	Spannung des AC-Netzes
$U_A$	DC-Ausgangsspannung
$u_{c p,x,y}$	Kondensatorspannung einer Zelle
$U_{C,nom,i}$	nominale Spannung an einem Kondensator
$U_E$	DC-Eingangsspannung
$U_{kom}$	Kommutierungsspannung an einem Halbleiter
$u_{C,0}$	Initialspannung an einem Kondensator
$u_{C,i}$	Momentanspannung am i-ten Kondensator
$u_{C,kor}$	korrigierte momentane Spannung an einem Kondensator
$u_{C,mess}$	gemessene momentane Spannung an einem Kondensator
$u_C$	Momentanspannung an einem Kondensator
$u_{LL}$	Außenleiterspannung-Ausgangsspannung

$u_{\text{Netz}}$	Netzphasenspannung
$U_{\text{PEBB}}$	Kommutierungsspannung innerhalb eines PEBBs
$u_{\text{phase}}$	Phasenausgangsspannung
$U_{\text{zk,rippel,max}}$	maximaler Spannungshub des DC-Zwischenkreises
$U_{\text{zk,rippel}}$	Spannungshub des DC-Zwischenkreises
$U_{\text{zk}}$	Spannung des DC-Zwischenkreises
$W_{\text{C,con}}$	Energie der Kapazitäten bei konventionellem Betrieb
$W_{\text{C}}$	Energie der Kapazitäten
$W_{\text{C,q2b}}$	Energie der Kapazitäten bei Q2LB

### Mathematische Ausdrücke

$K_k$	Kosten Knoten K
-------	-----------------

### Weitere Variablen

$M_{\text{ac}}$	Zellen für AC
$M_{\text{dc}}$	Zellen für DC
$M_{\text{zweig}}$	Zellen pro Zweig
$N_{\text{Bit,min}}$	mindestens notwendige Bitanzahl
$N$	Stufenanzahl der Phasenausgangsspannung
$SR_{\text{ADC}}$	Sample Rate ADC
$\cos(\phi)$	Leistungsfaktor
$d_1$	Aussteuerungsgrad Phase 1
$d_2$	Aussteuerungsgrad Phase 2
$d_3$	Aussteuerungsgrad Phase 3
$d_{\text{max}}$	maximaler Aussteuerungsgrad
$d_{x,y}$	Aussteuerungsgrad Phase x und PEBB y
$d_x$	Aussteuerungsgrad Phase x
$G_{\text{uc}}$	Gewichtung von Spannungsabweichungen
$m$	Modulationsindex
$n$	Stufenanzahl Quasi-n-Level-Betrieb
$p_n$	Schaltfolgeelement
$x$	Index für Phase x
$y$	Index für PEBB y

# Abbildungsverzeichnis

2.1	Eine Übersicht über die verschiedenen Multilevel-Topologien	11
2.2	Neutral Point Clamped (NPC) mit MOSFETs nach [11] in dreiphasiger Ausführung	13
2.3	einphasiger 5-Level-Flying Capacitor Umrichter (FIC) nach [15]	15
2.4	einphasiger 5-Level-Stacked-Multicell Converter (SMC) nach [23]	17
2.5	Netzkupplung mit CHB mit DAB DC/DC-Wandler als bidirektionale Einspeisung der Zellen	19
2.6	5-Level-Series Cell Converter aus [28]	21
2.7	MMC mit sechs Zweigen aus [29]	22
2.8	M3C mit neun Zweigen aus [38]	25
2.9	Simulationsergebnisse eines dreiphasigen 5-Level-FICs mit Ausgangsspannung, Ausgangsstrom und den neun Kondensatorspannungsverläufen	28
2.10	Schaltbild mit Stromflusspfad bei positivem Ausgangsstrom für den Schaltzustand <i>HLLL</i>	29
2.11	Schaltbild mit Stromflusspfad bei positivem Ausgangsstrom für den Schaltzustand <i>LHLL</i>	29
2.12	Schaltdiagramm eines 5-Level-FICs mit allen möglichen Schaltfolgen der verschiedenen Schaltzustände der jeweiligen Spannungslevels	31
2.13	Struktur der Trägersignale bei der APOD Modulation	35
2.14	simulierter Kondensatorspannungsverlauf einer Phase eines 5-Level-FICs mit $f_c = 3 \text{ kHz}$ bei APOD-Modulation	36
2.15	Frequenzspektrum der Ausgangsströme bei $f_c = 3 \text{ kHz}$ bei APOD-Modulation	36

3.1	Vergleich einer idealen Ausgangsspannung eines Zwei-Level-Umrichters mit der eines Multilevel-Umrichters im konventionellen und Q2LB Betrieb . . . . .	41
3.2	Struktur eines dreiphasigen Sinusfilters mit LCL-Struktur	44
3.3	Prinzip der Modulation der Ausgangsspannung beim Q2LB des MMCs . . . . .	52
3.4	Energiemenge der im Umrichter integrierten Kondensatoren in Abhängigkeit der Schaltfrequenz der jeweiligen Halbleiter . . . . .	57
4.1	Struktur des FICs . . . . .	62
4.2	Struktur der Stromregelung eines einphasigen FICs bei Q2LB	63
4.3	Struktur der Stromregelung mit Modulation eines einphasigen 5-Level FICs bei Q2LB . . . . .	64
4.4	Modulationsprinzip eines einphasigen 5-Level FICs bei Q2LB	66
4.5	Schaltzustandsdiagramm eines einphasigen 5-Level FICs .	69
4.6	Struktur des Symmetrierungsalgorithmus für die Kondensatorspannungen nach [E1] . . . . .	71
4.7	Struktur des Symmetrierungsalgorithmus für die Kondensatorspannungen nach [54] . . . . .	74
4.8	Zustandsautomaten für Bestimmung der $t_{pi}$ zur Symmetrierung der Kondensatorspannungen nach [54] . . . . .	75
4.9	Schaltzustandsdiagramm eines einphasigen 5-Level FICs mit ausgewählter Schaltfolge . . . . .	76
4.10	Simulationsergebnisse des Symmetrierungsalgorithmus mit variabler Schaltfolge und festem $t_p$ (ETI-Algorithmus) . .	79
4.11	Simulationsergebnisse des Symmetrierungsalgorithmus mit fester Schaltfolge und variablem $t_p$ (Rostock-Algorithmus)	80
4.12	Frequenzspektrum der simulierten Kondensatorspannungen des Symmetrierungsalgorithmus mit variabler Schaltfolge und festem $t_p$ (ETI-Algorithmus) . . . . .	81
4.13	Frequenzspektrum der simulierten Kondensatorspannungen des Symmetrierungsalgorithmus mit fester Schaltfolge und variablem $t_p$ (Rostock-Algorithmus) . . . . .	82
4.14	Skizze des Stromrippels bei einphasigem Betrieb an Wechselspannung . . . . .	84
4.15	Schaltbild des FICs bei Vorladung der DC-Seite mit Netzteil	86
4.16	Kondensatorspannungsverlauf eines 5-Level FICs bei Vorladung der DC-Seite mit Netzteil . . . . .	87

4.17	Modulationsprinzip eines einphasigen 5-Level FICs bei Q3LB	94
4.18	Struktur des Symmetrierungsalgorithmus für die Kondensatorsspannungen bei Q3LB . . . . .	94
4.19	Schaltzustandsdiagramm eines einphasigen 5-Level FICs beim Q3LB . . . . .	96
4.20	Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei $i_{\text{phase}} = 25 \text{ A}$ . . . . .	97
4.21	Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei $\hat{i}_{\text{phase}} = 80 \text{ A}$ . . . . .	99
4.22	Simulationsergebnisse des Symmetrierungsalgorithmus für den Q3LB bei $i_{\text{phase}} = 80 \text{ A}$ . . . . .	101
5.1	Bild des realisierten PEBBs . . . . .	104
5.2	Strukturbild des Konzepts des PEBBs . . . . .	105
5.3	62mm Modul [D3] . . . . .	106
5.4	Spannungsfestigkeit und Platinaufbau . . . . .	114
5.5	Simulierte Stromverteilung der Leistungsplatine . . . . .	114
5.6	Simulierter Temperaturverlauf der Leistungsplatine . . . . .	116
5.7	Gemessener Temperaturverlauf der Leistungsplatine . . . . .	118
5.8	Bild der Gate-Treiber Platine . . . . .	120
5.9	Schaltbild des Gate-Treibers . . . . .	120
5.10	Schaltplan eines ohmsch-kapazitiven Spannungsteilers mit Erdkapazitäten. . . . .	123
5.11	Bild der Spannungsmessplatine . . . . .	125
5.12	Bild der Temperaturmessplatine . . . . .	126
5.13	Bild der Lüftersteuerungsplatine . . . . .	127
5.14	Messung der Spannungen an den Halbleitern einer Kommutierungszelle bei taktendem Betrieb . . . . .	128
5.15	Schaltbild der RC-Snubber an den eingesetzten Halbbrückenmodulen . . . . .	129
5.16	Schaltbild des dreiphasigen Aufbaus des FICs . . . . .	133
5.17	Bild des Schaltschranks mit drei Phasen und Signalverarbeitungssystem . . . . .	134
5.18	Bild des zentralen Zwischenkreises . . . . .	137
5.19	Bild einer Phase mit Ausgangstrommessung . . . . .	138
5.20	Bild des ETI-SoC-Signalverarbeitungssystems . . . . .	139
5.21	Bilder der Komponenten des ETI-SoC-Systems . . . . .	140
5.22	Strukturbild der Signalschnittstellen . . . . .	142

5.23	Strukturbild der implementierten Signalverarbeitungsstruktur . . . . .	144
5.24	Ablauf der Interrupt basierten Softwareimplementierung .	146
5.25	Ablauf der Totzeitkompensation der Spannungsmessung .	147
5.26	Struktur der implementierten Ausgangsstromregelung für den Testbetrieb . . . . .	150
6.1	Bild des Prüfplatzes für hochdynamische Mittelspannungsumrichter . . . . .	152
6.2	Raumplan mit Anordnung der Komponenten im Prüffeld .	154
6.3	Strukturbild des Konzepts des Mittelspannungsprüfplatzes	155
6.4	Komponenten des Prüffelds . . . . .	157
7.1	Struktur des Messaufbaus für den einphasigen Betrieb als Tiefsetzsteller . . . . .	160
7.2	$u_{\text{phase}}$ und $i_{\text{phase}}$ des Q2LBs mit ETI-Algorithmus bei $t_{\text{p,fest}} = 400 \text{ ns}$ und $G_{\text{uc}} = 1$ . . . . .	162
7.3	$u_{\text{phase}}$ und $i_{\text{phase}}$ des Q2LBs mit Rostock-Algorithmus bei $t_{\text{p,min}} = 300 \text{ ns}$ und $t_{\text{p,max}} = 800 \text{ ns}$ . . . . .	163
7.4	Kondensatorspannungsverläufe bei unterschiedlichen Betriebspunkten und Symmetrierungsalgorithmen . . . . .	165
7.5	Struktur des Messaufbaus für den dreiphasigen Betrieb an der dreiphasigen Lastdrossel . . . . .	168
7.6	$u_{\text{LL}}$ , $i_{\text{phase}}$ und $u_{\text{C}}$ des Q2LBs mit $I_{\text{phase}} = 18 \text{ A}$ bei $t_{\text{p,min}} = 400 \text{ ns}$ und $t_{\text{p,max}} = 800 \text{ ns}$ und $t_{\text{p,fest}} = 400 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - Außenleiterspannungen und Ausgangsströme (c),(d) - Außenleiterspannungen und Ausgangsströme (e),(f) - Kondensatorspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom . . . . .	170
7.7	Spektren von $u_{\text{LL}}$ , $i_{\text{phase}}$ und $u_{\text{C}}$ des Q2LBs mit $I_{\text{phase}} = 18 \text{ A}$ bei $t_{\text{p,min}} = 400 \text{ ns}$ , $t_{\text{p,max}} = 800 \text{ ns}$ , $t_{\text{p,fest}} = 400 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - dreiphasige Außenleiterspannung (c),(d) - dreiphasige Ausgangsströme (e),(f) - Kondensatorspannungsverläufe . . . . .	171

7.8	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit $I_{\text{phase}} = 42 \text{ A}$ bei $t_{p,\text{min}} = 400 \text{ ns}$ und $t_{p,\text{max}} = 800 \text{ ns}$ und $t_{p,\text{fest}} = 400 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - Außenleiterspannungen und Ausgangsströme (c),(d) - Außenleiterspannungen und Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom . . . . .	172
7.9	Spektren von $u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs $I_{\text{phase}} = 42 \text{ A}$ bei $t_{p,\text{min}} = 400 \text{ ns}$ , $t_{p,\text{max}} = 800 \text{ ns}$ , $t_{p,\text{fest}} = 400 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - dreiphasige Außenleiterspannung (c),(d) - dreiphasige Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe . . . . .	173
7.10	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit $I_{\text{phase}} = 18 \text{ A}$ bei $t_{p,\text{min}} = 550 \text{ ns}$ und $t_{p,\text{max}} = 1 \mu\text{s}$ und $t_{p,\text{fest}} = 600 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - Außenleiterspannungen und Ausgangsströme (c),(d) - Außenleiterspannungen und Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom . . . . .	174
7.11	Spektren von $u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit $I_{\text{phase}} = 18 \text{ A}$ bei $t_{p,\text{min}} = 550 \text{ ns}$ , $t_{p,\text{max}} = 1 \mu\text{s}$ , $t_{p,\text{fest}} = 600 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - dreiphasige Außenleiterspannung (c),(d) - dreiphasige Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe . . . . .	175
7.12	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit $I_{\text{phase}} = 42 \text{ A}$ bei $t_{p,\text{min}} = 550 \text{ ns}$ und $t_{p,\text{max}} = 1 \mu\text{s}$ und $t_{p,\text{fest}} = 600 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - Außenleiterspannungen und Ausgangsströme (c),(d) - Außenleiterspannungen und Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe mit zugehörigem einphasigen Ausgangsstrom . . . . .	176
7.13	Spektren von $u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs $I_{\text{phase}} = 42 \text{ A}$ bei $t_{p,\text{min}} = 550 \text{ ns}$ , $t_{p,\text{max}} = 1 \mu\text{s}$ , $t_{p,\text{fest}} = 600 \text{ ns}$ mit $G_{\text{uc}} = \frac{1}{3}$ (a),(b) - dreiphasige Außenleiterspannung (c),(d) - dreiphasige Ausgangsströme (e),(f) - Kondensatorsspannungsverläufe . . . . .	177
7.14	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400 \text{ ns}$ und $t_{p,\text{max}} = 800 \text{ ns}$ bei $I_{\text{phase}} = 30 \text{ A}$ .	182
7.15	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400 \text{ ns}$ und $t_{p,\text{max}} = 800 \text{ ns}$ bei $I_{\text{phase}} = 65 \text{ A}$ .	183
7.16	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400 \text{ ns}$ und $t_{p,\text{max}} = 800 \text{ ns}$ bei $U_{\text{zk}} = 1800 \text{ V}$ .	186

7.17	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $U_{\text{zk}} = 2400$ V .	187
7.18	$u_{LL}$ , $i_{\text{phase}}$ und Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $U_{\text{zk}} = 2900$ V . . . . .	188
7.19	$u_{\text{phase}}$ , $i_{\text{phase}}$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns . . . . .	189
7.20	$u_{LL}$ , $i_{\text{phase}}$ und $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns . . . . .	192
7.21	stationäres Verhalten: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 100$ Hz . . . . .	195
7.22	stationäres Verhalten: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 200$ Hz . . . . .	196
7.23	Ausgangsstromveränderung: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 100$ Hz . . . . .	198
7.24	Ausgangsstromveränderung: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 200$ Hz . . . . .	199
7.25	Zwischenkreisspannungsveränderung: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 100$ Hz . . . . .	201
7.26	Zwischenkreisspannungsveränderung: Messung der dreiphasigen $i_{\text{phase}}$ und alle 15 Kondensatorsspannungen $u_C$ des Q2LBs mit Rostock-Algorithmus mit $t_{p,\text{min}} = 400$ ns und $t_{p,\text{max}} = 800$ ns bei $f_{AC} = 200$ Hz . . . . .	202

# Tabellenverzeichnis

3.1	Übersicht über Vorteile und Nachteile der unterschiedlichen Betriebsarten . . . . .	43
3.2	Übersicht über verwendete Parameter des Vergleichs . . . . .	56
4.1	Übersicht über Parameter der Simulation für den Vergleich der Symmetrierungsalgorithmen des Q2LBs . . . . .	78
4.2	Übersicht über Parameter für die Verlustberechnung aus Datenblättern . . . . .	89
4.3	Übersicht über Parameter der Simulation für den Vergleich der Symmetrierungsalgorithmen des Q3LBs . . . . .	98
5.1	Übersicht über Rahmenbedingungen für Verlustberechnung	108
5.2	Übersicht der gewählten Folienkondensatoren . . . . .	109
5.3	Maßgebliche Spannungsklassen im PEBB . . . . .	110
5.4	Ergebnisse der Isolationskoordination . . . . .	113
5.5	Übersicht über Parameter für den Spannungsteiler . . . . .	124
5.6	Übersicht über Parameter der Auslegung der Kapazität des Zwischenkreises . . . . .	136
7.1	Übersicht über Oberschwingungsanteile der verschiedenen Messungen . . . . .	178
7.2	Übersicht über Kondensatorspannungsabweichungen der verschiedenen Messungen bei $I_{\text{phase}} = 18 \text{ A}$ und $I_{\text{phase}} = 42 \text{ A}$	180
7.3	Übersicht über maximales $du/dt$ mit dem Rostock-Algorithmus bei den Mittelspannungsmessungen . . . . .	190
7.4	Übersicht über Spannungsabweichungen mit dem Rostock-Algorithmus bei Mittelspannung mit $I_{\text{phase}} = 42 \text{ A}$ . . . . .	191



# Literaturverzeichnis

## Eigene Publikationen

- [E1] S. Mersche, D. Bernet and M. Hiller, „Quasi-Two-Level Flying-Capacitor-Converter for Medium Voltage Grid Applications,“ *ECCE - Baltimore 2019*, 2019.
- [E2] S. Mersche, R. Schreier, P. Himmelmann and M. Hiller, „Medium Voltage Power Electronic Building Block for Quasi-two-level Operation of a Flying Capacitor Converter,“ *EPE'21 ECCE Europe*, 2021.
- [E3] S. Mersche, M. Bayer, K. Rickert and M. Hiller, „Analysis of balancing algorithms for Quasi-Two/Three-Level Single Phase Operation of a Flying Capacitor Converter,“ *EPE'22 ECCE Europe*, 2022.
- [E4] S. Mersche, C. Laeske and M. Hiller, „Hardware Prototype for the Quasi-Two-Level Operation of a Three-phase Flying Capacitor for Medium Voltage Applications,“ *IECON 2022 the 48th Annual Conference of the IEEE Industrial Electronics Society (IES)*, 2022.
- [E5] S. Mersche, N. Katzenburg, P. Kiehnle, B. Schmitz-Rode, D. Schulz and M. Hiller, „Comparison of Quasi-Two-Level Operation of a Flying Capacitor Converter with Quasi-Two-Level Operation of a Modular Multilevel Converter,“ *IEEE SPEC 2022 05-08th December 2022, Fiji*, 2022.
- [E6] S. Mersche, R. Schwendemann and M. Hiller, „Validation of the Quasi-Two-Level Operation for a Flying Capacitor Converter in Medium-Voltage Applications,“ *Energies*, Jg. 16, Nr. 6, S. 24, 2023, ISSN: 1996-1073.

- [E7] D. Bräckle, S. Mersche, M. Schnarrenberger, P.Himmelman and M. Hiller, „Modular Multilevel Converters as active filters to mitigate low frequency current harmonics in converter fed grid applications,“ *PCIM Europe 2018, 5 – 7 June 2018, Nuremberg, Germany*, 2018.
- [E8] D. Braeckle, P. Himmelman, S. Mersche, L. Stefanski and M. Hiller, „Highly Dynamic AC Current Control for Modular Multilevel Converters,“ *EPE'21 ECCE Europe*, 2021.
- [E9] B. Schmitz-Rode, L. Stefanski, R. Schwendemann, S. Decker, S. Mersche, P. Kiehle, P. Himmelman, A. Liske and M. Hiller, „A modular signal processing platform for grid and motor control, HIL and PHIL applications,“ *IPEC-Himeji 2022- ECCE Asia*, 2022.
- [E10] S.Lengsfeld, S. Sprunck, S.R. Frank, M. Jung, S. Mersche, B. Ponick and M. Hiller, „An Approach to the Design and the Interactions of a FullySuperconducting Synchronous Generator And its PowerConverter for WECS,“ *Energies*, Jg. 15, Nr. 10, 2022, ISSN: 1996-1073.

## Betreute Studentische Arbeiten

- [S1] A. Heinkele, „Untersuchung des Flying Capacitor Umrichters für Netzanwendungen in der Mittelspannungsebene,“ *Bachelorarbeit*, 2019.
- [S2] R. Schreier, „Design und Inbetriebnahme einer Leistungszelle eines Flying Capacitor Umrichters für Mittelspannungsanwendungen,“ *Masterarbeit*, 2020.
- [S3] K. Rickert, „Aufbau und Regelung eines einphasigen Flying Capacitor Umrichters für Mittelspannungsanwendungen,“ *Masterarbeit*, 2020.
- [S4] M. Bayer, „Untersuchung und Optimierungen der Betriebsweise des einphasigen Flying Capacitor Umrichters für Mittelspannungsanwendungen,“ *Masterarbeit*, 2021.
- [S5] C. Laeske, „Untersuchung und Optimierungen der Betriebsweise des dreiphasigen Flying Capacitor Umrichters für Mittelspannungsanwendungen,“ *Masterarbeit*, 2022.
- [S6] J. Schwarzmüller, „Design einer Netzkupplungseinheit für ein Inselnetz,“ *Bachelorarbeit*, 2018.
- [S7] F. Zindorf, „Hochdynamische Stromregelung eines Modularen Multilevel Umrichters,“ *Masterarbeit*, 2019.
- [S8] C. Laeske, „Untersuchung von Netzkupplungsstrategien,“ *Bachelorarbeit*, 2020.
- [S9] H. WU, „Development and Analysis of a New Control Concept for an AFE with SiC MOSFETs,“ *Masterarbeit*, 2020.
- [S10] C. Bischoff, „Entwicklung und Untersuchung eines netzbildenden Umrichterbetriebs mit zugehörigen Stabilitätsbetrachtungen in einem leistungselektronischen Inselnetz,“ *Masterarbeit*, 2022.
- [S11] X. Li, „Development of a LabVIEW Hardware Class for an Real-Time Data Acquisition,“ *Masterarbeit*, 2018.
- [S12] D. Westerheide, „Weiterentwicklung des ETI-Monitorprogramms zur Integration von Leistungsmessgeräten für den Prüfstandsbetrieb,“ *Bachelorarbeit*, 2019.

- [S13] S. Okumu, „Erweiterung des ETI-Monitorprogramm zur einheitlichen Ansteuerung von Umrichtersystemen und einer überlagerten Auswertung für den Betrieb und die Netzführung eines Microgrids,“ *Bachelorarbeit*, 2021.
- [S14] P. Rimmele, „Entwurf, Aufbau und Inbetriebnahme eines leistungsverzweigten Antriebssystems für einen Demonstrator,“ *Bachelorarbeit*, 2018.
- [S15] E. Bulovas, „Aufbau eines Laborversuchs zur Vermessung einer Asynchronmaschine,“ *Bachelorarbeit*, 2018.

---

## References

- [1] Statistisches Bundesamt (Destatis), „Bruttostromerzeugung in Deutschland für 2019 - 2021,“ Jg. Stand 11. Januar 2022, 2022.
- [2] Statistisches Bundesamt (Destatis), „Produktion von Elektroautos 2021 um 86 Prozent gegenüber Vorjahr gestiegen,“ *Pressemitteilung Nr. N 030 vom 19. Mai 2022*, 2022.
- [3] M. Wietschel et al. Fraunhofer-Institut für System- und Innovationsforschung ISI Karlsruhe - DVGW-Forschungsstelle am Engler-Bunte-Institut des Karlsruher-Instituts für Technologie (KIT), „Abschlussbericht Integration erneuerbarer Energien durch Sektorkopplung: Analyse zu technischen Sektorkopplungsoptionen,“ Jg. Im Auftrag des Umweltbundesamtes, 2019.
- [4] BUNDESMINISTERIUM FÜR WIRTSCHAFT UND KLIMASCHUTZ, „Unsere Energiewende: sicher, sauber, bezahlbar,“ 2022.
- [5] M. K. Das, C. Capell, D.E. Grider, S. Leslie, J. Ostop, R. Raju, M. Schutten, J. Nasadoski and A.Hefner, „10 kV, 120 A SiC half H-bridge power MOSFET modules suitable for high frequency, medium voltage applications,“ in *2011 IEEE Energy Conversion Congress and Exposition*, 2011, S. 2689–2692.
- [6] A. Consoli, S. Musumeci, G. Oriti and A. Testa, „Active voltage balancement of series connected IGBTs,“ in *IAS '95. Conference Record of the 1995 IEEE Industry Applications Conference Thirtieth IAS Annual Meeting*, Bd. 3, 1995, 2752–2758 vol.3.
- [7] K. Hou, Y. Zheng, X. Wang, W. LI, A. He and Y. Jiang, „Practical Research on VSC Prototype Based on IGBTs Serial Connected Technology,“ *IEEE Transactions on Power Electronics*, Jg. 34, Nr. 1, S. 495–502, 2019.
- [8] J. Kim, D. Yoon and Y. Cho, „Active Gate Control method for Voltage Balancing of Series-Connected SiC MOSFETs,“ in *2019 IEEE 4th International Future Energy Electronics Conference (IFEEC)*, 2019, S. 1–5.
- [9] C. Li, S. Chen, H. Luo, C. Li, W. Li and X. He, „A Modified RC Snubber With Coupled Inductor for Active Voltage Balancing of Series-Connected SiC MOSFETs,“ *IEEE Transactions on Power Electronics*, Jg. 36, Nr. 10, S. 11 208–11 220, 2021.

- [10] K. Eriksson, „HVDC Light™ and development of Voltage Source Converters,“ in *ABB Utilities*, 2003.
- [11] A. Nabae, I. Takahashi, H. Akagi, „Electric Power Converter,“ *IEEE Trans. Ind. Appl.* 1981, Nr. 1A-17, S. 518–522, 1981.
- [12] D. Krug, „Vergleichende Untersuchungen von Mehrpunkt-Schaltungstopologien mit zentralem Gleichspannungszwischenkreis für Mittelspannungsanwendungen,“ *Dissertation*, 2016.
- [13] F. Stamer, F. Yüce, M. Singer and M. Hiller, „Investigation of Different Balancing Methods for Modular 3-level T-type Voltage Source Converters with Distributed DC-link Capacitors,“ in *IECON 2018 - 44th Annual Conference of the IEEE Industrial Electronics Society*, 2018, S. 1279–1284.
- [14] P. K. S. T. Bruckner und S. Bernet, „The active NPC converter for medium-voltage applications,“ in *Fourtieth IAS Annual Meeting. Conference Record of the 2005 Industry Applications Conference, 2005.*, Bd. 1, 2005, 84–91 Vol. 1.
- [15] T. Meynard and H. Foch, „Multilevel choppers for high voltage applications,“ *EPE Journal*, Jg. 2, Nr. 2, S. 45–50, 1992.
- [16] J. Ebrahimi and H. Karshenas, „A New Modulation Scheme for a Four-Level Single Flying Capacitor Converter,“ *IEEE Transactions on Industrial Electronics*, Jg. 68, Nr. 3, S. 1860–1870, 2021.
- [17] G. Clos, L. Schindele, T. Franke and S. Gartner, „Simple direct capacitor voltage balancing of a flying capacitor converter,“ in *2005 European Conference on Power Electronics and Applications*, 2005, 6 pp.–P.6.
- [18] M. Vivert, M. Cousineau, P. Ladoux and J. Fabre, „Decentralized Controller for the Cell-Voltage Balancing of a Multilevel Flying Cap Converter,“ in *PCIM Europe 2019; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2019, S. 1–8.
- [19] Y. Hein, S. Gierschner, D. Hammes, F. Kayser, H.G. Eckel and D. Krug, „Experimental Validation of Five-Level Cascaded Flying-Capacitor Converter for Machine-side Operation,“ in *2019 21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)*, 2019, P.1–P.9.

- 
- [20] R. M. B. Moritz and A. L. Batschauer, „Capacitor voltage balancing in a 5-L full-bridge flying capacitor inverter,“ in *2017 Brazilian Power Electronics Conference (COBEP)*, 2017, S. 1–6.
- [21] M. Humayun, M. M. Khan, Z. Weidong, J. Huawei and M. Ullah, „Modeling of five-level symmetric flying capacitor multilevel inverter for STATCOM application,“ in *2017 13th International Conference on Emerging Technologies (ICET)*, 2017, S. 1–8.
- [22] M. Humayun, M. M. Khan, Z. Weidong, J. Huawei and M. Ullah, „Cascaded symmetric flying capacitor multilevel inverter for statcom application,“ in *IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society*, 2017, S. 946–951.
- [23] G. Gateau, T.A. Meynard and H. Foch, „Stacked multicell converter (SMC): properties and design,“ in *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*, Bd. 3, 2001, 1583–1588 vol. 3.
- [24] A. M. Y. M. Ghias, J. Pou, P. Acuna, S. Ceballos, A. Heidari, V. G. Agelidis and A. Merabet, „Elimination of Low-Frequency Ripples and Regulation of Neutral-Point Voltage in Stacked Multicell Converters,“ *IEEE Transactions on Power Electronics*, Jg. 32, Nr. 1, S. 164–175, 2017.
- [25] T. Premkumar, M. R. Rashmi, A. Suresh and D. R. Warriar, „Optimal voltage balancing method for reduced switching power losses in stacked multicell converters,“ in *2017 International Conference on Information Communication and Embedded Systems (ICICES)*, 2017, S. 1–5.
- [26] B. Freudenberg, H. Just, J. Saur, D. Römer and S. Dieckerhoff, „Grid integration and control of a stacked multicell converter under asymmetric grid conditions,“ in *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, 2017, P.1–P.10.
- [27] V. Raveendran, M. Andresen, M. Liserre and G. Buticchi, „Lifetime-based power routing of smart transformer with CHB and DAB converters,“ in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2018, S. 3523–3529.

- [28] M. Braun, „Beiblätter zur Vorlesung Hochleistungsstromrichter,“ 2014.
- [29] J. Kolb, „Optimale Betriebsführung des Modularen Multilevel-Umrichters als Antriebsumrichter für Drehstrommaschinen,“ *Dissertation*, 2013.
- [30] R. Marquardt, A. Lesnicar, and J. Hildinger, „Modulares Stromrichterkonzept für Netzkupplungsanwendungen bei hohen Spannungen,“ *Berlin: VDE-Verl. in Bauelemente der Leistungselektronik und ihre Anwendungen, ser. ETG-Fachbericht*, Jg. 88, Nr. 3, S. 155–161, 2002.
- [31] A. Lesnicar and R. Marquardt, „An innovative modular multilevel converter topology suitable for a wide power range,“ in *2003 IEEE Bologna Power Tech Conference Proceedings*, Bd. 3, 2003, S. 6.
- [32] M. Schnarrenberger, „Der Modulare Multilevel-Umrichter als dreiphasige Spannungsquelle,“ *Dissertation*, 2019.
- [33] D. Bräckle, „State Space Modelling and Control of the Modular Multilevel Converter,“ *Dissertation*, 2021.
- [34] P. Himmelmann and M. Hiller, „A Generalized Approach to the Analysis and Control of Modular Multilevel Converters,“ in *PCIM Europe 2017; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2017, S. 1–8.
- [35] S. Milovanovic, „MMC-based conversion for MVDC applications,“ *Dissertation*, 2020.
- [36] P. Himmelmann and M. Hiller, „Solid-state transformer based on modular multilevel converters,“ in *The 9th International Conference on Power Electronics, Machines and Drives (PEMD 2018)*, Bd. 19, 2018.
- [37] J. S. Lai and F. Zheng Peng, „Multilevel converters—a new breed of power converters,“ *IEEE Transactions on Industry Applications*, Jg. 32, Nr. 3, S. 509–517, 1996.
- [38] F. Kammerer, „Systemanalyse und Regelung des Modularen Multilevel Matrix Umrichters als Antriebsumrichter,“ *Dissertation*, 2016.

- 
- [39] Y. Sato and K. Natori, „Design Consideration of Flying Capacitor Multilevel Inverters Using SiC MOSFETs,“ in *2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, 2018, S. 1860–1865.
- [40] G. P. Adam, S. J. Finney and B. W. Williams, „Quasi Two-level Operation of a Five-level Inverter,“ in *2007 Compatibility in Power Electronics*, 2007, S. 1–6.
- [41] G. P. Adam, S.J. Finney, O. Ojo and B.W. Williams, „Quasi-two-level and three-level operation of a diode-clamped multilevel inverter using space vector modulation,“ in *IET Power Electron*, Bd. 5, 2012, S. 542–551.
- [42] F. Bertoldi, M. Pathmanathan, R. S. Kanchan, K. Spiliotis and J. Driesen, „Quasi-Two-Level Converter for overvoltage mitigation in medium voltage drives,“ in *2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, 2018, S. 488–494.
- [43] F. Bertoldi, M. Pathmanathan and R. S. Kanchan, „Quasi - two-level converter operation strategy for overvoltage mitigation in long cable applications,“ in *2019 IEEE International Electric Machines Drives Conference (IEMDC)*, 2019, S. 1621–1627.
- [44] M. Schweizer and T. B. Soeiro, „Heatsink-less Quasi 3-level flying capacitor inverter based on low voltage SMD MOSFETs,“ in *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, 2017, P1–P.10.
- [45] K. Jalili and S. Bernet, „Design of LCL Filters of Active-Front-End Two-Level Voltage-Source Converters,“ *IEEE Transactions on Industrial Electronics*, Jg. 56, Nr. 5, S. 1674–1689, 2009.
- [46] M. Liserre, F. Blaabjerg and S. Hansen, „Design and Control of an LCL-Filter-Based Three-Phase Active Rectifier,“ *IEEE Transactions on Industrial APPLICATIONS*, Jg. 41, Nr. 5, S. 1281–1291, 2005.
- [47] A. Reznik, M. Godoy Simões, A. Al-Durra and S. M. Muyeen, „LCL Filter Design and Performance Analysis for Grid Interconnected Systems,“ *IEEE Transactions on Industry Applications*, Jg. 50, Nr. 2, S. 1225–1232, 2014.

- [48] W. Choi, Di Han, C. T. Morris and B. Sarlioglu, „Achieving high efficiency using SiC MOSFETs and reduced output filter for grid-connected V2G inverter,“ in *IECON 2015 - 41st Annual Conference of the IEEE Industrial Electronics Society*, 2015, S. 003 052–003 057.
- [49] J. Kucka and A. Mertens, „Control for Quasi Two-Level PWM Operation of Modular Multilevel Converter,“ in *2016 IEEE 25th International Symposium on Industrial Electronics (ISIE)*, 2016, S. 448–453.
- [50] J. Kuchka, „Quasi-Two-Level PWM Operation for Modular Multilevel Converters: Implementation, Analysis, and Application to Medium-Voltage Motor Drives,“ *Dissertation*, 2019.
- [51] G. P. Adam, S. J. Finney, B. W. Williams and T. Mohammed, „Two-level operation of a diode-clamped multilevel inverter,“ in *2010 IEEE International Symposium on Industrial Electronics*, 2010, S. 1137–1142.
- [52] X. Lin and D. Dong, „Analysis of Quasi-Two-Level Modulation for Neutral-Point-Clamped Three-level Converter with 10 kV SiC MOSFETs,“ in *2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, 2021, P.1–P.9.
- [53] P. Czyz, P. Papamanolis, T. Guillod, F. Krismer and J. W. Kolar, „New 40kV / 300kVA Quasi-2-Level Operated 5-Level Flying Capacitor SiC “Super-Switch” IPM,“ in *2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia)*, 2019, S. 813–820.
- [54] S. Gierschner, Y. Hein, M. Gierschner, A. Sajid and H.-G. Eckel, „Quasi-Two-Level Operation of a Five-Level Flying-Capacitor Converter,“ in *2019 21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)*, 2019, P.1–P.9.
- [55] A. Tcai, T. Wijekoon and M. Liserre, „Evaluation of Flying Capacitor Quasi 2-level Modulation for MV Applications,“ in *PCIM Europe digital days 2021; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2021, S. 1–7.

- 
- [56] R. Kopacz, P. Trochimiuk, G. Wrona and J. Rąbkowski, „High-Frequency SiC-Based Medium Voltage Quasi-2-Level Flying Capacitor DC/DC Converter With Zero Voltage Switching,“ in *2020 22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)*, 2020, P.1–P.10.
- [57] P. Czyz, P. Papamanolis, F. T. Bruguera, T. Guillod, F. Krismer, V. Lazarevic, J. Huber and J. W. Kolar, „Load-Independent Voltage Balancing of Multi-Level Flying Capacitor Converters in Quasi-2-Level Operation,“ *Electronics*, Jg. 10, Nr. 19, 2021, ISSN: 2079-9292.
- [58] I. A. Gowaid, G. P. Adam, A. M. Massoud, S. Ahmed, D. Holliday and B. W. Williams, „Quasi Two-Level Operation of Modular Multilevel Converter for Use in a High-Power DC Transformer With DC Fault Isolation Capability,“ *IEEE Transactions on Power Electronics*, Jg. 30, Nr. 1, S. 108–123, 2015.
- [59] A. Mertens and J. Kucka, „Quasi Two-Level PWM Operation of an MMC Phase Leg With Reduced Module Capacitance,“ *IEEE Transactions on Power Electronics*, Jg. 31, Nr. 10, S. 6765–6769, 2016.
- [60] J. Kucka and A. Mertens, „Common-Mode Voltage Injection Techniques for Quasi Two-Level PWM-Operated Modular Multilevel Converters,“ in *2018 International Power Electronics Conference (IPEC-Niigata 2018 - ECCE Asia)*, 2018, S. 1904–1911.
- [61] J. Kucka, S. Lin, J. Friebe and A. Mertens, „Quasi-Two-Level PWM-Operated Modular Multilevel Converter With Non-Linear Branch Inductors,“ in *2019 21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)*, 2019, S. 1–10.
- [62] J. Kucka and A. Mertens, „Improved Current Control for a Quasi-Two-Level PWM-Operated Modular Multilevel Converter,“ *IEEE Transactions on Power Electronics*, Jg. 35, Nr. 7, S. 6842–6853, 2020.
- [63] M. Lorenz, J. Kucka and A. Mertens, „A Modular Multilevel Converter with a Clamping Switch for Quasi-Three-Level Operation,“ in *2021 22nd IEEE International Conference on Industrial Technology (ICIT)*, Bd. 1, 2021, S. 260–265.

- [64] S. Milovanovic and D. Dujic, „Comprehensive analysis and design of a quasi two-level converter leg,“ *CPSS Transactions on Power Electronics and Applications*, Jg. 4, Nr. 3, S. 181–196, 2019.
- [65] C. Wang, K. Wang, Z. Zheng and Y. Li, „A New Control Strategy for Modular Multilevel Converter Operating in Quasi Two-Level PWM Mode,“ in *2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, 2018, S. 2386–2392.
- [66] X. Gao, W. Tian, Z. Zhang and R. Kennel, „Model Predictive Control with Extrapolation Strategy for the Arm Current Commutation Control of Modular Multilevel Converter Operating in Quasi Two-Level Mode,“ in *2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia)*, 2019, S. 1–6.
- [67] B. Alikhanzadeh, T. Thiringer and M. Kharezy, „Optimum Leakage Inductance Determination for a Q2L-Operating MMC-DAB with Different Transformer Winding Configurations,“ in *2019 20th International Symposium on Power Electronics (Ee)*, 2019, S. 1–6.
- [68] B. Khanzadeh, C. Tang and T. Thiringer, „A Study on the Lifetime of Q2L-MMC-DAB’s Switches for Wind Turbine Applications,“ in *2020 Fifteenth International Conference on Ecological Vehicles and Renewable Energies (EVER)*, 2020, S. 1–6.
- [69] D. E. Kirk, *Optimal control theory : an introduction*, Includes bibliographical references and index. - Originally published: Englewood Cliffs, N.J. : Prentice-Hall, 1970 (Prentice-Hall networks series); Geared toward upper-level undergraduates, this text introduces three aspects of optimal control theory: dynamic programming, Pontryagin’s minimum principle, and numerical techniques for trajectory optimization. Numerous problems, which introduce additional topics and illustrate basic concepts, appear throughout the text. Solution guide available upon request. 131 figures. 14 tables. 1970 edition, Mineola, N.Y., 2004-1970.
- [70] T. Ericson and A. Tucker, „Power Electronics Building Blocks and potential power modulator applications,“ in *Conference Record of the Twenty-Third International Power Modulator Symposium (Cat. No. 98CH36133)*, 1998, S. 12–15.

- 
- [71] T. Ericson, „Power Electronic Building Blocks-a systematic approach to power electronics,“ in *2000 Power Engineering Society Summer Meeting (Cat. No.00CH37134)*, Bd. 2, 2000, 1216–1218 vol. 2.
- [72] K. T. Kornegay, „Design issues in power electronic building block (PEBB) system integration,“ in *Proceedings IEEE Computer Society Workshop on VLSI'98 System Level Design (Cat. No.98EX158)*, 1998, S. 48–52.
- [73] S. Rosado, F. Wang and D. Boroyevich, „Design of PEBB based power electronics systems,“ in *2006 IEEE Power Engineering Society General Meeting*, 2006, S. 5.
- [74] F. Mariut, S.G. Rosu and R. B. A. Tenconi, „Multiphase modular power converter using the PEBB concept and FPGA-based direct high speed voltage measurement,“ in *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, 2015, S. 1–10.
- [75] U. Viscarret, I. Etxeberria-Otadui, J.M. Azurmendi, J. San-Sebastian, T. Nieva and U. Larranaga, „Design of power electronic building blocks (PEBB) for multiMW modular traction converters,“ in *2010 IEEE Energy Conversion Congress and Exposition*, 2010, S. 4217–4222.
- [76] Z. Yuan, H. Peng, A. Deshpande, B. Narayanasamy, A. I. Emon, F. Luo and C. Chen, „Design and Evaluation of Laminated Busbar for Three-Level T-Type NPC Power Electronics Building Block With Enhanced Dynamic Current Sharing,“ *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Jg. 8, Nr. 1, S. 395–406, 2020.
- [77] J. Stewart, J. Motwani, J. Yu, I. Cvetkovic and Rolando Burgos, „Improved Power Density of a 6 kV, 1 MW Power Electronics Building Block Through Insulation Coordination,“ *2022 IEEE 23rd Workshop on Control and Modeling for Power Electronics COMPEL 2022 June 20-23, 2022 - Tel Aviv, Israel*, 2022.
- [78] A. J. Schwab, *Hochspannungsmesstechnik : Messgeräte und Messverfahren*, Berlin, Heidelberg, 2011.

- [79] J. W. Kolar, T.M. Wolbank and M. Schrod, „Analytical calculation of the RMS current stress on the DC link capacitor of voltage DC link PWM converter systems,“ in *1999. Ninth International Conference on Electrical Machines and Drives (Conf. Publ. No. 468)*, 1999, S. 81–89.
- [80] M. Vujacic, M. Hammami, M. Srndovic and G. Grandi, „Analysis of dc-Link Voltage Switching Ripple in Three-Phase PWM Inverters,“ *Energies*, Jg. 11, Nr. 2, 2018, ISSN: 1996-1073.
- [81] D. Schröder and J. Böcker, Hrsg., *Elektrische Antriebe - Regelung von Antriebssystemen*, Berlin, [2021].
- [82] W. C. Duesterhoeft, M. W. Schulz and E. Clarke, „Determination of Instantaneous Currents and Voltages by Means of Alpha, Beta, and Zero Components,“ *Transactions of the American Institute of Electrical Engineers*, Jg. 70, S. 1248–1255, 1951.
- [83] R. H. Park, „Two-reaction theory of synchronous machines generalized method of analysis-part I,“ *Transactions of the American Institute of Electrical Engineers*, Jg. 48, Nr. 3, S. 716–727, 1929.
- [84] D. S. [HerausgeberIn] und R. Marquardt, Hrsg., *Leistungselektronische Schaltungen : Funktion, Auslegung und Anwendung*, Berlin, [2019].

## Datenblätter und Applikationshinweise

- [D1] DIN Deutsches Institut für Normung e. V. und VDE Verband der Elektrotechnik Elektronik Informationstechnik e. V., „DIN EN 61800-5-1 VDE 0160-105 - Elektrische Leistungsantriebssysteme mit einstellbarer Drehzahl - Anforderungen an die Sicherheit – Elektrische, thermische und energetische Anforderungen,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2008.
- [D2] Siemens, „SINAMICS PERFECT HARMONY GH180 Medium Voltage Drives,“ *Catalog*, Jg. 1, Nr. 1, S. 75, 2018.
- [D3] CREE Wolfspeed, „CAS300M12BM2 1200 V, 300 A All-Silicon Carbide High Performance, Switching Optimized, Half-Bridge Module,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–11, 2021.
- [D4] SEMIKRON International, „Applikationshandbuch Leistungshalbleiter,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–464, 2015.
- [D5] Fischer Elektronik, „LAV 9,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2019.
- [D6] Cal Ramic, „Capacitor Specification: CR2613 10KVDC 11.7nF,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–1, 2019.
- [D7] Electronicon, „E51/E53/E55 AC/DC FILM CAPACITORS,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–24, 2017.
- [D8] EPCOS TDK, „Power Capacitors Series/Type: B25835,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–10, 2018.
- [D9] OHMITE, „Super Mox series High Voltage,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–2, 2019.
- [D10] Multi-Circuit-Boards, „Materialien Standardwerte – FR4 LEITERPLATTEN,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2018.
- [D11] Power Integrations, „ISO5125I Data Sheet High-Voltage Insulated DC/DC Power Supply for SCALE™-2 Gate Drivers for 3.3kV, 4.5kV and 6.5kV IGBT Modules,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–9, 2020.
- [D12] Murata, „MGJ6 14mm Series 10.2kVDC Isolated 6W Gate Drive SM DC-DC Converters,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–15, 2021.
- [D13] IXYS INTEGRATED CIRCUITS DIVISION, „IXD 630 30-Ampere Low-Side Ultrafast MOSFET Drivers,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–13, 2017.

- [D14] Microchip Technology Inc., „MCP33131D/21D/11D-XX 1 Msps/500 kSPS 16/14/12-Bit Differential Input SAR ADC,“ *Datasheet*, Jg. 15, Nr. 1, S. 1–59, 2018.
- [D15] Texas Instrument, „REF50xx Low-Noise, Very Low Drift, Precision Voltage Reference,“ *Datasheet*, Jg. 10, Nr. 1, S. 1–41, 2020.
- [D16] Littelfuse, „Thermistor Probes and Assemblies - Surface Temperature Sensing,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2018.
- [D17] Texas Instruments, „AMC1035 Delta-Sigma Modulator With Bipolar Input of  $\pm 1$  V and Reference Output of 2.5 V,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–36, 2020.
- [D18] Traco Power, „DC/DC Medical Converter THM 15 Series, 15 Watt,“ *Datasheet*, Jg. 2, Nr. 1, S. 1–5, 2022.
- [D19] Tyco Electronics, „Aluminium Housed Power Resistors - Type THS Series - 10 Watts to 75 Watts,“ *Datasheet*, Jg. 1, Nr. 1, S. 3, 2008.
- [D20] WIMA, „WIMA FKP 1 Hochimpulsfeste Polypropylen (PP) - Kondensatoren mit Metallfolienbelägen und metallisierter innerer Reihenschaltung,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2021.
- [D21] OHMITE, „100 und 200 Series Bulk Ceramic Axial Lead Resistors,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–3, 2019.
- [D22] LEM, „Current Transducer LTC 200-S,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–3, 2021.
- [D23] Avnet, „PICOZED TM,“ *Datasheet*, Jg. 1, Nr. 1, S. 1–3, 2021.
- [D24] Xilinx, „Zynq-7000 SoC Data Sheet: Overview,“ *Datasheet*, Jg. 1.11.1, Nr. 1, S. 1–25, 2018.
- [D25] Broadcom, „AFBR-16xxZ and AFBR-26x4Z/25x9Z DC-50MBd Versatile Link Fiber Optic Transmitter and Receiver for 1 mm POF and 200 m PCS,“ *Datasheet*, Jg. 1.0, Nr. 1, S. 1–11, 2016.
- [D26] Intel, „Intel® MAX® 10 FPGA Device Datasheet,“ *Datasheet*, Jg. 2, Nr. 12, S. 1–72, 2017.
- [D27] DIN Deutsches Institut für Normung e. V. und VDE Verband der Elektrotechnik Elektronik Informationstechnik e. V., „DIN EN 50191 VDE 0104 - Errichten und Betreiben elektrischer Prüfanlagen,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2011.

- [D28] Technix, „DC High Voltage Generators SR Series From 300 V to 150 kV output voltage,“ *Datasheet*, Jg. 1, Nr. 1, S. 1, 2018.
- [D29] Keysight Technologies, „Keysight Technologies InfiniiVision 3000T X-Series Oscilloscopes,“ *Datasheet*, Jg. 1, Nr. 1, S. 36, 2020.
- [D30] Keysight Technologies, „Keysight Technologies N2790A 100 MHz, N2791A 25 MHz and N2891A 70 MHz High-voltage Differential Probes,“ *Datasheet*, Jg. 1, Nr. 1, S. 12, 2019.
- [D31] HIOKI, „CURRENT PROBE series CT6700, CT6701, 3273-50, 3274, 3275, 3276 - Advanced Lineup of Current Probes,“ *Datasheet*, Jg. 1, Nr. 1, S. 8, 2019.
- [D32] ROHDE und SCHWARZ, „Scope of the art Scope Rider Digitales Handheld-Oszilloskop,“ *Datasheet*, Jg. 1, Nr. 1, S. 17, 2015.
- [D33] Sapphire Instruments, „SI-9010A 70MHz HIGH VOLTAGE DIFFERENTIAL PROBE USER'S MANUAL,“ *Datasheet*, Jg. 1, Nr. 1, S. 7, 2019.
- [D34] PEM - Power Electronic Measurements, „CWT - Datasheet,“ *Datasheet*, Jg. 1, Nr. 1, S. 2, 2019.
- [D35] HILO-TEST, „HVT 10 RCR HVT 300 RCR Breitband Hochspannungsteiler,“ *Datasheet*, Jg. 1, Nr. 1, S. 3, 2021.

---

Der Quasi-n-Level Betrieb des Flying Capacitor Umrichters (FICs) ist eine optimierte Betriebsweise eines Multilevel-Umrichters. Im Rahmen dieser Arbeit wurde der Fokus auf den Quasi-Zwei-Level-Betrieb (Q2LB) gelegt.

Der Quasi-n-Level Betrieb eines Multilevel-Umrichters wurde mit einer Analyse der Vor- und Nachteile vorgestellt. Der Flying Capacitor Umrichter (FIC) ist die erfolgversprechendste Topologie.

Für den Q2LB des FICs wird die Theorie mit Auslegung der wichtigsten Leistungskomponenten sowie die Regelung, die Modulation und die Symmetrierungsalgorithmen für die Kondensatorspannungen vorgestellt.

Zur Validierung der Theorie wurde ein Mittelspannungsprototyp aufgebaut. Dabei wurde die Minimierung der Kapazität demonstriert.

Die mit dem realisierten Hardwareaufbau generierten Messergebnisse werden im Betrieb mit Niederspannung sowie, im extra entworfenen Prüfplatz, im Betrieb mit Mittelspannung vorgestellt. Es zeigt sich die erwartete geringere Spannungsbeanspruchung.

---

