

**KERNFORSCHUNGSZENTRUM**

**KARLSRUHE**

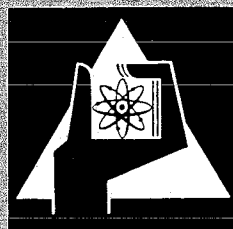
Juli 1971

KFK 1405

Datenverarbeitungszentrale

**ADC-Steuerung in CAMAC-Norm  
für Multikoinzidenz-Messungen**

H. Barthel, G. Gagel



GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.

KARLSRUHE

Als Manuskript vervielfältigt

Für diesen Bericht behalten wir uns alle Rechte vor

GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.  
KARLSRUHE

KERNFORSCHUNGSZENTRUM KARLSRUHE

Juli 1971

KFK-1405

Datenverarbeitungszentrale

ADC-Steuerung in CAMAC-Norm  
für Multikoinzidenz-Messungen

von

H. Barthel

G. Gagel

Gesellschaft für Kernforschung mbH., Karlsruhe



## Zusammenfassung

Es wird ein CAMAC-Module beschrieben, der die Datenübertragung von einem Analog-Digital-Converter (ADC) der Impulshöhenanalyse an das CAMAC-System (1,2) ermöglicht und in gewissem Umfang die Betriebsart des ADC über das CAMAC-System zu steuern gestattet.

Nach abgeschlossener Konversion übernimmt der Steuermodule das vom ADC generierte Datenwort, fügt eine Herkunftskennung hinzu und fordert über ein LAM-Signal die Übertragung zum Rechner an.

Vier prioritätsgesteuerte Toreingänge der ADC-Steuerung gestatten es, die Konversion für bestimmte Analogsignale freizugeben bzw. zu unterbinden.

Mehrere-ADC-Steuerungen lassen sich in einfacher Weise für den Koinzidenzbetrieb mehrerer ADC's verbinden. Unter Verwendung der erwähnten Toreingänge können Analogimpulse, die unterschiedliche Koinzidenzbedingungen erfüllen, zur Konversion zugelassen werden.

## Abstract

A CAMAC module has been designed for data transfer from analogue-to-digital converters (ADC's) for pulse height analysis purposes to the CAMAC system (1,2).

At end of conversion the ADC control module holds the ADC data in a buffer register, adds a source characteristic and requests transfer to the computer by a Look-at-Me signal. Several ADC control modules are easily combined for coincidence operations of two or more ADC's. Four gate inputs of the module initiate conversion of either single or coincident analogue signals. The source characteristic contains an ADC identification and the number of the gate input involved in the conversion.

## Inhalt

### Einleitung

1. Eingangsstufe
  - 1.1. ADC-Koinzidenz-Gate Signal
  - 1.2. Verwendung der Toreingänge als Kennungseingänge
    - 1.2.1 Eingangskennung
  - 1.3. Verwendung der Toreingänge als Koinzidenzeingänge
  - 1.4. Kombination der obigen Betriebsarten
2. Kopplung, Blockierung, Überlappungskontrolle
  - 2.1. Kopplung zum Koinzidenzbetrieb
    - 2.1.1 Dauerkopplung
    - 2.1.2 Variable Kopplung
  - 2.2. Blockierung
  - 2.3. Überlappungskontrolle
3. Informationsaustausch zwischen ADC und ADC-Steuerung
  - 3.1. ADCBUSY
    - 3.1.1 ADCBUSY bei Einzelbetrieb
    - 3.1.2 ADCBUSY bei Koinzidenzbetrieb
  - 3.2. Datenübernahme und Anforderung zur Übertragung
    - 3.2.1 Datenwort
    - 3.2.2 Anforderung der Datenübertragung bei Einzelbetrieb
    - 3.2.3 Anforderung der Datenübertragung bei Koinzidenzbetrieb
  - 3.3. Freigabe des ADC
    - 3.3.1 Freigabe bei Einzelbetrieb
    - 3.3.2 Freigabe bei Koinzidenzbetrieb
    - 3.3.3 Verschiedene Löschbedingungen
4. Autonome Dateneingabe
  - 4.1. Autonome Dateneingabe durch LAM-Signalaufruf
  - 4.2. Autonome Dateneingabe durch ständiges Abfragen der Datenquellen
  - 4.3. Eingabe zusammengehörender Datenworte von Multikoinzidenzen
5. Anwendung bei einem Kernspaltungsexperiment

### Zusammenfassung

Anhang: Befehlsbeschreibung und Abbildungen

## Einleitung

Das Blockschaltbild des ADC-Steuermoduls ist in Abb. 1 dargestellt. Die verschiedenen Komponenten des Gerätes lassen sich zu zwei großen Funktionsblöcken zusammenfassen: die Ablaufsteuerung und die Datenübernahmesteuerung. Die letztere bewältigt im wesentlichen den Informationsaustausch mit dem eigentlichen ADC; die Bedingungen für dieses Zusammenspiel werden vom Rechner über Register der Ablaufsteuerung vorgegeben.

Der prinzipielle Funktionsablauf ist aus Abb. 2 ersichtlich.

### 1. Eingangsstufe

Die Eingangsstufe wird von einem 6-bit Maskenregister "Triggerbedingungen" gesteuert. Dieses Register ist vom Rechner zu überschreiben und zu lesen. Es enthält u.a. eine Eingangsmaske von 4 bit für die 4 Toreingänge, so daß jeder der 4 Eingänge unabhängig aktiviert bzw. gesperrt werden kann.

#### 1.1. ADC-Koinzidenz-Gate-Signal

Ankommende Torsignale, sofern sie durch die Eingangsmaske zugelassen sind, werden sowohl über ein ODER-Gatter als auch über ein UND-Gatter zusammengefaßt. Je nach dem Zustand der beiden verbleibenden Bits im Register "Triggerbedingungen" wird das Ausgangssignal des ODER- und/oder des UND-Gatters auf den Triggereingang des Univibrators geschaltet. Unter der Voraussetzung, daß der ADC die Verarbeitung eines vorhergehenden Ereignisses schon abgeschlossen hat und ein neues zur Konversion annehmen kann, liefert der Univibrator einen Impuls an das Koinzidenz-Gate des ADC. Die Breite dieses Impulses ist vom Rechner wählbar durch Setzen des Registers "Zeitvorgabe" (z.B. zwischen 1 und 15  $\mu$ sec), kann aber auch auf lang eingestellt werden, so daß der ADC für einfache Aufgaben in dem Modus "permanent offen" betrieben werden kann.

#### 1.2. Verwendung der Toreingänge als Kennungseingänge

An die Toreingänge werden logische Kennungsimpulse angeschlossen, die die Analogsignale begleiten und eine bestimmte Situation der externen Meßelektronik kennzeichnen, z.B. Einzel- oder Koinzidenzereignis, Impulsgeneratorsignal o.ä.

Ist durch das entsprechende Maskenbit das aus den Torimpulsen resultierende ODER-Signal freigegeben, so kann jedes der ankommenden Eingangsereignisse den ADC-Koinzidenz-Impuls erzeugen. Wenn gleichzeitiges bzw. zeitlich überlappendes Auftreten von Kennungsimpulsen unerwünscht ist, können solche Ereignisse durch Anwendung einer Überlappungsmaske (siehe 2.3.) verworfen werden.

#### 1.2.1. Eingangskennung

Jedes ankommende Triggersignal wird zwischengespeichert; daraus wird bei dieser Betriebsart der Toreingänge als Kennungseingänge eine codierte Eingangskennung von 2 bit abgeleitet zur Kennzeichnung, an welchem der Eingänge 0 bis 3 ein Ereignis eingetroffen ist. Treten an mehr als einem Eingang Signale gleichzeitig auf, wird nur der höher numerierte Eingang bewertet, d.h. der höher numerierte Eingang hat die höhere Priorität.

Die Eingangskennung wird in das Datenregister gestellt.

#### 1.3. Verwendung der Toreingänge als Koinzidenzeingänge

Die Eingangsstufe der ADC-Steuerung läßt sich, da die UND-Verknüpfung der Eingangssignale vorgesehen ist, direkt als Koinzidenzstufe verwenden, so daß man auf eine externe Koinzidenzstufe verzichten kann, wenn eine Koinzidenzauflösung von  $\geq 100$  nsec ausreichend erscheint. In diesem Fall dienen die Toreingänge als Koinzidenzeingänge, an die man z.B. die aus den Analogzweigen der Meßelektronik abgeleiteten Zeitsignale anschließt. Falls an allen durch die Eingangsmaske freigegebenen Eingängen die Zeitsignale koinzident auftreten, kann das Ausgangssignal des UND-Gatters, wenn das zugehörige Maskenbit gesetzt ist, als "internes Koinzidenzsignal" sowohl den Impuls für das ADC-Koinzidenz-Gate auslösen als auch die Kopplung mehrerer ADC's für den Koinzidenzbetrieb hervorrufen.

#### 1.4. Kombination der Betriebsarten

Durch Setzen des ODER- und des UND-Maskenbits ist es möglich, gleichzeitig interne Koinzidenzereignisse und andere Ereignisse, wie z.B. Einzelereignisse oder auch externe Koinzidenzereignisse zu erfassen.



## 2. Kopplung, Blockierung und Überlappungskontrolle

### 2.1. Kopplung zum Koinzidenzbetrieb

Wie schon erwähnt, lassen sich die ADC-Steuerungen für den Koinzidenzbetrieb mehrerer ADC's koppeln. Diese Kopplung wird von dem sog. Kopplungssignal abhängig gemacht. Es bestehen zwei Möglichkeiten, dieses Kopplungssignal zu erzeugen:

#### 2.1.1. Dauerkopplung

Durch Setzen eines Kopplungsmaskenbits in allen den ADC-Steuerungen, die sich am Koinzidenzbetrieb beteiligen sollen, wird in jeder ADC-Steuerung das Kopplungssignal erzeugt. Wenn also in n ADC-Steuerungen dieses Maskenbit gesetzt ist, so kann im n-fach Koinzidenzbetrieb gemessen werden. Dabei kann zur Feststellung der n-fach Koinzidenz entweder eine externe Koinzidenzstufe, die einen entsprechenden Kennungsimpuls an alle beteiligten ADC-Steuerungen schickt, oder die als Koinzidenzstufe arbeitende Eingangsstufe der ADC-Steuerung herangezogen werden.

#### 2.1.2. Variable Kopplung

Soll gleichzeitig n- und (n+1)-fach Koinzidenz gemessen werden, so müssen in Abhängigkeit davon, ob von den Koinzidenzstufen für ein Ereignis n- oder (n+1)-fach Koinzidenz festgestellt wird, jeweils n oder n+1 ADC's zum Koinzidenzbetrieb gekoppelt werden.

Diese Forderung läßt sich auf zwei Weisen realisieren:

- a) Externe Koinzidenzstufen liefern ihre Kennungsimpulse auf solche Toreingänge, deren zugehörige Koinzidenzmaskenbits gesetzt sind. Jeder dort ankommende Impuls kann das Kopplungssignal für die Dauer der Ereignisverarbeitung erzeugen.
- b) In verschiedenen ADC-Steuerungen löst das "interne Koinzidenzsignal" (vgl. 1.3.) das Kopplungssignal jeweils für die Zeit der Ereignisverarbeitung aus.

Im Gegensatz zur Dauerkopplung, bei der eine einmal gewählte Kopplung von mehreren ADC's solange besteht, bis sie per Programm wieder geändert wird, werden bei der variablen Kopplung unter den - wieder per Programm -

ausgewählten ADC's für jedes Ereignis immer gerade so viele zum Koinzidenzbetrieb gekoppelt, wie es das augenblickliche Koinzidenzereignis erfordert.

## 2.2. Blockierung

Hat man eine bestimmte Anzahl von ADC's durch ein Dauerkopplungssignal miteinander verbunden, so muß es unter bestimmten Bedingungen möglich sein, diese Kopplung wieder aufzuheben, z.B. bei einem Signal von einem Impulsgenerator, der zu Stabilisierungszwecken mitläuft. Kennungsimpulse eines solchen Impulsgenerators sind auf Toreingänge geschaltet, deren zugehörige Antikopplungsmaskenbits gesetzt sind. Jedes dort eintreffende Signal bewirkt die Entkopplung der ADC's, und es wird im Einzelbetrieb gemessen.

## 2.3. Überlappungskontrolle

Impulse an den Triggereingängen, deren zugehörige Überlappungsmaskenbits gesetzt sind, werden auf zeitliche Überlappung untersucht und ggf. verworfen. Auf diese Weise lassen sich Fehlmessungen ausschließen, die sich infolge gleichzeitig auftretender, aber nicht zusammengehörender Signale ergeben könnten.

Die Koinzidenz-, Antikopplungs- und Überlappungsmaske für alle 4 Eingänge sind in dem 12-bit-Register "Verknüpfungsbedingungen" zusammengefaßt, das ebenfalls vom Rechner überschrieben und gelesen werden kann.

## 3. Informationsaustausch zwischen ADC und ADC-Steuerung

Im folgenden wird der Austausch der Steuersignale zwischen dem ADC und der ADC-Steuerung und die Übernahme des digitalisierten Meßwertes beschrieben; dabei soll die unterschiedliche Signalverarbeitung für den Fall des Einzel- oder des Koinzidenzbetriebes gezeigt werden.

### 3.1. ADCBUSY

#### 3.1.1. ADCBUSY bei Einzelbetrieb

Arbeitet der ADC im Einzelbetrieb, wird mit dem Eintreffen des ADCBUSY-Signals vom ADC in der zugehörigen ADC-Steuerung ein Flip-Flop gesetzt, das die laufende Konversion für gültig erklärt. Das Flip-Flop kann wieder gelöscht werden, wenn in der ADC-Steuerung ein Überlappungsfehler festgestellt wird oder vom ADC ein Signal DATA REJECT (z.B. Overflow) gemeldet wird.

#### 3.1.2. ADCBUSY bei Koinzidenzbetrieb

Sind mehrere ADC's zum Koinzidenzbetrieb gekoppelt, so wird mit dem Eintreffen des ADCBUSY-Signals von einem der ADC's in der zugehörigen ADC-Steuerung ein ca. 2  $\mu$ sec langer Impuls auf eine "Wired-OR"-Leitung geschaltet (sog. Konversionsbus, Koaxial-Steckverbindung), an die alle ADC-Steuerungen angeschlossen sind. Nur wenn innerhalb dieses Intervalls von etwa 2  $\mu$ sec alle gekoppelten ADC-Steuerungen ihren Impuls ebenfalls auf diese Leitung schalten, kann sich auf dieser ein positives Signal durchsetzen, mit dem nun wieder das Flip-Flop "Konversion gültig" gesetzt wird, das ebenfalls unter den oben genannten Bedingungen gelöscht werden kann.

Nicht gekoppelte, aber über die Koaxial-Steckverbindung an die "Wired-OR"-Leitung angeschlossene ADC-Steuerungen liefern ein positives Dauersignal auf diese Leitung. Dabei ist es vollkommen gleichgültig, ob diese ADC-Steuerungen unabhängig von den gekoppelten im Einzelbetrieb arbeiten oder zwar betriebsbereit, aber momentan nicht aktiv sind.

Falls die Koinzidenzbedingung nicht erfüllt wird, wird ein Löschesignal RESET ADC an alle gekoppelten ADC's geschickt.

### 3.2. Datenübernahme und Anforderung zur Übertragung

Das Signal DATA READY, das der ADC nach beendeter Konversion erzeugt, wird von der ADC-Steuerung mit einem Signal ADDRESS TRANSFER an den ADC beantwortet, das den Zählerstand im ADC abfragt und diese "ADC-Daten" in das Datenregister der ADC-Steuerung übernimmt.

### 3.2.1. Datenwort

Für die ADC-Daten sind im Datenwort Bit 0 bis 15 reserviert. Für die Herkunftskennung sind Bit 16 bis 22 vorgesehen; davon enthalten Bit 16 und 17 die erwähnte Eingangskennung, Bit 18 eine Kennung, ob das ADC-Koinzidenzgate impulsmäßig aufgesteuert wird oder permanent offen ist. Bit 19 bis 22 enthalten die ADC-Kennung zur Identifikation des ADC; diese Kennung ist vom Programmierer wählbar. Die Bedeutung von Bit 23 als Kennzeichen für bereitstehende Daten wird im Zusammenhang mit der autonomen Dateneingabe (vgl. 4.2.) näher erläutert.

Eine schematische Darstellung des Datenwortes findet sich in Abb. 4 b.

### 3.2.2. Anforderung der Datenübertragung bei Einzelbetrieb

Nach abgeschlossener Datenübernahme vom ADC in das Datenregister der ADC-Steuerung wird ein Signal TRANSFER FERTIG erzeugt. Daraufhin wird ein LAM-Signal "Daten Lesen" auf die LAM-Leitung geschaltet, vorausgesetzt, daß sein zugehöriges Maskenbit, das über Verbot bzw. Zulassung dieses Signals entscheidet, gesetzt ist.

### 3.2.3. Anforderung der Datenübertragung bei Koinzidenzbetrieb

Beim Koinzidenzbetrieb mehrerer ADC's wird das Signal TRANSFER FERTIG auf eine weitere "Wired-OR"-Leitung geschaltet, an die alle ADC-Steuerungen angeschlossen sind (sog. Transfer-Bus, Koaxial-Steckverbindung). Erst wenn alle gekoppelten ADC-Steuerungen dieses Signal auf die Leitung geben, kann sich ein positives Signal auf der Leitung durchsetzen und damit in allen gekoppelten ADC-Steuerungen das LAM-Signal "Daten Lesen" gleichzeitig erzeugen. Angeschlossene, aber nicht gekoppelte ADC-Steuerungen liefern ein positives Dauersignal auf die Leitung.

## 3.3. Freigabe des ADC

### 3.3.1. Freigabe bei Einzelbetrieb

Nachdem das Datenwort gelesen worden ist, wird aufgrund des Signals LESEN FERTIG ein Univibrator getriggert, der das Signal RESET ADC an den ADC liefert.

### 3.3.2. Freigabe bei Koinzidenzbetrieb

Das Signal LESEN FERTIG wird auf eine "Wired-OR"-Leitung geschaltet, an die alle ADC-Steuerungen angeschlossen sind (sog. Freigabe-Bus, Koaxial-Steckverbindung). Nicht gekoppelte ADC-Steuerungen liefern ein positives Dauersignal auf diese Leitung. Sind alle LESEN FERTIG-Signale eingetroffen, kann der Univibrator RESET ADC getriggert werden.

### 3.3.3. Verschiedene Lösbedingungen

Abgesehen von dem Löschen der ADC's nach abgeschlossener Dateneingabe in den Rechner muß ein RESET ADC-Signal auch unter verschiedenen anderen Bedingungen an die ADC's geschickt werden (z.B. bei Nichterfüllung der Koinzidenzbedingung, bei Overflow, bei einem Überlappungsfehler u.ä.). Dabei muß jedesmal entschieden werden, ob nur ein ADC oder alle gekoppelten ADC's gelöscht werden sollen. Aus diesem Grunde war eine vierte "Wired-OR"-Leitung (RESET-Bus) notwendig.

## 4. Autonome Dateneingabe

Die Notwendigkeit einer autonomen Dateneingabe von den ADC's über das CAMAC-System in den Rechner ist offensichtlich. Zur Realisierung einer autonomen Dateneingabe über das CAMAC-System wurde ein Vorschlag ausgearbeitet (3), der im Rahmen der CAMAC-Vorschriften zwei Möglichkeiten aufzeigte. Für beide der dort vorgeschlagenen Möglichkeiten ist der ADC-Steuermodule eingerichtet.

### 4.1. Autonome Dateneingabe durch LAM-Signalaufwurf

Für den Fall der autonomen Dateneingabe, die durch einen LAM-Signalaufwurf initialisiert wird, muß das LAM-Signal "Daten Lesen" auf eine der 16 Alarmleitungen geschaltet werden, die für den autonomen Transfer reserviert sind. Mit Eintreffen dieses Alarms im System Controller wird der in der zugeordneten Speicherzelle abgelegte Lesebefehl, der das Datenregister der ADC-Steuerung anspricht, gelesen und ausgeführt. Das gelesene Datenwort wird über die Schnittstelle des autonomen Transfers des System Controllers über den Direktzugriffskanal in den Rechner gegeben.

Im Gegensatz zu diesem LAM-Signal, das eine autonome Dateneingabe einleitet, können verschiedene Fehlersituationen in der ADC-Steuerung ein Fehler-LAM-Signal auslösen, das eine Programmunterbrechung bewirken soll.

Da die gesamte ADC-Steuerung mehrere CAMAC-Karten umfaßt, konnte dieses Fehler-LAM-Signal auf einem anderen Platz herausgeführt werden. Dieses Signal wird, wie ebenfalls in dem Vorschlag zur Realisierung der autonomen Dateneingabe ausgeführt, über eine ODER-Verknüpfung auf die dem Crate zugeordnete Alarmleitung geschaltet. Aus dem Auftreten dieses Alarms leitet der System Controller ein Interrupt-Signal zum Rechner ab.

#### 4.2. Autonome Dateneingabe durch ständiges Abfragen der Datenquellen

Für den Fall der autonomen Dateneingabe durch zyklisches Abfragen der Modules muß das LAM-Signal "Daten Lesen" durch das entsprechende Maskenbit unterdrückt und statt dessen die automatische Abfrage zugelassen werden.

Nach abgeschlossener Datenübernahme aus dem ADC-Zähler in das Datenregister der ADC-Steuerung wird Bit 23 im Datenwort auf 0 gesetzt zur Kennzeichnung, daß zu übertragende Information vorliegt. Sobald das Datenregister gelesen worden ist, wird Bit 23 wieder auf 1 umgeschaltet zur Kennzeichnung, daß keine neuen Daten vorliegen.

#### 4.3. Eingabe zusammengehöriger Datenworte von Multikoinzidenzen

Um beim Abarbeiten des Rechner-Pufferspeichers, in dem die Datenworte abgelegt werden, das Sortieren und Zuordnen der Ereignisse möglichst zu vereinfachen, müssen zusammengehörige Datenworte von Multikoinzidenzen immer in der gleichen Reihenfolge übertragen werden. Für beide Methoden der autonomen Dateneingabe sind Maßnahmen getroffen, die die Einhaltung einer einmal festgelegten Reihenfolge gewährleisten:

Erst wenn alle an der Koinzidenz beteiligten ADC-Steuerungen ihre Daten bereit haben, können in allen diesen ADC-Steuerungen die LAM-Signale "Daten Lesen" gleichzeitig erzeugt werden, sofern die Methode der autonomen Dateneingabe durch LAM-Signalaufruf gewählt ist. Die Reihenfolge der Übertragung der Datenworte ist durch die Verdrahtung der einzelnen LAM-Signale auf die Alarmleitungen festgelegt.

Bei der anderen Möglichkeit der autonomen Dateneingabe durch zyklisches Abfragen der Datenquellen ist immer das Datenregister nur einer ADC-Steuerung gerade lesbar; im zyklischen Umlauf wird die Erlaubnis zum Lesen des Datenregisters von einem Module zum anderen weitergegeben, indem jeweils der Module, dessen Datenregister gerade gelesen worden ist, sich danach selbst verriegelt und den nächsten Module freigibt. Die Reihenfolge der Modules untereinander ist durch die Verdrahtung der entsprechenden Freigabeimpulse vorgegeben. Erst wenn alle an der Koinzidenz beteiligten ADC-Steuerungen ihre Daten bereit haben und die ADC-Steuerung, die durch den Befehl "Freigabe der Datenabfrage"  $((N+1) \cdot A2 \cdot F26)$  vom Programm als die im Lesezyklus erste ADC-Steuerung bestimmt worden ist, gerade wieder zum Lesen freigegeben wird, kann in allen Datenregistern Bit 23 auf 0 als "Daten Bereit"-Kennung gesetzt werden.

#### 5. Anwendung bei einem Kernspaltungsexperiment

Die CAMAC-ADC-Steuerung wird als erstes in einem rechnergeführten Kernspaltungsexperiment (4) eingesetzt, bei dem die bei der Spaltung prompt auftretende Gammastrahlung in Abhängigkeit von der Energie und Masse der Spaltbruchstücke gemessen werden soll.

Soweit erforderlich sind die elektronischen Meß- und Versorgungsgeräte für den Experimentaufbau vom Labor für Elektronik und Meßtechnik des Kernforschungszentrums so umgebaut worden, daß sie vom Rechner aus gesteuert werden können.

Im Blockschaltbild Abb. 3 ist die Meßelektronik stark vereinfacht dargestellt; nur die zum prinzipiellen Verständnis notwendigen Geräte der Analogzweige, die schnellen Koinzidenzstufen und die ADC's mit Steuerungen sind gezeigt.

Die Spaltbruchstücke F1 und F2 werden mit Hilfe von Silizium-Sperrschicht-Detektoren, die Gammastrahlung durch Ge(Li)-Detektoren nachgewiesen. In den Gammazweigen laufen je zwei Präzisionsimpulsgeneratoren (PG) zu Stabilisierungszwecken mit. Im unteren Teil der Abbildung sind die ADC-Steuerungen mit den angeschlossenen ADC's dargestellt. Die 4 Toreingänge der ADC-Steuerungen sowie die "Wired-OR"-Verbindungen sind ange- deutet.

Die gezeichnete Anordnung der Geräte ermöglicht z.B. die gleichzeitige Messung von Einzelereignissen in den beiden Gammazweigen einschließlich der Stabilisierungsimpulse, Zweifach-Koinzidenzereignissen der beiden Spaltbruchstücke F1 und F2, Dreifach-Koinzidenzereignissen zwischen F1, F2 und  $\gamma_1$  bzw. F1, F2 und  $\gamma_2$ , sowie Vierfach-Koinzidenzereignissen zwischen F1, F2,  $\gamma_1$  und  $\gamma_2$ . Man muß die variable Kopplung wählen, so daß gemäß der Wertigkeit des Koinzidenzereignisses jeweils die entsprechenden ADC-s miteinander zum Koinzidenzbetrieb verbunden werden.

Bei einem Vierfach-Koinzidenzereignis wird an alle vier ADC-Steuerungen ein entsprechender Kennungsimpuls geschickt; gleichzeitig treten natürlich die Kennungsimpulse der niedrigeren Koinzidenzen ebenfalls auf. Da aber die Kennungsimpulse für die Vierfach-Ereignisse auf die Trigger-eingänge der höheren Priorität geschaltet sind, werden nur diese bewertet. Treten z.B. an der ADC-Steuerung Nr. 3 gleichzeitig ein Kennungsimpuls der Dreifach-Koinzidenz am Eingang 1 und ein Kennungsimpuls des Impuls-generators an Eingang 3 auf, so handelt es sich um eine zufällige Koinzidenz zwischen den Spaltbruchstücken und einem Impulsgeratorsignal. Diese Kombination ist unerwünscht und muß durch die Anwendung der Überlappungsmaske (s. Abschnitt 2.3.) verworfen werden.

Anhand der Herkunftskennung der digitalisierten Meßwerte ist eine eindeutige Identifikation und Zuordnung der autonom in den Rechner eingegebenen Datenworte sichergestellt.

Durch die ADC-Kennung ist die Zuordnung zum Analogzweig gegeben. Aus der Eingangskennung im Datenwort geht die Art des Ereignisses (Einzel- oder Koinzidenzereignis, Impulsgeratorsignal) hervor.

### Zusammenfassung

Das kurz beschriebene Kernspaltungsexperiment ist nur ein Anwendungsbeispiel für die ADC-Steuerung, die durch den modularen Aufbau und durch die verschiedenartigen Steuermöglichkeiten über die Toreingänge vielseitig einsetzbar ist und eine große Anzahl von Kombinationen zuläßt. Man könnte z.B. die ADC-Steuerung auch verwenden, um an einen ADC



mehrere verschiedene Meßstellen über einen Analogmultiplexer anzuschließen. Jedes Analogsignal muß von einem zugehörigen Kennungssignal begleitet sein, das auf einen der Toreingänge der ADC-Steuerung geschaltet wird. Bei dieser Anwendung gibt die im Datenwort mitgelieferte Eingangskennung Auskunft, welchem Analogzweig der digitalisierte Meßwert zuzuordnen ist. Auch bei einer solchen Meßanordnung lassen sich mit mehreren ADC's und ADC-Steuerungen natürlich Koinzidenzereignisse erfassen, z.B. indem die Eingangsstufe der ADC-Steuerung als Koinzidenzstufe zur Feststellung der Koinzidenzbedingung eingesetzt wird.

Für einfachere ADC-Anwendungen kann man auf den kompletten Ausbau des ADC-Steuermoduls verzichten und einen Teil der komplexen Eingangsstufe mit ihren zugehörigen Maskenregistern einsparen. Damit wird die CAMAC-ADC-Steuerung zu einem einfachen ADC-Interface, das im wesentlichen dazu dient, die vom ADC übernommenen Daten mit einer Kennung zu versehen und für die Eingabe in den Rechner zu sorgen.

Die Schaltung der ADC-Steuerung, die in einem Dreifach-CAMAC-Module untergebracht ist, ist so konzipiert, daß eine Anpassung an verschiedene ADC-Typen leicht möglich ist.

Literatur

- (1) CAMAC - A Modular Instrumentation System for Data Handling -  
Description and Specification.  
Euratom-Bericht EUR 4100 e, 1969, Luxembourg.
- (2) CAMAC - Organisation of Multi-Crate Systems-Specification of  
the Branch Highway and CAMAC Crate Controller A. Preliminary  
Issue, ESONE Committee, 1971.
- (3) G. Gagel  
Vorschlag zur Realisierung der autonomen Dateneingabe in Rechner  
bei Benutzung von CAMAC als Datentransportsystem.  
KFK-Bericht 1329, 1970, Kernforschungszentrum Karlsruhe.
- (4) F. Horsch, I. Piper  
Aufbau und Instrumentierung eines Dreiparameterexperimentes zur  
Untersuchung der prompten Gammastrahlung von Spaltbruchstücken  
spezifischer Masse in einem Zeitbereich von  $10^{-9}$  sec nach neutronen-  
induzierter Spaltung.  
KFK-Bericht 1003, 1969, Kernforschungszentrum Karlsruhe.

Befehlsbeschreibung

Erläuterung zum grundsätzlichen Befehlsaufbau

Ein CAMAC-Befehl (CNAF) besteht aus einem Adressteil, der angibt, an welche logische Funktionseinheit der Befehl gerichtet ist, und sich zusammensetzt aus der Crate-Adresse C, der Module-Adresse N und der Subadresse A eines Modules, und aus einem Funktionsteil F, der die auszuführende Operation wie Lesen, Schreiben, Setzen, Löschen usw. beschreibt.

Bei Schreib- bzw. Lesebefehlen muß der System Controller gleichzeitig mit dem CNAF das Datenwort von max. 24 bit für den angesprochenen Module bereitstellen bzw. vom angesprochenen Module entgegennehmen. Die anderen verwendeten Befehle (wie Lösch- und Enable/Disable-Befehle) sind nicht von einem Datenwort begleitet, also mit dem Transfer des CNAF abgeschlossen.

Erläuterungen zur nachfolgenden Beschreibung

Die Zählweise eines Wortes ist grundsätzlich von rechts nach links, beginnend mit dem wertniedrigsten Bit 0 bis max. Bit 23.

Ein Maskenbit ist dann aktiv, wenn es in den logischen Zustand 1 gesetzt ist, bei Schreibbefehlen durch Schreiben einer 1, bei Enable/Disable-Befehlen durch Enable.

Eine Übersicht über die Register findet sich in den Abb. 4 a und b.

N . AO . F9 Allgemeines Löschen

Mit diesem Befehl werden im gesamten ADC-Steuermodule alle Register und Flip-Flops gelöscht. Er hat dieselbe Wirkung wie ein generelles CLEAR oder INITIALISE, abgesehen davon, daß sich diese letztgenannten Befehle an alle Modules richten.

N . AO . F10 Lösche FEHLER-LAM

Dieser Befehl löscht die Alarmquellen, die zu einem eine Programmunterbrechung verursachenden LAM-Signal zusammengefaßt sind.

Die eine Alarmquelle LAM1=PROGRAMMFEHLER gibt an, daß der ADC-Steuermodule mit einem Befehl angesprochen wurde, für den er nicht eingerichtet ist. Wenn vom ADC mehrmals hintereinander ein Overflow-Signal oder ein Überschreiten der oberen Diskriminatorschwelle gemeldet wird, wird die maskierbare Alarmquelle LAM2=ADC-FEHLER aktiv.

Beide Alarmquellen sind in das Statusregister aufgenommen und dort lesbar, LAM-Quelle 1 auf Bit 0, LAM-Quelle 2 auf Bit 1. Das Lesen des Statusregisters setzt beide LAM-Quellen auf 0.

N · A1 · F16 Setze Triggerbedingungen

N · A1 · FO Lies Triggerbedingungen

Mit diesem Schreib- bzw. Lesebefehl wird das 6 Bit-Register Triggerbedingungen angesprochen, das die EINGANGSMASKE (Bit 0 bis 3) für die Triggereingänge 0 bis 3, die ODERMASKE (Bit 4) und die UNDMASKE (Bit 5) enthält (siehe Abschnitt 1.).

N · A2 · F16 Setze Verknüpfungsbedingungen

N · A2 · FO Lies Verknüpfungsbedingungen

Dieser Schreib- bzw. Lesebefehl wirkt auf das 12 Bit-Register Verknüpfungsbedingungen, das für die Eingänge 0 bis 3 eine KOINZIDENZMASKE (Bit 0 bis 3) eine ANTIKOPPLUNGSMASKE (Bit 4 bis 7) und eine ÜBERLAPPUNGSMASKE (Bit 8 bis 11) enthält (siehe Abschnitt 2.).

N · A3 · F16 Setze Zeitvorgabe

N · A3 · FO Lies Zeitvorgabe

Dieser Schreib- bzw. Lesebefehl richtet sich an das 5 Bit-Register Zeitvorgabe. Bit 0 bis 3 dienen zur Aufnahme einer Dualzahl, die die Impulsbreite (in  $\mu\text{sec}$ ) des ADC-Koinzidenz-Signals bestimmt. Das Einschalten der Zeitkonstanten erfolgt über Reed-Relais; wegen der langen Ansprech- und Prellzeit der Relais ist erst nach Ablauf von ca.  $400 \mu\text{sec}$ , gerechnet vom Zeitpunkt der Befehlsausführung im Module, mit einer sicheren Einstellung der gewünschten Impulsbreite zu rechnen.

Die gewählte Impulsbreite wird unwirksam, sobald im Register Zeitvorgabe Bit 4 (PERMANENT) auf 1 gesetzt ist. In diesem Fall wird ein Dauersignal an den ADC geschickt, das das Koinzidenz-Gate permanent geöffnet hält.

N . A8 . F26 Enable Kopplungsmaske

N . A8 . F24 Disable Kopplungsmaske

Setzen des Kopplungsmaskenbits auf 1 (durch "Enable") bewirkt das Dauerkopplungssignal (siehe Abschnitt 2.1.1.). Das Kopplungsmaskenbit ist Teil des Statusregisters und ist innerhalb dessen lesbar mit N . A15 . FO als Bit 3.

N . A9 . F26 Enable Fehlermaske

N . A9 . F24 Disable Fehlermaske

Ist das Fehlermaskenbit durch "Enable" auf 1 gesetzt, wird bei der Feststellung eines Überlappungsfehlers (siehe Abschnitt 2.1.) durch RESET ADC eine Konversion des am ADC ankommenden Analogsignals verhindert bzw. eine bereits laufende Konversion unterbrochen.

Das Fehlermaskenbit ist ebenfalls innerhalb des Statusregisters lesbar mit N . A15 . FO als Bit 4.

N . A11 . FO Lies Module-Kennung

Dieser Befehl liest die festverdrahtete Typen-Kennung des Modules aus:

$$181_{10} = 0B5_{16}$$

N . A13 . F26 Enable Maskenbit für LAM-Quelle 2

N . A13 . F24 Disable Maskenbit für LAM-Quelle 2

Durch Setzen ("Enable") dieses Maskenbits wird die LAM-Quelle 2 (ADC-FEHLER) freigegeben.

Die LAM2-Maske ist ebenfalls Teil des Statusregisters.

N · A15 · FO Lies Statusregister

Das Statusregister enthält in Bit 0 den logischen Zustand der LAM-Quelle 1 (PROGRAMMFEHLER), in Bit 1 den der LAM-Quelle 2 (ADCFEHLER), in Bit 2 die LAM2-Maskierung, in Bit 3 die Kopplungsmaske, in Bit 4 die Fehlermaske. Bit 2 bis 4 können einzeln durch die obengenannten Enable/Disable-Befehle gesetzt bzw. gelöscht werden. Abfrage dieser Maskenbits ist nicht einzeln, sondern nur durch Lesen des gesamten Statusregisters möglich.

Mit dem Ende des Lesebefehls N · A15 · FO werden die beiden LAM-Quellen gelöscht.

(N+1) · A0 · F10 Lösche LAM "Daten Lesen!"

Dieser Befehl löscht die Alarmquelle, die durch einen LAM-Signalaufwurf die Übertragung des Datenwortes von der ADC-Steuerung in den Rechner anfordert.

(N+1) · A1 · F16 Setze ADC-Kennung im Datenregister

Im 24 Bit-Datenregister sind die Bitpositionen 19 bis 22 zum Eintragen einer ADC-Kennungsnummer reserviert (siehe 3.2.1.).

(N+1) · A1 · FO Lies Datenregister

Durch diesen Lesebefehl wird das gesamte Datenwort auf die Leseleitungen gestellt. Die Struktur des Datenwortes geht aus der Beschreibung 3.2.1. und der schematischen Datstellung in Abb. 4 b hervor.

(N+1) · A5 · F26 Enable Automatische Abfrage

(N+1) · A5 · F24 Disable Automatische Abfrage

Durch Zulassung der automatischen Abfrage wird die autonome Dateneingabe durch ständiges Abfragen der Datenquellen durch den Systemcontroller ermöglicht. In diesem Fall muß zuvor das LAM-Signal "Daten Lesen" durch sein zugehöriges Maskenbit unterdrückt werden. Damit zusammengehörende Datenworte immer in bestimmter Reihenfolge zum Rechner übertragen werden, ist bei dieser Art der autonomen Dateneingabe eine gegenseitige Freigabe und Verriegelung der Datenregister über bestimmte Steuersignale der Modules vorgesehen in der Art, daß im zyklischen Umlauf immer nur das

Datenregister einer ADC-Steuerung gerade lesbar ist und nach jedem Lesevorgang das gerade gelesene Datenregister gesperrt und das des nächsten ADC-Steuermoduls zur Datenabfrage freigegeben wird. Die Reihenfolge des Moduls untereinander ist durch die aufgrund der Verkabelung gewählten Folge der Freigabesignale innerhalb eines Zyklus vorgegeben. Mit "Enable Automatische Abfrage" wird jeder angesprochene Module gegen Lesen des Datenregisters automatisch verriegelt, so daß nach Umschalten aller Moduls auf automatische Datenabfrage noch kein Lesebefehl vom Systemcontroller ausgeführt werden kann. Erst wenn einer der ADC-Steuermoduls durch den Befehl

(N+1) · A2 · F26    Freigabe der Datenabfrage

als der im Lesezyklus erste Module ausgewählt worden ist, kann das zyklische Abfragen der Datenregister beginnen. Dieser Befehl ist nur sinnvoll nach (N+1) · A5 · F26.

(N+1) · A6 · F26    Zulassung des LAM-Signals "Daten Lesen"

(N+1) · A6 · F24    Verbot des LAM-Signals "Daten Lesen"

Mit diesen Befehlen kann der LAM-Aufruf, der die Übertragung des Datenwortes vom Rechner anfordert, freigegeben bzw. **unterdrückt** werden.

Der jeweilige Zustand ist in Bit 1 des Steuermaskenregisters festgehalten und dort lesbar mit (N+1) · A15 · F0.

(N+1) · A7 · F26    Enable    Kennungsunterdrückung

(N+1) · A7 · F24    Disable Kennungsunterdrückung

Durch den Enable-Befehl wird die im Datenwort in Bit 16 bis 18 vorgesehene Eingangs- und Koinzidenz-Gate-Kennung unterdrückt.

Dieses Maskenbit ist ebenfalls in das Steuermaskenregister aufgenommen in Bit 2.

(N+1) · A8 · F26    Enable    ADC

(N+1) · A8 · F24    Disable    ADC

Mit "Enable ADC" wird der ADC "eingeschaltet", d.h. für die Annahme von Analogsignalen vorbereitet, so daß er, wenn sein Koinzidenz-Gate geöffnet wird, Analogsignale verarbeiten kann. Mit dem Enable-Signal wird automatisch ein Lösch-Signal an den ADC gegeben, das einen definierten Anfangszustand im ADC einstellt.

Mit "Disable ADC" wird der ADC "ausgeschaltet" und damit die Annahme von Analogsignalen unterdrückt. Der Status des ein- bzw. ausgeschalteten ADC's ist innerhalb des Steuermaskenregisters lesbar mit (N+1)·A15·FO als Bit 3.

(N+1) · A9 · F26 Enable Dummy Address Transfer

(N+1) · A9 · F24 Disable Dummy Address Transfer

(Simulierte Datenübernahme)

Für den Fall, daß ein ADC-Typ während einer laufenden Konversion nicht gelöscht werden kann, wie es u.U. bei Nichterfüllung der Koinzidenzbedingung, bei Feststellung eines Overflow-Signals oder ähnlichen Fehler-situationen notwendig ist, muß die Meldung, daß der ADC seine Daten bereit hat (DATA READY) abgewartet und dann formal mit einem Dummy ADDRESS TRANSFER beantwortet werden, das jedoch die ADC-Daten nicht in das Datenregister der ADC-Steuerung übernimmt. Danach wird ein Löschsinal an den ADC gegeben. Diese Methode hat den Nachteil, daß beim Feststellen eines Fehlers die volle Konversionszeit abgewartet werden muß. Wenn die ADC-Hardware ein vorzeitiges Löschen jedoch nicht zuläßt, so muß diese Methode durch "Enable Dummy Address Transfer" gewählt werden.

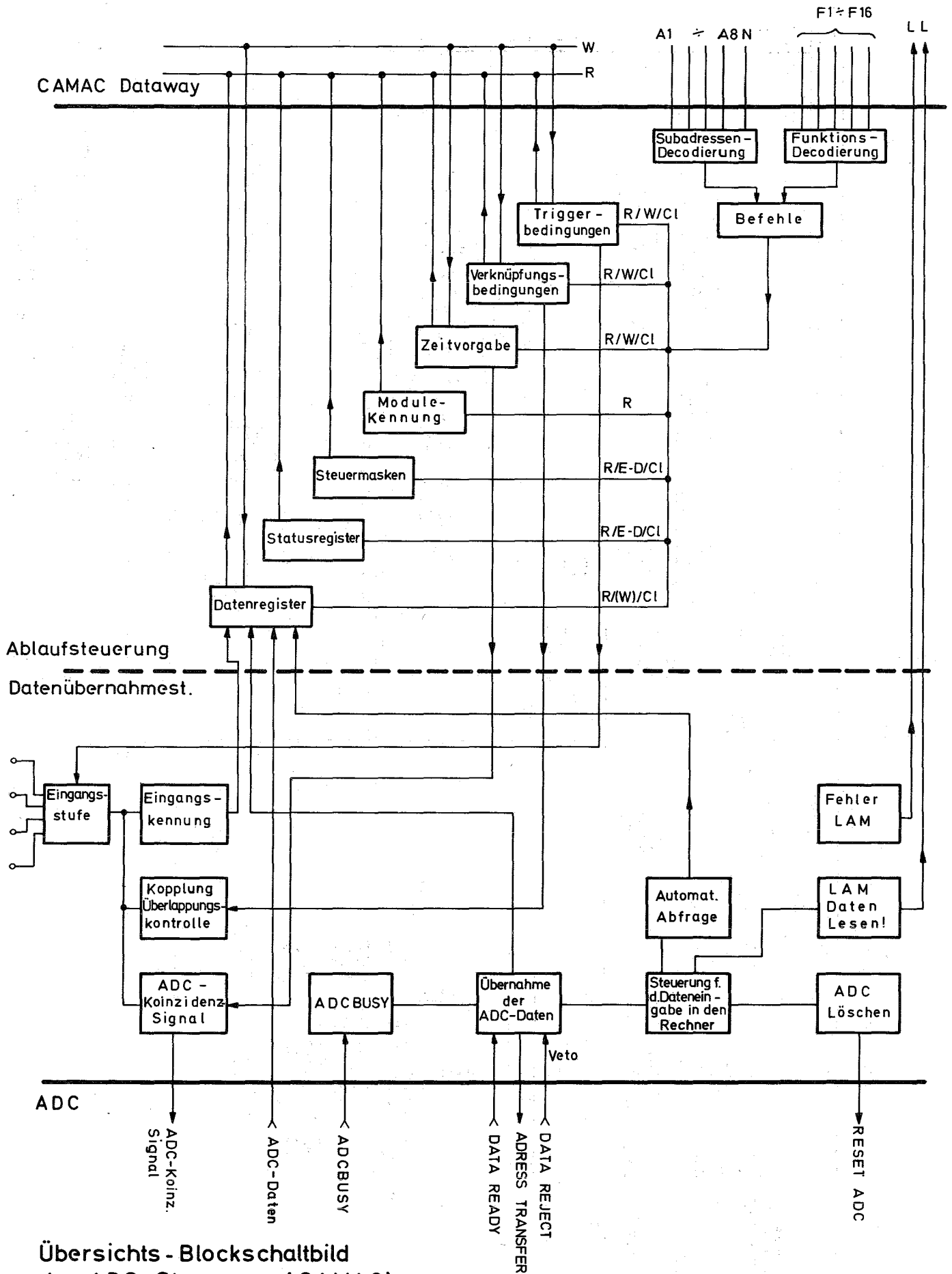
Dieses Maskenbit ist ebenfalls ein Teil des Steuermaskenregisters.

(N+1) · A15 · FO Lies Steuermaskenregister (Betriebsartenregister)

Dieser Befehl liest den Inhalt des 5-Bit-Steuermaskenregisters, das die Maskierung für die automatische Datenabfrage in Bit 0, für das LAM-Signal "Daten Lesen" in Bit 1, für die Kennungsunterdrückung in Bit 2, für das Ein/Ausschalten des ADC in Bit 3, für einen Dummy Address Transfer in Bit 4 enthält.

Diese Steuerfunktionen sind über die entsprechenden Enable/Disable-Befehle einzeln ein- und ausschaltbar, das Lesen der Steuermaskenbits ist nur gemeinsam möglich.





Übersichts - Blockschaltbild  
der ADC-Steuerung (CAMAC)

Abb.1

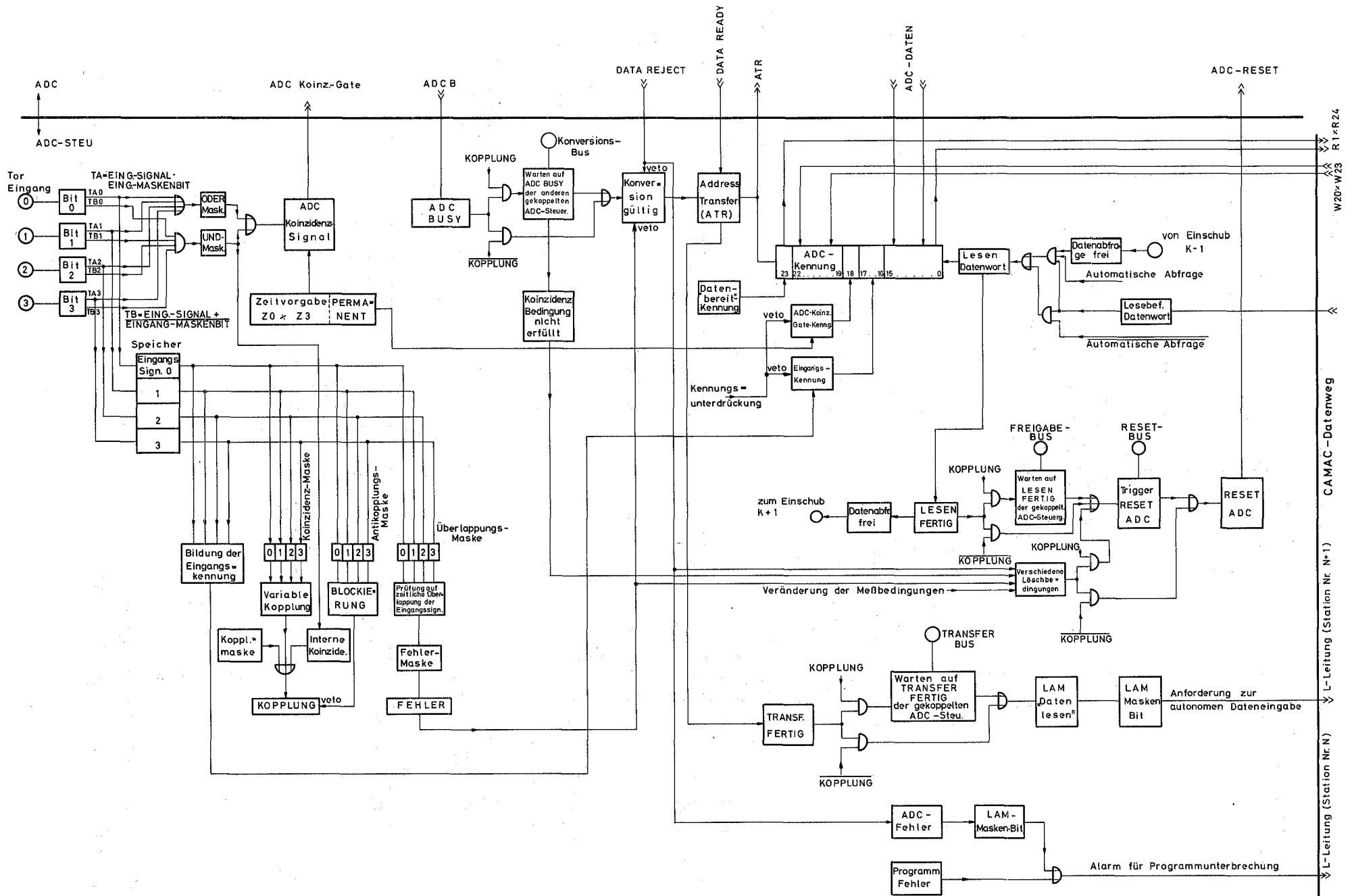


Abb. 2 Prinzipielles Funktionsschaltbild der CAMAC-ADC-Steuerung

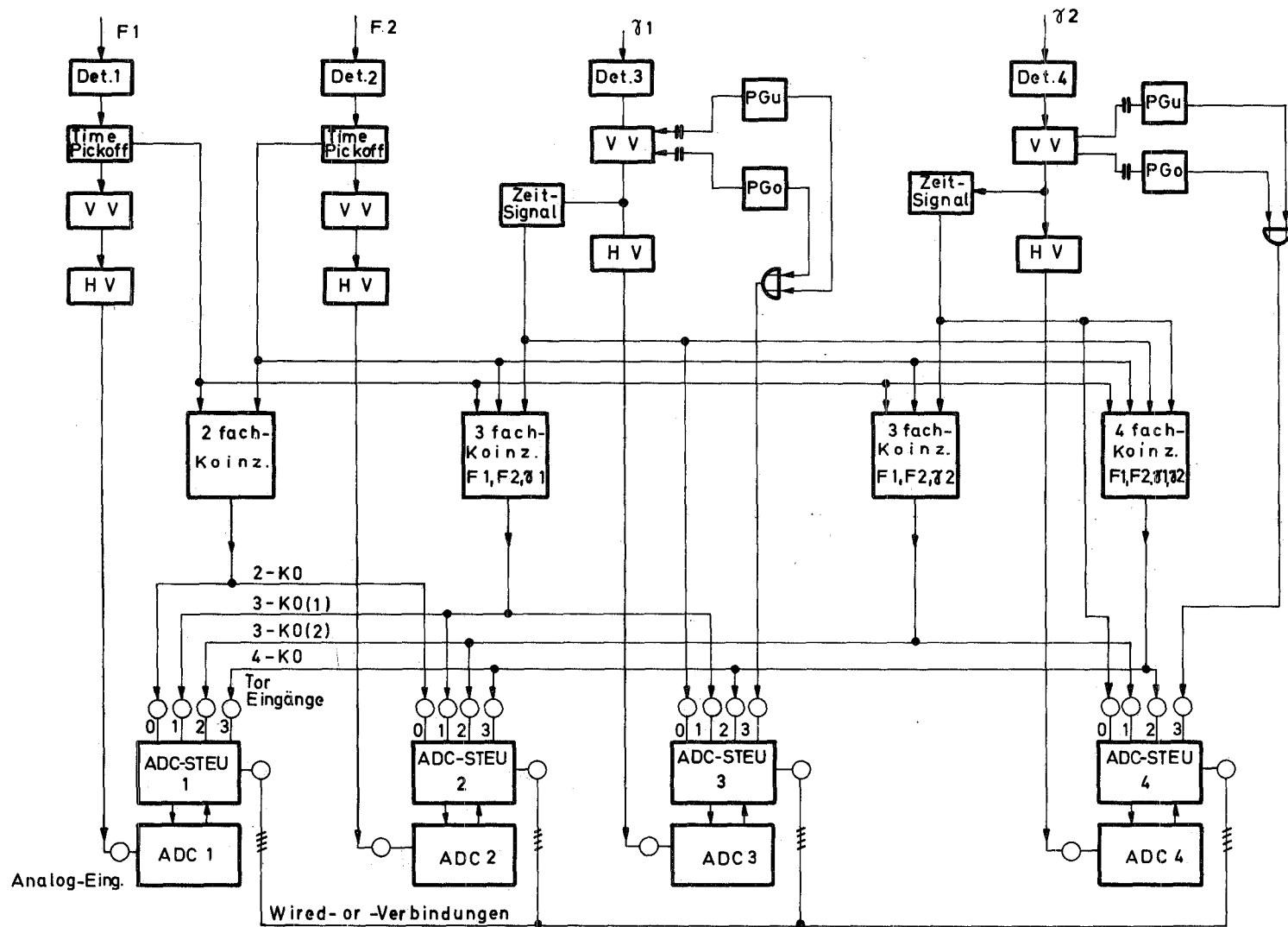


Abb. 3

Vereinfachtes Blockschaltbild  
des Experimentaufbaus, Messung  
im 2-, 3-, u. 4-fach Koinzidenzbetrieb



Übersicht über Register der ADC-Steuerung ( Abb. 4a )

Triggerbedingungen : ( 6 bit )

Schreiben : N · A 1 · F16

Lesen : N · A 1 · F 0

5						0
		3	2	1	0	
UND- maske	ODER- maske	Eingangsmaske				

Verknüpfungsbedingungen : ( 12 bit )

Schreiben : N · A 2 · F16

Lesen : N · A 2 · F 0

11												0
3	2	1	0	3	2	1	0	3	2	1	0	
Überlappungs- maske				Antikopplungs- maske				Koinzidenz- maske				

Zeitvorgabe : ( 5 bit )

Schreiben : N · A 3 · F16

Lesen : N · A 3 · F 0

4								0
	Z3	Z2	Z1	Z0				
Perma- nent	Impulsdauer ( dual )							

Steuermaske : ( 5 bit )

Einzelbitsteuerung : Setzen auf 1 = Enable = (N+1) · A<sub>x</sub> · F26

Löschen = Disable = (N+1) · A<sub>x</sub> · F24

Lesen des gesamten Registers : (N+1) · A15 · F 0

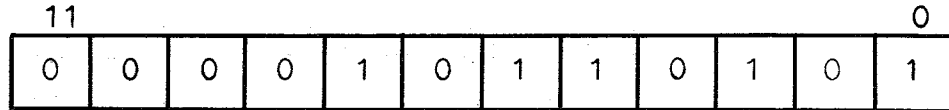
zugeordnete Subadresse:

4								0
A9	A8	A7	A6	A5				
Dummy ATR	ADC Enable	Kenngs. unter- drückg.	Maskie- rung f. LAM "Daten Lesen"	Autom. Daten- Abfr.				

Übersicht über Register der ADC-Steuerung ( Abb. 4b )

Module-Kennung : ( 12 bit )

Lesen : N · A11 · F 0



( fest verdrahtet )

Status-Register : ( 5 bit )

Einzelbitsteuerung

für Bit 2 ... 4 : Setzen auf 1 = Enable = N · A<sub>x</sub> · F26

Löschen = Disable = N · A<sub>x</sub> · F24

Lesen des gesamten Registers : N · A15 · F 0

		4				0
zugeordnete Subadresse :	A9	A8	A13	LAM- Qu 2	LAM- Qu 1	
	Fehler- maske	Koppl. maske	LAM 2- Maske	ADC- Fehler	Progr. fehler	

Daten-Register : ( 24 bit )

Schreiben ( der ADC-Kennung ) : (N+1) · A 1 · F16

Lesen des ges. Registers : (N+1) · A 1 · F 0

Bit 18 = 1 : ADC-Koinz.-Gate impulsmäßig angesteuert.

Bit 23 = 1 : keine zu übertragenden Daten ( bei Betriebsart der automatischen Abfrage )

