

**KERNFORSCHUNGSZENTRUM  
KARLSRUHE**

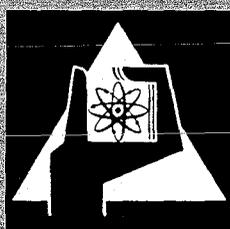
März 1972

KFK 1467

Labor für Elektronik und Meßtechnik

**CAMAC-50-MHz-Zähler-Modul Typ LEM-52/1.6.  
Spezifikation und Beschreibung**

K. Borcharding, P. Gruber, J. Ottens, K. Tradowsky



**GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.  
KARLSRUHE**

**Als Manuskript vervielfältigt**

**Für diesen Bericht behalten wir uns alle Rechte vor**

**GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.  
KARLSRUHE**

KERNFORSCHUNGSZENTRUM KARLSRUHE

März 1972

KFK 1467

Labor für Elektronik und Meßtechnik

CAMAC-50-MHz-Zähler-Modul Typ LEM-52/1.6.

Spezifikation und Beschreibung

K. Borcharding

P. Gruber

J. Ottens

K. Tradowsky

GESELLSCHAFT FÜR KERNFORSCHUNG M.B.H., KARLSRUHE



## Zusammenfassung

Der vorliegende Bericht beschreibt den CAMAC-50-MHz-Zähler Typ LEM-52/1.6. Der Zähler ist ein Modul eines CAMAC-Zähler-Timer-Systems, dessen andere Module - der Timer, ein Binär-BCD-Umsetzer mit Display - ebenso wie die zu dem System gehörende Software in weiteren Berichten beschrieben werden.

Der hier beschriebene Zähler hat ein vorsetzbares 24-Bit-Zählregister, das durch Umschalten auf 18, 16 oder 12 Bit verkürzt und während der Meßzeit ausgelesen werden kann. Der Zustand des Zählers einschließlich der LAM-Source wird in einem Statusregister festgehalten, das jederzeit ausgelesen werden kann, bei einem Alarm des Zählers (Overflow) ausgelesen werden muß. Die Einstellung der Betriebsarten erfolgt mit dem Control-Register. Da das durch das Vorwahl-Flipflop "Select Channel" ausgewählte Overflow-Signal wahlweise auf die Sonderleitung P1 oder an die Buchse "Overflow" in der Frontplatte herausgeführt werden kann, läßt sich dieser Zähler in Verbindung mit dem CAMAC-Timer Typ LEM-52/2.6. auch als Pausenzeit-Vorwahl-Zähler verwenden.

Der Zähler-Eingang kann mit TTL- oder NIM-Pegeln angesteuert werden und hat eine feste Totzeit von 20 ns. Der "Inhibit"-Eingang muß mit TTL-Signalpegeln gesteuert werden. Zusätzlich kann der Zähler-Eingang mit einem über das Control-Register an- und abschaltbaren Gate-Eingang mit NIM-Signalpegeln geöffnet oder gesperrt werden.

Die Stellung des LSB wird mit einer Lampe angezeigt.

CAMAC 50-MHz Scaler Module Type LEM-52/1.6.  
Specification and Description

Abstract

This report is a description of the CAMAC 50-MHz Scaler type LEM-52/1.6. The scaler is one module of a CAMAC Scaler-Timer System. The other modules - the timer, the binary-to-decimal converter with display - just as the software belonging to this system will be introduced in subsequent reports.

The scaler described here is equipped with a 24-bit preset scale register which can be reduced to 18, 16 or 12 bits and allows reading even during the gate time. The state of the scaler including the LAM source is represented in the status register which permits reading all over the time but postulates reading in the case of the scaler's LAM (Look-at-Me) caused by an overflow. Setting of the operating mode is done with the control register. The overflow signal preselected with the flip-flop "Select Channel" is to be connected due to the requirements either to the patch lead P1 or to the jack "Overflow" in the front panel. This enables the scaler to be used as an interval time preset scaler if cabled with the CAMAC Timer type LEM-52/2.6.

TTL or NIM level signals can trigger the input "Signal" and the dead time is defined with 20 ns. The level of triggering the input "Inhibit" must be TTL. In addition to this the input "Signal" can be gated with NIM level signals at the input "Gate" enabled or disabled by the control register.

A lamp indicates the state of the LSB.

## Inhaltsverzeichnis

1. Einleitung
2. Umgebungsbedingungen
3. Mechanischer Aufbau und Stromversorgung
  - 3.1. Mechanik
  - 3.2. Leistungsaufnahme
4. Verwendung der Signale auf den Datenweg-Leitungen
  - 4.1. Subadressen
  - 4.2. Funktionscodes
  - 4.3. Decodierung
  - 4.4. Befehle
  - 4.5. Statusinformationen auf der L-, B- und Q-Leitung
    - 4.5.1. Alarm-Signal auf der L-Leitung
    - 4.5.2. Belegt-Signal B
    - 4.5.3. Echo-Signal Q
  - 4.6. Gemeinsame Steuersignale
  - 4.7. Sonderleitung P1
5. Spezifikation der Schaltung
  - 5.1. Spezifikation der Eingänge an der Frontplatte
    - 5.1.1. Signal-Eingang
    - 5.1.2. Gate-Eingang
    - 5.1.3. Inhibit-Eingang
    - 5.1.4. Verknüpfung der Öffnungs- und Sperr-Signale
  - 5.2. Zählregister und Overflow-Verarbeitung
    - 5.2.1. Zählregister
    - 5.2.2. Overflow-Verarbeitung
    - 5.2.3. Impuls-Vorwahl
  - 5.3. Control-Register
  - 5.4. Hauptschalter "Enable/Disable Module"
  - 5.5. Statusregister

## Literatur



## 1. Einleitung

Der in diesem Bericht vorgestellte 50-MHz-Vorwahlzähler in CAMAC [1] Typ LEM-52/1.6. stützt sich im wesentlichen auf das im Externen Bericht 22/70-2 [2] beschriebene Konzept zum gleichen Thema. In der Zeit nach Erscheinen des genannten Berichtes kamen aus Tagungen und Diskussionen<sup>1)</sup> weitere Anregungen und Wünsche, die sorgfältig überprüft wurden. So hatte z. B. eine Voruntersuchung zur Entwicklung eines 2 x 24-Bit-Zählers gezeigt, daß es augenblicklich wenig sinnvoll ist, ein solches Projekt selbst bei einer Beschränkung auf die wesentlichen Forderungen unter Verwendung der derzeit marktgängigen Bauelemente weiter zu verfolgen wegen einer zu hohen Leistungsaufnahme des Moduls (11 W pro Modul) und einer Überbeanspruchung der vorgegebenen Kartenfläche. Die jetzt in der Frontplatte eingebaute LSB-Lampe und Overflow-Buchse waren ursprünglich nur für Sonderausführungen des Zählers vorgesehen gewesen. Nach Aussagen der darauf angesprochenen Vertreter der Industrie war nach der Ende des Jahres 1970 bestehenden Kostenlage der Aufpreis für diese zusätzliche,

- 
- 1)
1. Studiengruppe Nukleare Elektronik  
Herbsttagung Würzburg, 21./23. 9. 1970
  2. Studiengruppe Nukleare Elektronik  
Diskussion über ein Konzept eines  
CAMAC-Zähler-Timer-Systems  
München, 5./6. 11. 1970
  3. Labor für Elektronik und Meßtechnik  
Technisches Gespräch über das  
CAMAC-Zähler-Timer-System  
Karlsruhe, 30. 11. 1971
  4. Bundesministerium für Bildung und Wissenschaft  
Ausschuß "Projekt Koppелеlektronik"  
18. Sitzung in Bonn am 15. 12. 1970  
19. Sitzung in Bonn am 19. 4. 1971

Manuskript eingegangen am 23. 3. 1972

von nur relativ wenigen Interessenten geforderte Ausstattung für das Serienprodukt nicht zu vertreten. Solche auf den Endpreis bezogenen Einwände sind in der Zwischenzeit durch Preis-senkungen bei den Bauelementen hinfällig geworden mit dem Resultat, daß jetzt lieber von vornherein geringe Kostensteigerungen für den gesamten Modul in Kauf genommen werden, dafür aber nachträglich am Einzelexemplar keine Änderungen vorgenommen bzw. nicht mehrere sich nur wenig unterscheidende Modultypen auf Lager gehalten werden müssen.

Der hier beschriebene CAMAC-Zähler soll zusammen mit dem CAMAC-Timer-Modul Typ LEM-52/2.6. [3] ein in sich geschlossenes Zähler-Timer-System bilden, das im Sinne der CAMAC-Philosophie die fundamentalen Überwachungs- und Kontrollfunktionen ("Intelligenz") überwiegend in den Rechner bzw. in die zentrale Steuerung delegiert.

Der Zähler-Modul kommt dem Grundgedanken der modularen Technik, die einzelnen Module in ihren Einsatzmöglichkeiten flexibel zu halten, dadurch entgegen, daß er auf einfache Weise in einen dem Timer zuzuordnenden Pausenzeit-Zähler zu verwandeln ist.

Das Zähler-Timer-System wurde so ausgelegt, daß es mit Impuls-Vorwahl von jedem Zähler, Zeit-Vorwahl sowie Pausenzeit-Vorwahl und -Messung arbeiten kann. Wie weiter hinten (Kap. 5.2.1.) genauer beschrieben wird, kann der jeweilige Stand jedes Zählers auf einem gemeinsamen oder mehreren Display dargestellt werden, falls das für spezielle Messungen erforderlich sein sollte.

Die Software zu diesem System wird in einem getrennten Bericht an Hand einiger Beispiele behandelt.

## 2. Umgebungsbedingungen

Der Prototyp des Moduls wurde getestet

- auf Temperaturempfindlichkeit in einem Ofen mit Luftumwälzung über einen Temperaturbereich von 5 bis 50 °C und
- auf Störempfindlichkeit durch einen Test, der die in [2] und [4] angegebenen Versuchsbedingungen sicher erfüllte. Eine Funkenstrecke (Zündkerze mit 6 kV Durchbruchspannung), im Mindestabstand von 2 cm über die ohne Abdeckbleche und mit offenen Eingängen im CAMAC-Rahmen steckende Karte bewegt, beeinflusste den Zustand des Zählregisters nicht.

Für den Export bestimmte Geräte müssen den im Einfuhrland gültigen Bestimmungen entsprechen (z. B. Vibrationsbeständigkeit nach MIL-STD-810A [USA F] vom 23. 6. 1964 für Bodenelektronik).

### 3. Mechanischer Aufbau und Stromversorgung

Der mechanische Aufbau und die Stromversorgung eines Moduls sind im CAMAC-Bericht EUR 4100 [1] spezifiziert. Zusätzlich dazu wurden folgende Forderungen notwendig:

#### 3.1. Mechanik

Auf beiden Seiten der Leiterplatte müssen Abschirmbleche vorgesehen werden. Sie sind so anzuordnen, daß sie weder eine Leiterbahn noch ein Bauelement berühren können, und an der den Bauelementen bzw. Leiterbahnen zugewandten Seite mit Isoliermaterial zu überziehen.

Als Basismaterial für die gedruckte Schaltung ist glasfaserverstärktes Epoxydharz mit einer Stärke von  $1,6 \pm 0,2$  mm zu verwenden. Die Schaltung sollte soweit wie möglich gedruckt werden. Benötigte Drahtverbindungen müssen kurz sein ( $< 5$  cm).

### 3.2. Leistungsaufnahme

Die maximal zulässige Verlustleistung für das Gerät, das eine normierte Breitereinheit im CAMAC-Rahmen einnimmt, ist 8 W. Auf der + 6 V- bzw. der - 6 V-Versorgungsleitung darf im Falle eines Kurzschlusses ein Strom von 3 A nicht überschritten werden.

## 4. Verwendung der Signale auf den Datenweg-Leitungen

### 4.1. Subadressen

Verschiedene Funktionseinheiten des Moduls werden durch eigene Subadressen gekennzeichnet (Fig. 1 - S. 35):

- A(0) Zählregister mit Overflow-Verarbeitung,
- A(14) Control-Register und Hauptschalter (Enable/Disable Module),
- A(15) Statusregister, LAM-Flipflop.

Dieser Aufteilung des Moduls liegt das Bestreben zugrunde, den verschiedenartigen Modul-Typen im CAMAC-System eine einheitliche Bezifferung der einander entsprechenden Subadressen zu geben [5]. Dabei müssen die für sequentielle Adressierung vorgesehenen Register die Subadressen von Null ausgehend belegen. Hier ist das Zählregister vorbereitet für Lesen bei sequentieller Adressierung. Gleichzeitiges Schreiben in mehrere Zählregister erfolgt vorteilhafter mit einem Multiadreß-Befehl anstatt mit sequentieller Adressierung.

### 4.2. Funktionscodes

Für die Subadresse A(0) (s. Fig. 1) werden Lese-, Löscher und Schreibfunktionen der Gruppe 1, für die Subadressen A(14) und

A(15) Lese- und Schreibfunktionen der Gruppe 2 verwendet, sofern solche im Modul überhaupt vorgesehen sind. Diese Einteilung soll der Vereinheitlichung der Gliederung verschiedenartiger Modul-Typen dienen und berücksichtigt hier die in anderen Einheiten unter Umständen notwendige Unterteilung des Moduls in mehr als 16 Subadressen nach EUR 4100 [1], Kapitel 6, bzw. [5].

Folgende Funktionscodes werden in dem Zähler-Modul benutzt und zu entsprechenden Befehlen (s. 4.4.) verarbeitet:

- F(0) Lesen eines Registers der Gruppe 1,
- F(1) Lesen eines Registers der Gruppe 2,
- F(2) Lesen und Löschen eines Registers der Gruppe 1,
- F(8) Prüfen der Anforderung (Test Look-at-Me [LAM])
- F(9) Löschen eines Registers der Gruppe 1,
- F(10) Löschen der Anforderung (Clear Look-at-Me [LAM])<sup>1)</sup>
- F(16) Überschreiben eines Registers der Gruppe 1,
- F(17) Überschreiben eines Registers der Gruppe 2,
- F(24) Abschalten,
- F(25) Inkrementieren vorgewählter Register,
- F(26) Einschalten.

#### 4.3. Decodierung

Das für den Zähler bestimmte Kommandowort  $N(Sc) \cdot A(i) \cdot F(k)$  auf dem Datenweg ist eindeutig zu decodieren. Da bei den verwendeten Befehlen das Signal auf der Sammelleitung F4 stets logisch "0" bleibt, ist eine vereinfachte Volldecodierung der übrigen Funktionssignale möglich (Fig. 2). Zu beachten ist, daß gemäß EUR 4100 [1], Tab. V, der Datenweg die Signale logisch "0" als hohen und logisch "1" als niederen Pegel anbietet und entsprechend die Signale auch übernimmt.

---

<sup>1)</sup> Hinweise zur Verwendung von F(10) siehe Abschnitte 4.5.3. und 5.2.2.

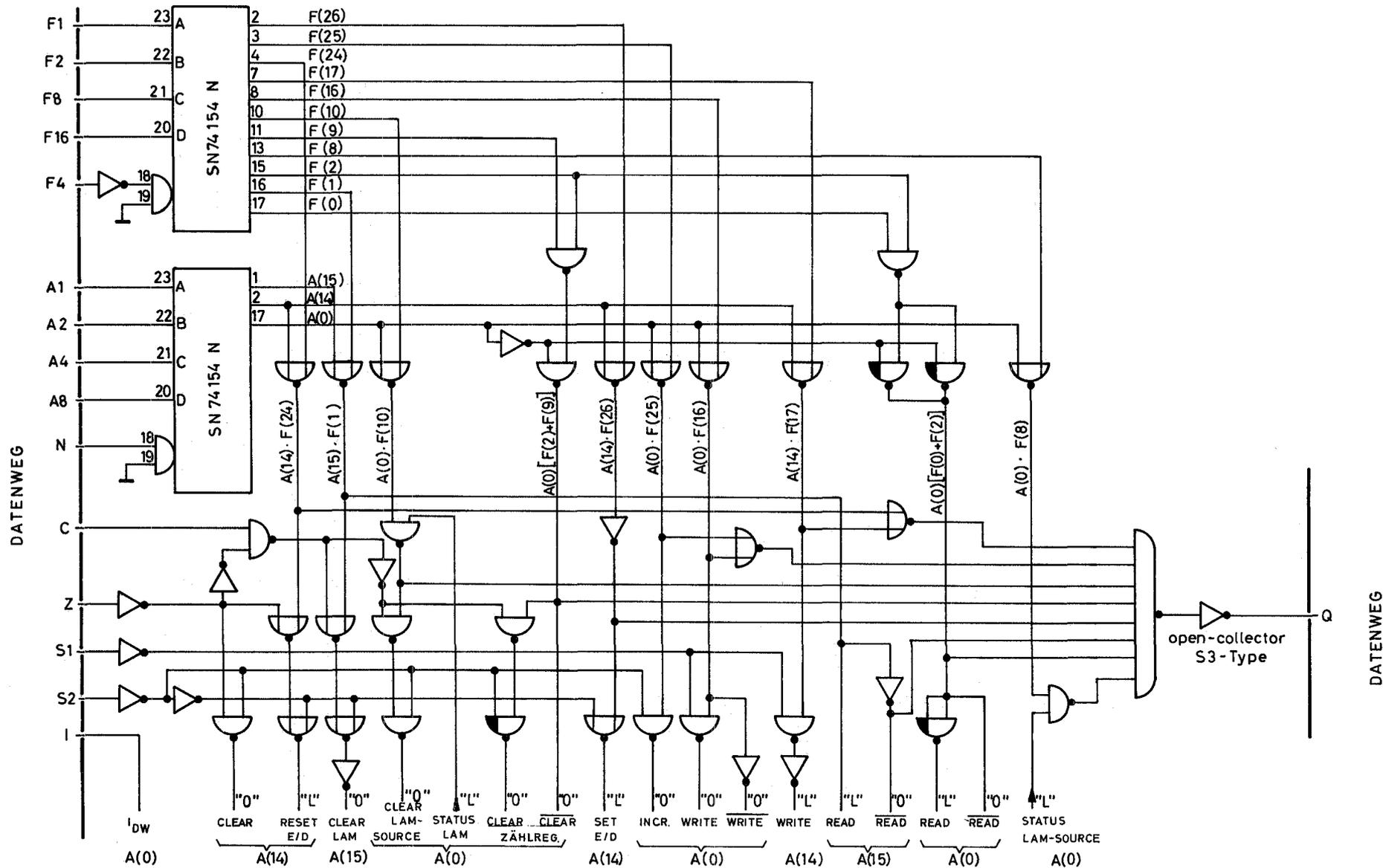


Fig. 2 Decoder und Befehlsverteiler, CAMAC-50MHz-Zähler Typ LEM-52/1.6

#### 4.4. Befehle

Im folgenden sind alle für die Schaltung (Fig. 1) erforderlichen Befehle, aufgegliedert nach Subadressen, aufgeführt. In Klammern dahinter gesetzt sind die Strobe-Signale, die die Befehlsoperationen auslösen bzw. die auf den Datenweg gegebenen Informationen während einer entsprechenden Operation übernehmen.

##### Subadresse A(0)

###### Zählregister und Overflow-Verarbeitung

Zählregister lesen	A(0) • F(0)	(S1)
Zählregister lesen und löschen	A(0) • F(2)	(S1; S2)
Zählregister löschen	A(0) • F(9)	(S2)
LAM-Source testen	A(0) • F(8)	(S1)
LAM-Source und Fehler-Flipflop löschen	A(0) • F(10)	(S2)
Zählregister überschreiben	A(0) • F(16)	(S1)
Zählregister inkrementieren	A(0) • F(25)	(S2)
Zählregister, LAM-Source und Fehler-Flipflop löschen	C	(S2)

##### Subadresse A(14)

###### Control-Register und Flipflop "Enable/Disable Module"

Control-Register überschreiben	A(14) • F(17)	(S1)
Zähler abschalten	A(14) • F(24)	(S2)
Zähler einschalten	A(14) • F(26)	(S2)

##### Subadresse A(15)

###### Statusregister und LAM-Flipflop

Statusregister lesen und LAM-Flipflop löschen	A(15) • F(1)	(S1; S2)
LAM-Flipflop löschen	C	(S2)
Zähler in den Ausgangszustand bringen (alle Register, LAM-Source und Fehler-Flipflop, LAM-Flipflop löschen, Zähler abschalten)	Z	(S2)

Einige der Befehle treten in der Schaltung negiert und ohne Strobe-Signal auf. Sie dienen der Verriegelung bei der Statisierung der Leseleitungen bzw. zum Schutz der Overflow-Verarbeitung vor unerwünschten Overflows, wie sie beim Überschreiben oder Löschen des Zählregisters verursacht werden können.

Auf den Testbefehl  $A(0) \cdot F(8)$  hin wird die Zustandsinformation der LAM-Source auf die Echoleitung Q gelegt.

Mit jedem Befehl  $A(0) \cdot F(25)$  wird zur Taktzeit S2 ein Zählimpuls in das Zählregister gegeben. Das Register kann im Testfalle mit einer maximalen Zählfrequenz von 1 MHz, also auch über den Datenweg gefüllt werden (s. auch 5.1.4.)

#### 4.5. Statusinformationen auf der L-, B- und Q-Leitung

##### 4.5.1. Alarm-Signal auf der L-Leitung

Jeder in die Overflow-Verarbeitung gelangende Overflow des Zählregisters stellt über das Alarm-Flipflop LAM ein Signal für die Übertragung auf der Anforderungs- (LAM-) Stichleitung L bereit (Ausnahme siehe 5.2.2.). Dieses Anforderungs-Signal wird nur dann an die Rahmensteuerung weitergeleitet, wenn zur gleichen Zeit nicht irgendeine Datenweg-Operation abläuft, weil dann die L-Leitung über das Belegt-Signal B verriegelt ist. Das Alarm-Signal kann zwar sofort nach Beendigung der laufenden Datenweg-Operation die L-Leitung belegen, wird aber bei einer nachfolgenden Operation auf dem Datenweg, die nicht "Lesen des Statusregisters" (ist identisch mit "Löschen des Alarms") bedeutet, wiederum durch B unterbrochen.

Neben dem Overflow des Zählregisters gibt es in dem Zähler-Modul keine weiteren Anforderungsquellen.

#### 4.5.2. Belegt-Signal B

Das Belegt-Signal B bedeutet, daß eine Datenweg-Operation abläuft. Unmittelbar nach dem Erkennen eines Befehls setzt der Crate Controller die B-Sammelleitung auf logisch "1" und hält das Signal so lange aufrecht, bis die Datenweg-Operation vollständig abgelaufen ist. Das Entstehen eines B-Signals bewirkt, daß alle entstandenen oder gerade entstehenden Alarm-Signale von den zugeordneten Anforderungs-Stichleitungen verschwinden. Auf diese Weise unterdrückte Anforderungen (Overflow-Meldungen) müssen "sofort" nach dem Verschwinden von B wieder erscheinen.

#### 4.5.3. Echo-Signal Q

Der Modul muß auf jeden Befehl, den er erkennen kann und für den er aufnahmebereit ist, mit logisch "1" auf der Q-Leitung reagieren [5]. Daraus schließt der Rechner bzw. die digitale Steuerung, daß der Modul in der Lage ist, die geforderte Funktion durchzuführen. Gleichzeitig dient die Q-Leitung dazu, auf den Testbefehl F(8) hin ein den Zustand der Anforderungsquelle kennzeichnendes Echo- (Response) Signal zu übertragen.

Q ist die logische Antwort auf folgenden Ausdruck (s. Fig. 2):

$$\begin{aligned} & N(Sc) \cdot A(0) \cdot [F(0) + F(2) + F(8) \cdot LAM\text{-Source} + F(9) + F(10) \cdot \overline{LAM} + F(16) + F(25)] \\ & + N(Sc) \cdot A(14) \cdot [F(17) + F(24) + F(26)] \\ & + N(Sc) \cdot A(15) \cdot F(1) \end{aligned}$$

Dabei bedeutet "LAM-Source" die Statusinformation des gesetzten LAM-Source-Flipflops und " $\overline{LAM}$ " diejenige des nicht gesetzten LAM-Flipflops.

#### 4.6. Gemeinsame Steuersignale

Das Signal Z (Initialisieren) hat in diesem Modul die Aufgabe, in Verbindung mit dem Strobe-Signal S2 das Zählregister mit den Flipflops der Overflow-Verarbeitung (LAM-Source, Fehler und Pre-set Count), das LAM-Flipflop sowie das Control-Register zusammen mit dem Flipflop "Enable/Disable Module" in den Ausgangszustand zurückzusetzen, d. h. zu löschen.

Das unadressierte Kommando C (Löschen) setzt das Zählregister, die Flipflops der Overflow-Verarbeitung und das LAM-Flipflop zurück.

Das Datenweg-Inhibit-Signal ( $I_{DW}$ ) sperrt den Eingang des Zählregisters für alle Impulse, die am Zähler-Eingang anliegen. Es darf jedoch nicht verhindern, daß der Zähler Increment-Signale (F(25)) zählt.

#### 4.7. Sonderleitung P1

Bei der Betriebsart "Impuls-Vorwahl" (s. auch 5.2.3.) sperrt das erste Overflow-Signal die zu einer "Wired-And"-Schaltung gehörende Transistorstufe, deren Kollektor unmittelbar an der als Bus geschalteten Sonderleitung P1 anliegt. Gemäß EUR 4100 [1], Abschnitt 7.1.4., ist die notwendige Pull-up-Stromquelle für P1 im Zähler-Modul so bemessen worden, daß auch die an gleicher Stelle [1], Abschnitt 5.6.1., zitierte Bedingung für die Form des Impulses auf P1 im Zusammenwirken mit den Kapazitäten im Datenweg wie auch in der Transistorrückkopplung selbst bei Verwendung von 20 Zähler-Modulen neben einem Timer eingehalten wird.

Die Oszillogramme in den Bildern a) und b) der Fig. 3 zeigen den (invertierten) Ansteuer-Impuls und den geformten Impuls auf P1 jeweils sowohl über die gesamte Impulszeit als auch gedehnt in der Zone der Anstiegsflanke bzw. Rückflanke. Die Zeitdehnung der im Verhältnis zur Anstiegsflanke kürzeren Rückflanke kann aus Bild c) abgelesen werden.

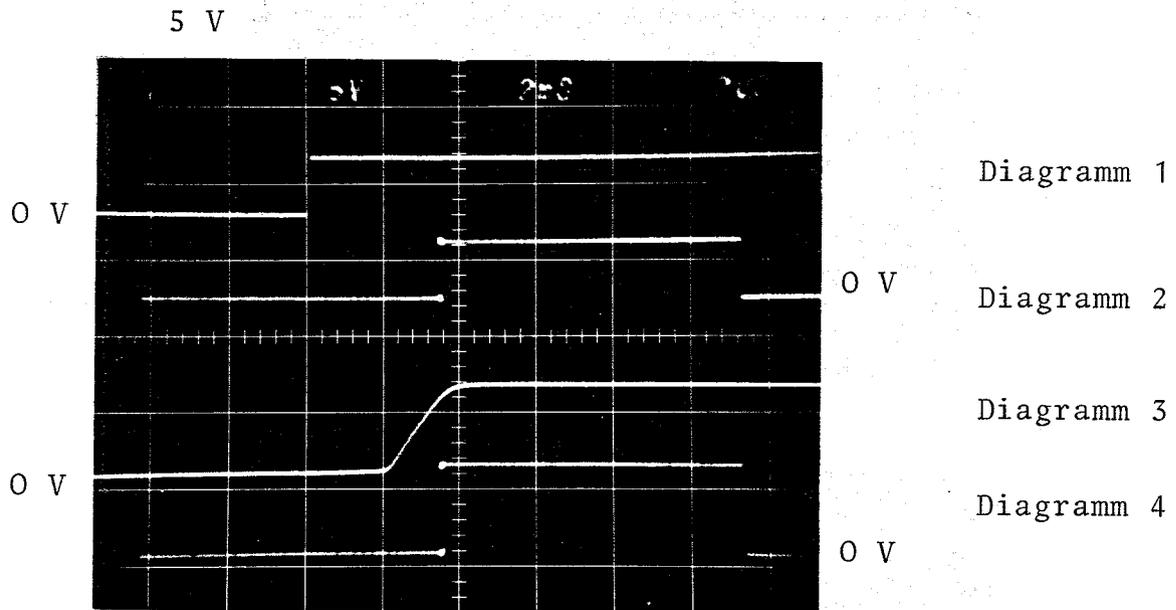


Fig. 3 a) Impuls auf der Sonderleitung P1. Anstiegsflanke.  
Der CAMAC-Rahmen ist bestückt mit einem Timer und einem Zähler.

oben: Ansteuer-Impuls am Q-Ausgang des PRESET-COUNT-Flipflops (s. Fig. 11)

unten: geformter Impuls auf P1

Diagramme 1 u. 3: Anstiegsflanke gedehnt

Diagramme 2 u. 4: Vollständiger Impuls

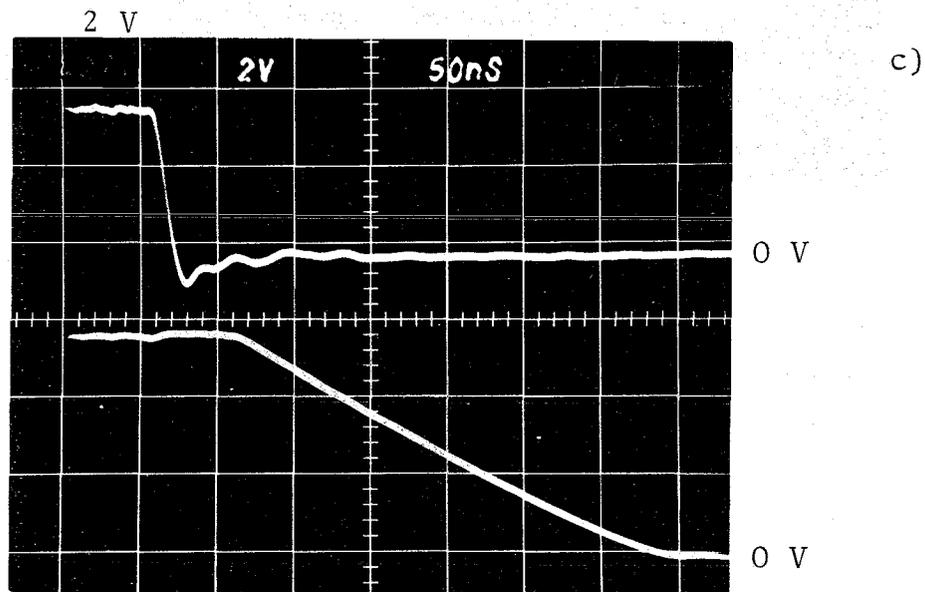
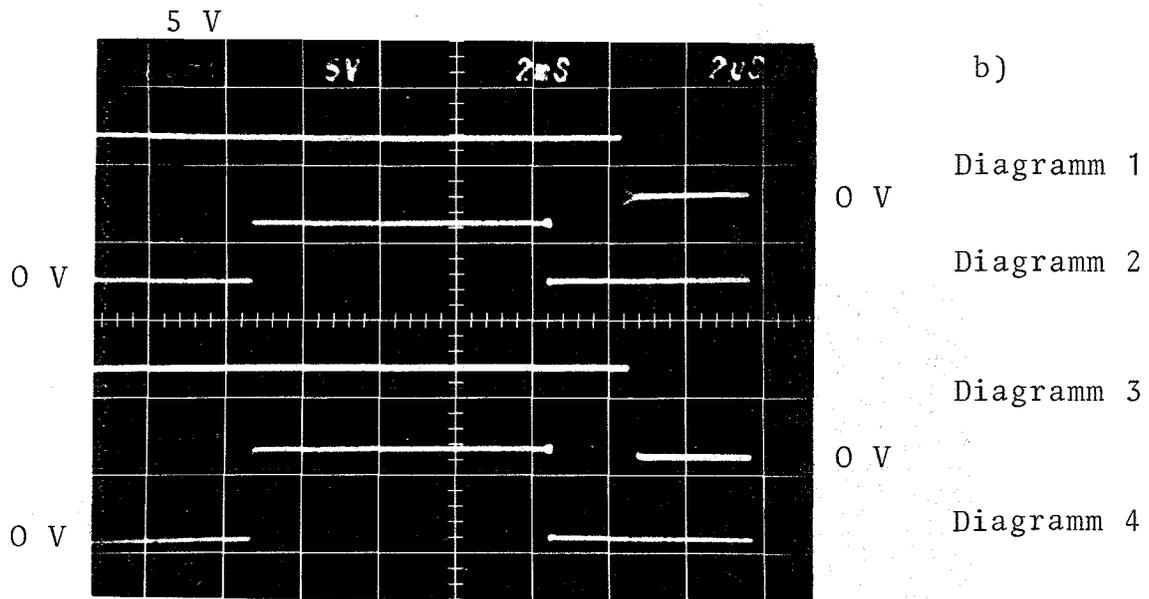


Fig. 3 b) u. 3 c) Impuls auf der Sonderleitung P1, Rückflanke.  
Der CAMAC-Rahmen ist bestückt mit einem Timer und einem Zähler.

b) oben: Ansteuer-Impuls  
unten: geformter Impuls auf P1  
Diagramme 1 u. 3: Rückflanke gedehnt  
Diagramme 2 u. 4: Vollständiger Impuls

c) oben: Ansteuer-Impuls  
unten: geformter Impuls auf P1,  
Abfallzeit 250 ns

## 5. Spezifikation der Schaltung

### 5.1. Spezifikation der Eingänge an der Frontplatte

Über Buchsen (Lemo Type 00 2 50) in der Frontplatte (s. Fig. 4) sind folgende Anschlüsse zugänglich:

- Signal-Eingang (Eingang für Zählimpulse), der sich an NIM- oder TTL-Pegel anpassen läßt;
- Gate-Eingang (NIM-Pegel);
- Inhibit-Eingang (2 Buchsen) zur Ansteuerung vom Timer her (TTL-Pegel);
- Overflow-Ausgang. An dieser Buchse kann das Overflow-Signal des Zählregisters z. B. zur Kettung von Zählern abgenommen werden. Falls jedoch der Zähler-Modul die Funktion eines Pausenzeit-Zählers zu übernehmen hat und in der Betriebsart "Pausenzeit-Vorwahl" arbeitet, darf das durch die Vorwahl bestimmte Overflow-Signal nicht auf dem Patch-Pin P1 erscheinen, sondern muß anstelle des direkt vom 24. Bit des Zählregisters abgenommenen Signals an die Overflow-Buchse gelegt und durch äußere Verkabelung dem Timer zugeführt werden.

Die Lampe LSB (Least Significant Bit) ist an das erste Bit im Zählregister angeschlossen und soll die Aktivität des Zählers erkennen lassen.

Die für die einzelnen Eingänge notierten Durchschaltzeiten geben die gemessenen Werte der Verzögerung an, mit der ein an der betreffenden Eingangsbuchse anliegendes Signal auf den Ausgangspegel des Monoflops wirkt.

#### 5.1.1. Signal-Eingang

Der Eingang für Zählimpulse kann durch Versetzen einer Drahtbrücke von NIM- auf TTL-Pegel umgestellt werden. Der Zugang

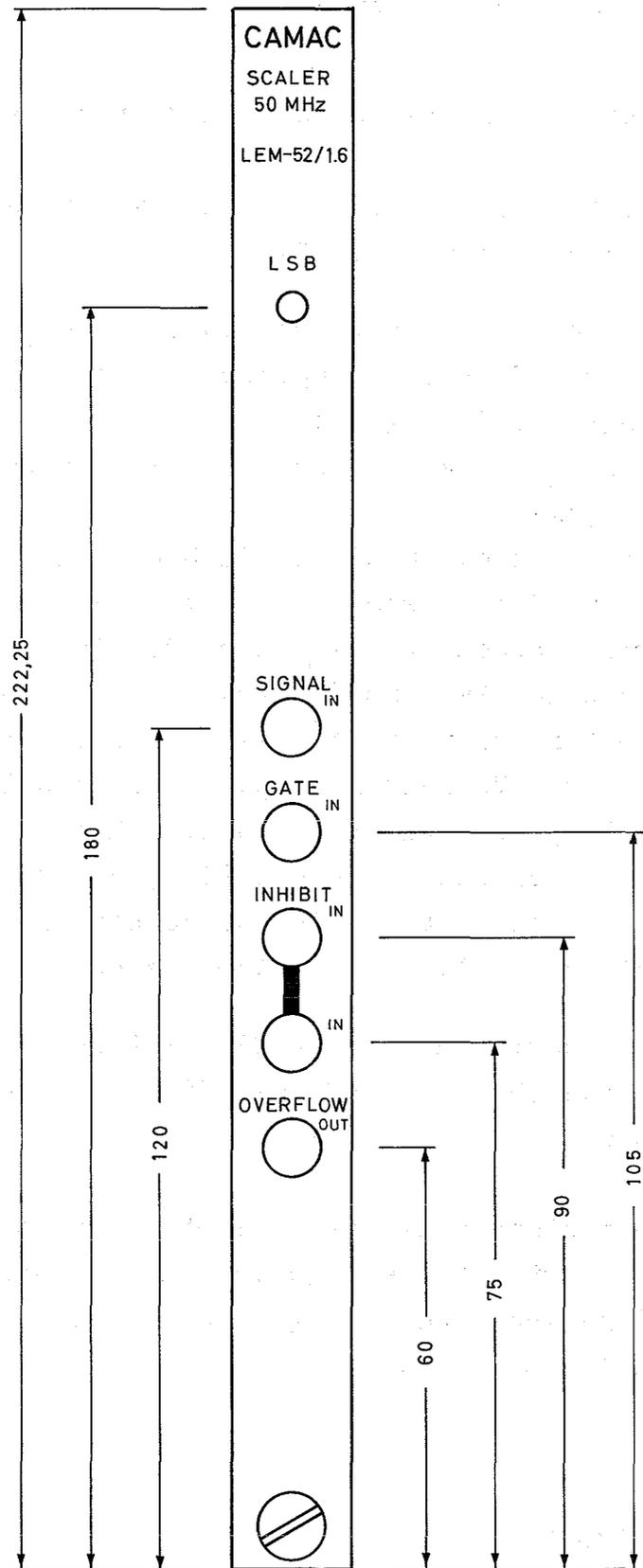


Fig.4 Frontplatte für CAMAC - 50 MHz-Zähler  
Typ LEM-52/1.6

zur Verarbeitung des NIM-Pegels hat die Impedanz  $50 \Omega \pm 5 \%$  und ist für die Pegelwerte gemäß EUR 4100 [1], Tab. IX, dimensioniert worden. Zur Amplituden-Diskrimination der in beliebiger Form an den NIM-Eingang gelangenden Impulse wird ein als Schmitt-Trigger geschalteter Baustein der MECL-Serie verwendet (Fig. 5). Je größer die Hysterese des Schmitt-Triggers ist, umso eindeutiger werden die Impulse erkannt. Die Hysterese erreicht hier Werte um 110 mV (siehe Testbild Fig. 6). Eine Monoflop-Schaltung begrenzt die Zählfrequenz für den Signal-Eingang in beiden Fällen auf einen einstellbaren Wert ( $50 \text{ MHz} + 10 \%$ ), d. h. die Totzeit erhält mit 20 ns (Toleranz:  $- 2 \text{ ns}$ ) einen in den tolerierten Grenzen definierten Wert. Eine Korrektur des Zählergebnisses bei der Registrierung statistischer Ereignisse ist nach [6] nur mit Hilfe einer vorgegebenen Totzeit möglich, wobei eine Abweichung von dem Sollwert um  $10 \%$  den Korrekturwert um nahezu den gleichen Prozentsatz verändert. Liegt der Korrekturwert z. B. bei  $1 \%$  des Meßwertes, dann ergäbe eine Totzeittoleranz von  $10 \%$  eine Unsicherheit im korrigierten Meßwert von etwa  $0,1 \%$ .

Die Schaltung reagiert noch sicher auf Impulse mit einer Halbwertsbreite von 10 ns und löst eine Impulsfolge in Einzelimpulse unabhängig von deren Länge auf, solange der Impulsabstand 10 ns nicht unterschreitet.

Allgemein gilt für den Signal-Eingang:

Frequenz: DC bis 50 MHz  
Impulsform: Impulsbreite (Halbwertsbreite) minimal 10 ns  
Pausenzeit minimal 10 ns

Durchschaltzeiten:

TTL  $\leq 10 \text{ ns}$  (siehe Testbild Fig. 7 a)  
NIM  $\leq 20 \text{ ns}$  (siehe Testbild Fig. 8 a)

Totzeit: 20 ns (Toleranz:  $- 2 \text{ ns}$ )

Der Eingang ist gegen Überspannung geschützt.

Bezeichnung: S I G N A L

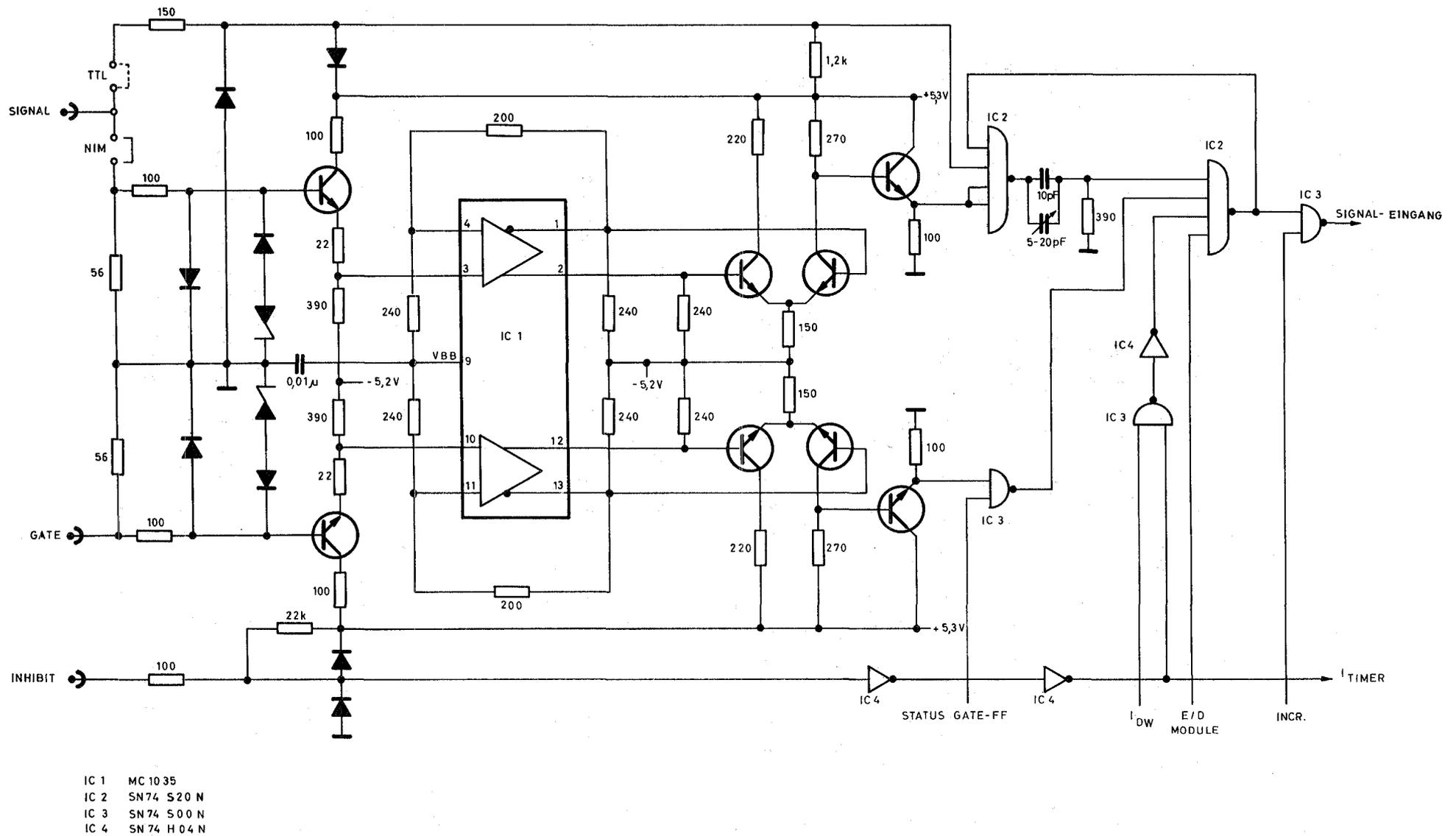


Fig. 5 Zählereingang , CAMAC-50MHz-Zähler Typ LEM-52/1.6

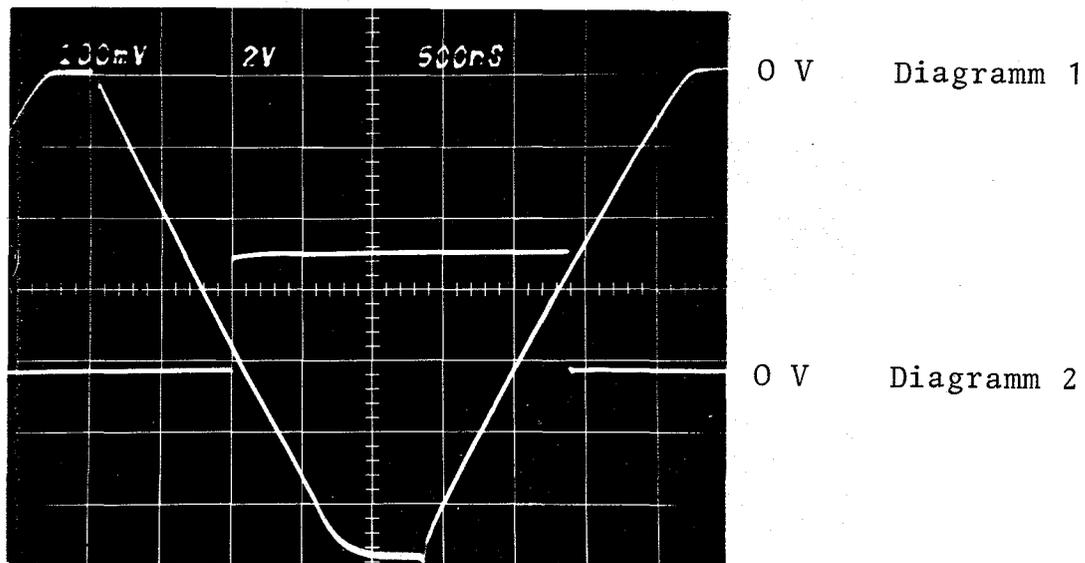


Fig. 6 Hysterese des Schmitt-Triggers

Diagramm 1: Impuls am NIM-Eingang  
(100 mV/Rastereinheit)

Diagramm 2: Impuls am Ausgang des Schmitt-Triggers  
(2 V/Rastereinheit)

Aus der Überlagerung der Diagramme ablesbar:  
Hysterese 110 mV (typischer Wert)

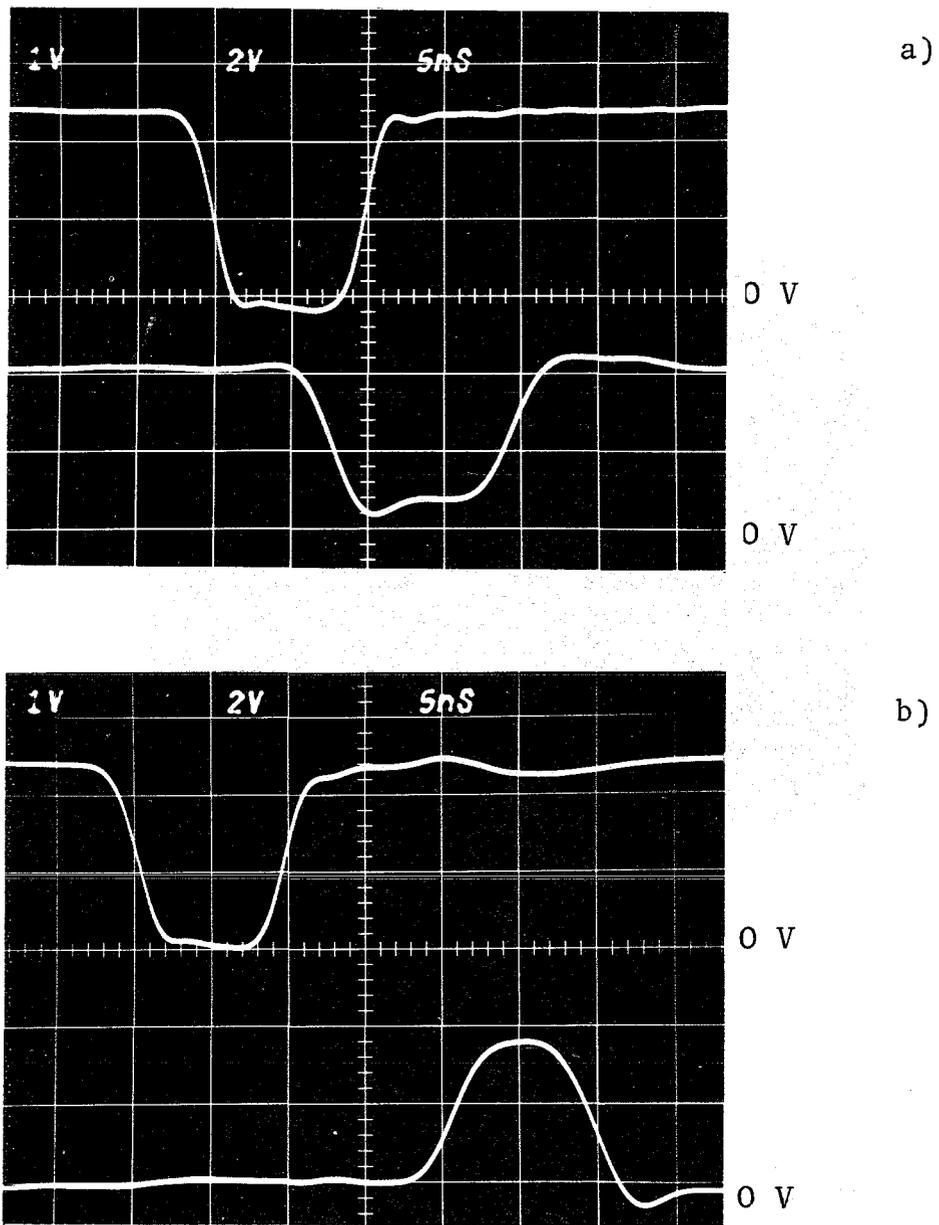


Fig. 7 Impulsverzögerung über TTL-Eingänge

a) Impuls am SIGNAL-Eingang (oben) und - um  $\Delta t \approx 8$  ns verzögert - am Ausgang des Monoflops (unten)

b) Sperrimpuls am INHIBIT-Eingang (oben) und - um  $\Delta t \approx 22$  ns verzögert - am Ausgang des Monoflops (unten)

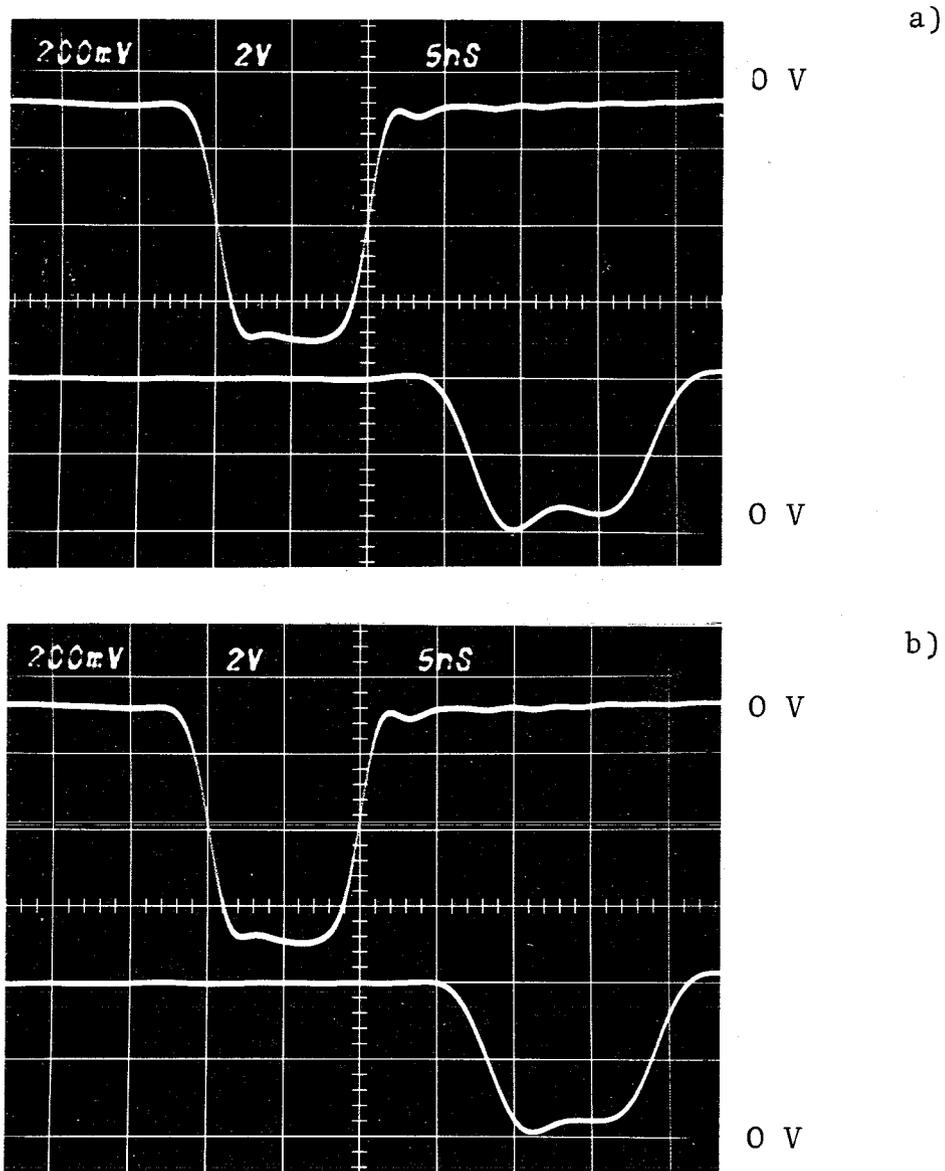


Fig. 8 Impulsverzögerung über NIM-Eingänge

- a) Impuls am SIGNAL-Eingang (oben) und - um  $\Delta t \approx 17$  ns verzögert - am Ausgang des Monoflops (unten)
- b) Freigabeimpuls am GATE-Eingang (oben) und - um  $\Delta t \approx 18$  ns verzögert - am Ausgang des Monoflops (unten)

### 5.1.2. Gate-Eingang

Der Gate-Eingang kann mit dem Control-Register an- und abgeschaltet werden. Ist das 2. Bit im Control-Register ("Gate") gesetzt, werden alle Impulse am Signal-Eingang, die den Spezifikationen unter 5.1.1. genügen, dann gezählt, wenn gleichzeitig auch am Gate-Eingang Impulse anliegen. Überspannungsschutz ist eingebaut.

Impedanz:	}	wie Signal-Eingang (NIM)
Pegel:		
Hysteresis:		
Durchschaltzeit:		$\leq 20$ ns (siehe Testbild Fig. 8 b)
Gate-jitter:		$\leq 3$ ns
Bezeichnung:		G A T E

### 5.1.3. Inhibit-Eingang

Die Inhibit-Signale des Timers oder andere Impulse, die den Zugang zum Zählregister sperren sollen, gelangen direkt zu einem TTL-Inverter der Super-High-Speed-Serie (Fig. 5), dessen charakteristische Eingangswerte die Bedingungen für die Steuerimpulse darstellen. Die beiden Buchsen für diesen Eingang sind leitend miteinander verbunden. Damit kann das sonst zum Durchschlaufen der Inhibit-Leitung notwendige T-Stück entfallen. Der Eingang ist gegen Überspannung geschützt.

Durchschaltzeit:	$\leq 25$ ns (siehe Testbild Fig. 7 b)
Bezeichnung:	I N H I B I T

### 5.1.4. Verknüpfung der Öffnungs- und Sperr-Signale

Zählimpulse haben nur dann Zugang zum Zählregister, wenn (s. Fig. 5)

1. mit dem Befehl  $A(14) \cdot F(26)$  das Bit "Enable/Disable Module" gesetzt ist (Hauptschalter),
2. weder vom Datenweg noch vom Timer ein Inhibit-Signal anliegt und
3. entweder das Gate-Bit in der Subadresse  $A(14)$  gelöscht ist oder aber am Gate-Eingang des Zählers ein Signal über die Dauer des Zählimpulses, mindestens aber 20 ns lang, in Überschneidung mit dem Zählimpuls anliegt.

Soll über den Code  $F(25)$  der Befehl "Increment" gegeben und mit ihm z. B. das Zählregister zu Testzwecken gefüllt werden, dann muß sämtlichen von außen her zufließenden Daten der Zutritt zum Register-Eingang verwehrt werden über eine der angegebenen Inhibit-Funktionen oder durch Zurücksetzen des "Hauptschalter"-Flipflops mit  $F(24)$ .

## 5.2. Zählregister und Overflow-Verarbeitung

Unter der Subadresse  $A(0)$  sind zusammengefaßt das 24-Bit-Zählregister und die Schaltungseinheiten, die der Overflow-Verarbeitung dienen.

### 5.2.1. Zählregister

Das binäre 24-Bit-Zählregister (Fig. 9) kann vorgesetzt (überschrieben) und jederzeit - auch während der Meßzeit - ausgelesen werden. Der Pegel auf den Lese- (R-) Leitungen muß jedoch nach EUR 4100 [1], Abschnitt 5.3.2., über die gesamte Dauer der Datenweg-Operation "Lesen" konstant bleiben, sofern nicht der Zustand der Datenquelle (hier das Zählregister) mit  $S2$  geändert wird. Um trotz dieser Forderung jederzeit Zugriff zu den Register-Daten zu haben, mußten die Register-Ausgänge über die Dauer des Lesebefehls statisiert werden, d. h. jedem Bit des Zählregisters wurde ein D-Flipflop zugeordnet,

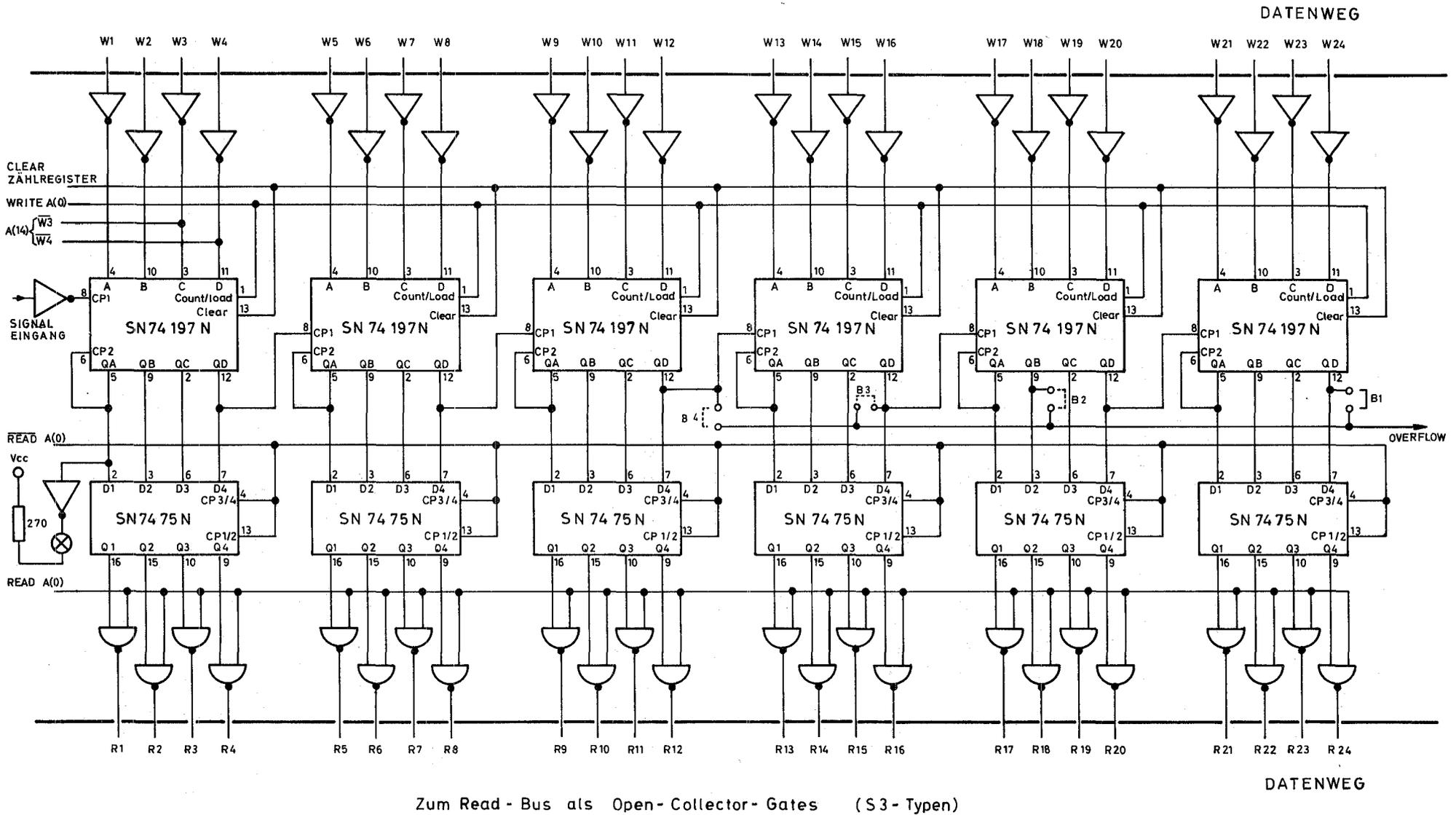


Fig. 9 Zählregister, Statisierung, CAMAC-50MHz-Zähler Typ LEM-52/1.6

dessen Clock-Eingang mit dem negierten Lesebefehl gesteuert wird. Dank dieser Maßnahme kann, z. B. über einen Modul-zu-Modul-Transfer, der jeweilige Stand eines jeden Zählers zu einem beliebigen Zeitpunkt auf einer Display-Einheit (wie dem Binär-BCD-Umsetzer [7]) wiedergegeben werden.

Bei der Auslegung der Nahtstelle zum Datenweg ist zu beachten, daß logisch "1" auf dem Datenweg mit dem Potential 0 V identisch ist.

Zur Verkürzung des Zählregisters kann die Overflow-Verarbeitung außer an Bit 24 auch wahlweise an Bit 18, Bit 16 oder Bit 12 angekoppelt werden durch Überbrückung der zugehörigen Trennstelle (B1 bis B4). Wird eine Zähler-Kettung erforderlich, dann kann das Overflow-Signal, von dieser Stelle aus über die Drahtbrücke C3 der Overflow-Buchse in der Frontplatte zugeführt, in den TTL-Eingang eines anderen Zählers eingekoppelt werden.

#### 5.2.2. Overflow-Verarbeitung

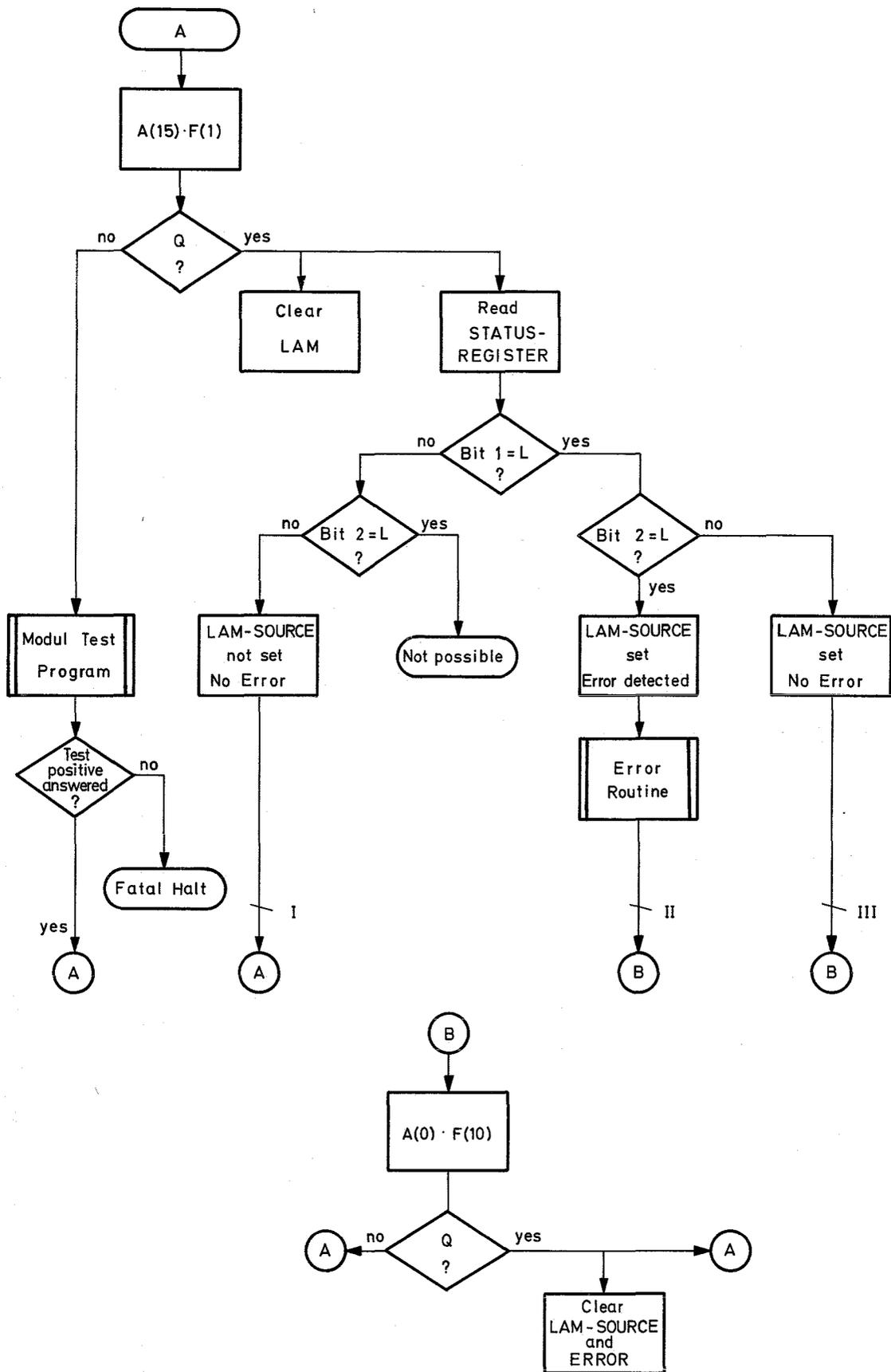
Einen Überblick über die Prozesse der Overflow-Verarbeitung sollen die Flußdiagramme in Fig. 10 bieten. Zur Erläuterung sei folgender Text hinzugefügt:

Kippt das 24. Bit des Zählregisters in seine Ausgangslage zurück, dann wird mit der abfallenden Flanke an seinem Ausgang sozusagen als 25. Zählerbit das Alarm-Flipflop LAM (Look-at-Me) und die Overflow-Verarbeitung (Fig. 11) getriggert, die sich zusammensetzt aus

1. einem Statisierungs-Flipflop, das der Verriegelung des Zählregister-Ausgangs beim Auslesen des Statusregisters dient,
2. der LAM-Source (Anforderungsquelle) und
3. dem Fehler-Flipflop.

Ein Overflow-Signal, das die bistabilen Elemente der Overflow-Verarbeitung in gelöschtem Zustand antrifft und nicht durch





zu Fig.10 Zählerbefehle für die Overflow-Verarbeitung, Flußdiagramm



einen Lösch- bzw. Schreibbefehl im Zählregister ausgelöst worden ist (sonst wird LAM verriegelt!), transportiert die am Eingang des LAM-Flipflops vorbereitete logische "1" zu dessen Q-Ausgang. Die Information logisch "1" am Q-Ausgang von LAM löst ihrerseits wiederum zwei weitere Vorgänge aus:

1. erscheint sie als Alarm-Signal auf der L-Leitung, wenn der Zustand von B das gemäß der momentanen Beanspruchung des Datenweges zuläßt;
2. setzt sie den Speicher "LAM-Source" und verhindert zugleich, daß an dieses Flipflop und an das Fehler-Flipflop der Löschbefehl  $A(0) \cdot F(10)$  gelangen kann, bevor nicht das Anforderungs-Signal vom Rechner angenommen, d. h. mit dem Lesebefehl  $A(15) \cdot F(1)$  beantwortet und das LAM-Flipflop damit gelöscht worden ist.

Die Information logisch "1" am Q-Ausgang der "LAM-Source" bereitet das Fehler-Flipflop zur Übernahme des nächsten Overflow-Signals vor für den Fall, daß bis zum Zeitpunkt des Erscheinens dieses neuen Overflow die Flipflops "LAM" oder "LAM-Source" noch nicht wieder gelöscht worden sind. Dieser neue Overflow muß nämlich dann dem Auswerter über das Fehlerbit im Statusregister mitteilen, daß die Messung dadurch wertlos geworden ist, daß der Rechner entweder den vorhergehenden Overflow nicht hat erkennen können, da er ja das Statusregister noch nicht gelesen hatte, oder aber unter Umständen trotz Auslesens nicht erkannt hat (der Rechner hatte bis dahin ja nicht mit dem gezielten Löschbefehl  $A(0) \cdot F(10)$  reagiert). Die Information "L" im Fehlerbit des Statusregisters bedeutet also: "Meßergebnis nicht mehr eindeutig".

Zusätzlich zur Information, die der Rechner beim Lesen des Statusregisters erhält, kann dieser sich mit Hilfe der Testfunktion  $F(8)$  über den Zustand der LAM-Source durch die Auswertung der entsprechenden Antwort auf der Echoleitung Q unterrichten lassen.

### 5.2.3. Impuls-Vorwahl

Damit der Zähler mit Impuls-Vorwahl betrieben werden kann, muß der Speicher "Select Channel" (s. Fig. 11) gesetzt und damit der Zugang zum Zwischenspeicher "Preset Count" für die Übernahme des ersten Overflow-Signals geöffnet sein. Mit anderen Worten: Durch Impuls-Vorwahl kann der erste Overflow über die Drahtbrücke C1 und die zu einer "Wired-And"-Schaltung gehörende Transistorstufe in dem zum Timer führenden Patch-Pin-Bus 1 (P1) eingekoppelt werden. Die gemäß EUR 4100 [1], Abschnitt 7.1.4., notwendigen Pull-up-Stromquellen sind sowohl im Zähler als auch im Timer vorgesehen. Die in EUR 4100 [1], Abschnitt 5.6.1., angeführten Bedingungen für die Form des Impulses auf P1 werden durch die oben genannte Transistorstufe erfüllt (siehe 4.7.). Der Zwischenspeicher "Preset Count" soll die Information "Impuls-Vorwahl gesetzt und erster Overflow eingetroffen" nur so lange festhalten, als der Zähler ununterbrochen weiterzählt. Einer neuen Meßzeit wird auf jeden Fall ein Lösch- oder Schreibbefehl an das Zählregister vorausgehen. Deshalb erschien es sinnvoll, das "Preset Count"-Flipflop mit diesem Lösch- bzw. Schreibbefehl zurückzusetzen nach vorausgegangenem "Clear LAM-Source"-Befehl. Findet der Zähler-Modul als Pausenzeit-Zähler Verwendung, dann darf bei der Betriebsart "PZ-Vorwahl" (Select-Channel-FF gesetzt) das die Pausenzeit beendende Overflow-Signal nicht auf die Patch-Pin-Leitung P1 geleitet werden. In diesem Fall muß die Drahtbrücke von der Trennstelle C1 nach C2 versetzt werden. Damit wird das Overflow-Signal an die Overflow-Buchse in der Frontplatte herausgeführt. Selbstverständlich darf dann auch die Trennstelle C3 nicht überbrückt sein.

### 5.3. Control-Register

Bei dem vorliegenden Zähler zählen dazu in der Subadresse A(14) die beiden Bits "Select Channel" und "Gate". Das Control-Register

ist über das Statusregister auslesbar. Überschrieben wird es über die Schreib- (W-) Sammelleitungen W3 und W4 in Verbindung mit dem Funktionscode F(17).

#### 5.4. Hauptschalter "Enable/Disable Module"

Allen an den Zähler-Eingang gelangenden Impulsen bleibt der Zugang zum Zählregister verwehrt, wenn der Befehl  $A(14) \cdot F(24)$  das Flipflop "Enable/Disable Module" (Hauptschalter) zurückgekippt hat. Auf diesem Wege kann der Anwender einzelne Module oder Modulgruppen nach Belieben aus dem Verkehr ziehen, falls das die Situation erforderlich macht, ohne das ganze System mit den gemeinsamen Steuersignalen  $I_{DW}$  oder  $Z$  stillegen zu müssen. Der Startbefehl  $A(14) \cdot F(26)$  setzt das "Hauptschalter"-Flipflop wieder und gibt den Zähler-Eingang frei.

#### 5.5. Statusregister

Das Statusregister hat die Subadresse A(15). Es wird mit F(1) gelesen und stellt den augenblicklichen Zustand dar (Reihenfolge weitgehend durch Festlegung der Prioritäten bestimmt!)

Bit 1: des LAM-Source-Flipflops,  
Bit 2: des Fehler-Flipflops,  
Bit 3: des "Select-Channel"-Flipflops (Bit 3 im Control-Register),  
Bit 4: des "Gate"-Flipflops (Bit 4 im Control-Register),  
Bit 5: des Hauptschalters (Enable/Disable Module). Auf dem Bit 6 folgt die Statusinformation des Inhibit-Signals  $I_T$  vom Timer, statisiert über ein D-Flipflop mit  $\overline{A(15)} \cdot \overline{F(1)}$ .

Das Statusregister kann jederzeit gelesen werden. Damit jedoch nicht eine zufällig eintreffende Inhibit- oder Overflow-Information die R-Signale während des Lesevorganges ändert bzw. der Overflow selbst durch einen mit dem Lesebefehl gekoppelten Löscher

vorgang an LAM verloren geht, muß das Register statisiert werden. Das geschieht dadurch, daß A(15) • F(1) über die Dauer des Lesevorgangs die augenblicklichen Zustände der D-Flipflops "Staticising" sozusagen einfriert. Bis zu einer möglichen neuen Änderung der fixierten Signale ist der Lesevorgang längst beendet, so daß vor allem ein Overflow bei solcher Art der Statisierung nicht unterdrückt werden kann.

Die nachfolgende Tabelle gibt einen Überblick über die Möglichkeiten sinnvoller Kombinationen von R-Signalen aus dem Statusregister und ihre Auswertung unter der Voraussetzung, daß der zugeordnete Timer eingeschaltet ist und mit seinem Inhibit-Signal den Zähler steuert.

R1	R2	R3	R4	R5	R6	
LAM-Source	Fehler	Select Channel	Gate	E/D Module	I <sub>Timer</sub>	
0	0	0	X	1	0	Meßzeit, Overflow noch nicht erreicht oder schon verarbeitet
1	0	0	X	1	0	Meßzeit, Overflow erreicht und LAM-FF zurückgesetzt. LAM-Source kann und muß mit F(10) gelöscht werden.
1	1	0	X	1	0	Meßzeit, Fehler in Overflow-Verarbeitung, Zählerergebnis der laufenden Meßzeit wertlos.
1	0	0	X	1	1	Pausenzeit, Overflow noch nicht verarbeitet.
X	X	0	1	1	0	Meßzeit, Gate eingeschaltet
X	X	0	1	1	1	Pausenzeit, Gate eingeschaltet
X	X	1	X	1	0	Meßzeit, Impuls-Vorwahl
1	0	1	X	1	1	Pausenzeit, Impuls-Vorwahl, Overflow noch nicht verarbeitet.

X bedeutet: Signal kann logisch 0 oder 1 sein.

Der Rechner sollte nach Erkennen einer Anforderung das Statusregister sofort lesen (und damit LAM löschen) sowie als Reaktion auf die Statusinformation mit F(10) die LAM-Source zurücksetzen, damit nicht

1. ein folgender Overflow das LAM-Source-Flipflop belegt vorfindet und als nicht erkennbar das Fehler-Flipflop setzt und
2. der Rechner unnötig lange durch das Alarm-Signal belästigt wird, das ja nach jeder B erzeugenden Datenweg-Operation, die nicht den Lesebefehl A(15) • F(1) enthält, wieder auftaucht.

Zusammen mit dem Flipflop "LAM-Source" wird hier mit dem Befehl A(0) • F(10) auch das Fehler-Flipflop zurückgesetzt.

#### Literatur

- [1] CAMAC - A Modular Instrumentation System for Data Handling - Description and Specification  
Euratom-Bericht EUR 4100 e, Luxembourg 1969, 44 S.  
(autorisierte deutsche Übersetzung: EUR 4100 d, Luxemburg 1969, 53 S.)
- [2] Ottens, J.; Tradowsky, K.  
Spezifikation des CAMAC-25-MHz-Zähler-Moduls Typ LEM-52/1.3.  
Kernforschungszentrum Karlsruhe, Externer Bericht 22/70-2,  
Karlsruhe 1970, 19 S.
- [3] Borchherding, K.; Gruber, P.; Ottens, J.; Tradowsky, K.  
CAMAC-Timer-Modul Typ LEM-52/2.6. Spezifikation und Beschreibung.  
Kernforschungszentrum Karlsruhe, Bericht KFK 1234 (in Vorbereitung)

- [4] Ottes, J.; Tradowsky, K.  
Spezifikation des CAMAC-25-MHz-Zähler-Moduls Typ LEM-52/1.1.  
Kernforschungszentrum Karlsruhe, Bericht KFK 1184, Karlsruhe  
1970, 15 S.
- [5] Heep, W.; Ottes, J.; Tradowsky, K.  
Konzept für Entwurf und Spezifizierung von CAMAC-Modulen  
Kernforschungszentrum Karlsruhe, Externer Bericht 22/71-6,  
Karlsruhe 1971, 15 S.
- [6] Tradowsky, K.  
Grundlegende Überlegungen zur Dimensionierung eines Zähler-  
Timer-Systems  
Kernforschungszentrum Karlsruhe, Externer Bericht 22/70-1,  
Karlsruhe 1970, 10 S.
- [7] Gruber, P.; Ottes, J.; Tentunian, V.  
Binär-BCD-Umsetzer mit Anzeige im CAMAC-System Typ LEM-52/5.5.  
Kernforschungszentrum Karlsruhe, Bericht KFK 1434 (in Vor-  
bereitung)

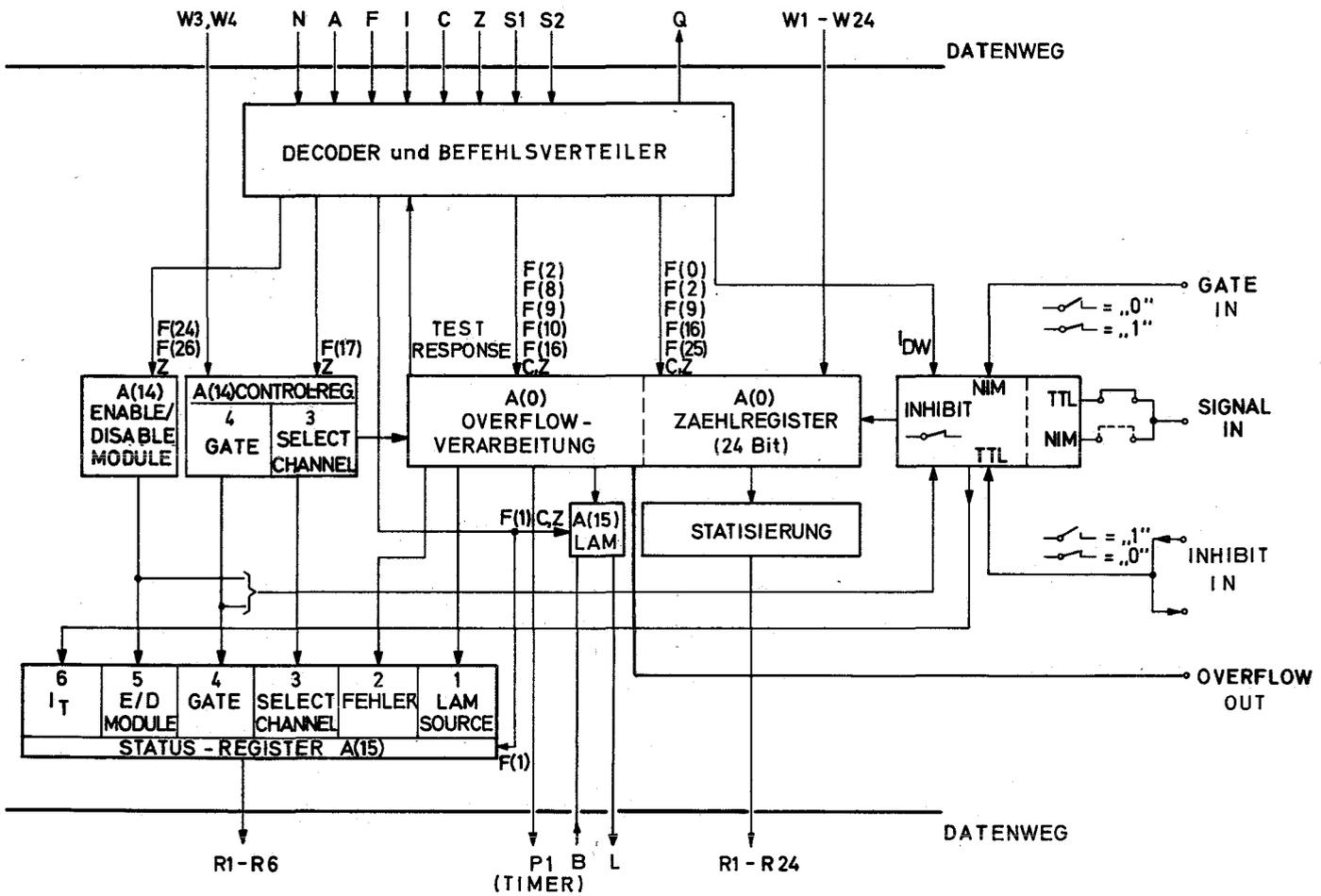


Fig.1 Blockschaltbild CAMAC-50MHz-Vorwahl-Zähler (24 Bit)  
Typ LEM-52/1.6

