

**KERNFORSCHUNGSZENTRUM
KARLSRUHE**

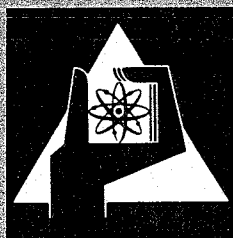
Dezember 1972

KFK 1434

Labor für Elektronik und Meßtechnik

**CAMAC-Binär-BCD-Umsetzer mit Dezimal-Anzeige
Typ LEM-52/5.5.**

P. Gruber, J. Ottes, V. Tentunian



**GESELLSCHAFT
FÜR
KERNFORSCHUNG M.B.H.**

KARLSRUHE

Als Manuskript vervielfältigt

Für diesen Bericht behalten wir uns alle Rechte vor

**GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.
KARLSRUHE**

KERNFORSCHUNGSZENTRUM KARLSRUHE

KFK 1434

Labor für Elektronik und Meßtechnik

CAMAC-Binär-BCD-Umsetzer mit Dezimal-Anzeige
Typ LEM-52/5.5.

P. Gruber

J. Ottes

V. Tentunian

GESELLSCHAFT FÜR KERNFORSCHUNG M.B.H., KARLSRUHE

Zusammenfassung

Der hier beschriebene Binär-BCD-Umsetzer ist nach den Spezifikationen des CAMAC-Systems aufgebaut. Der Modul verfügt über einen 24-Bit-Umsetzer (binär zu BCD; Umsetzzeit 5 μ s) und eine achtstellige dekadische Anzeige. Das BCD-Datenwort kann intern über den CAMAC-Datenweg oder extern über eine Buchsenleiste abgefragt werden. Der Modul nimmt eine Breitereinheit im CAMAC-Rahmen ein.

CAMAC Binary-to-BCD Converter with Decimal Display Type LEM-52/5.5.

Abstract

A binary-to-decimal converter meeting the CAMAC specifications is described. The module has a converting capacity of 24 bits, the conversion time is about 5 μ sec. The converted number is available in BCD-code (8-4-2-1) at an internal connector and at the dataway and is displayed at the front panel in decimal form. The module takes one standard CAMAC width.

Inhaltsverzeichnis

1. Einleitung
2. Spezifikation des Moduls
 - 2.1. Verwendete Befehle
 - 2.2. Gemeinsame Steuersignale
 - 2.3. Binär-BCD-Umsetzer
 - 2.4. Anzeige
 - 2.5. BCD-Ausgang (Buchse)
 - 2.6. BCD-Ausgang (Datenweg)
3. Funktion der Schaltung
 - 3.1. Beschreibung der Schaltung
 - 3.2. Funktion des Umsetzers

Literatur

Anhang: Belegung der Buchse SOCAPEX 127-33 DF 1 YC an der Rückseite des Moduls zum Anschluß eines externen Gerätes

1. Einleitung

Es gibt verschiedene CAMAC-Module, deren Register-Information in direkter Anzeige gewünscht wird. Um Kosten und Aufwand für eine Anzeige in jedem einzelnen Modul zu sparen, werden die Daten günstiger mittels Modul-zu-Modul-Transfers in einen Umsetzer mit Anzeige geschrieben. Dabei können Daten aus jedem beliebigen Modul übernommen werden.

Der hier beschriebene Umsetzer nimmt über die Schreibleitungen W1 bis W24 Binär-Information an und setzt sie in den 8-4-2-1-Code um. Die Information im 8-4-2-1-Code steht dann in einem Speicher und kann

- a) weiter umgesetzt werden in eine $\binom{10}{1}$ -Darstellung zur dekadischen Anzeige an der Frontplatte,
- b) über den Datenweg gelesen werden und
- c) über eine Buchse an der Rückseite des Moduls einem externen Gerät, z. B. einem Drucker oder Stanzer, zugeführt werden.

Zur Anzeige von Stationsnummer und Subadresse des Moduls, dessen Information von dem hier beschriebenen Binär-BCD-Umsetzer angezeigt wird, kann der CAMAC-Datenweg-Prüf- und -Anzeige-Modul Typ LEM-52/16.2. [1] verwendet werden.

2. Spezifikation des Moduls

2.1. Verwendete Befehle

Der Modul ist für folgende Befehle nach [2, 3] ausgelegt:

A(0) • F(16) Überschreiben des Eingaberegisters, Löschen des
 Alarms (L[AM])

- A(1) • F(0) Lesen des Ausgaberegisters (Dekade $10^0 \dots 10^3$),
Löschen des Alarms
- A(2) • F(0) Lesen des Ausgaberegisters (Dekade $10^4 \dots 10^7$)
- A(0) • F(8) Test LAM
- A(0) • F(26) Setzen der Alarm-Maske
- A(0) • F(24) Löschen der Alarm-Maske (kein L-Signal mehr möglich)

2.2. Gemeinsame Steuersignale

- Z alle Register löschen, LAM-Maske löschen, LAM löschen;
- C alle Register und LAM löschen. (Die LAM-Maske wird nicht beeinflusst.)

2.3. Binär-BCD-Umsetzer

Der Modul setzt ein binäres 24-Bit-Wort in ein BCD-Wort in 8-4-2-1-Code um (Umsetzzeit 5 μ s). Der eigentliche Umsetzer besteht aus sechs gleichen 4-Bit-Umsetzern, wie sie in Fig. 1 dargestellt sind. Die Eingänge A_1 , A_2 und A_4 des 4-Bit-Volladdierers SN7483N sind an positive Spannung gelegt bzw. offen gelassen. Dadurch ist der Addierer auf + 11 voreingestellt. Der zweite Summand wird über die B-Eingänge zugeführt. Erreicht er den Zahlenwert 5 (oder größer), so erscheint an dem C_4 -Ausgang der Ausgangsübertrag. Dieser wird auf zwei Arten weiterverarbeitet:

Erstens wird der Modus des Bausteins DM8600N von "Shift" auf "Parallel Load" umgeschaltet,

zweitens wird durch C_4 der "Eingang" der nächsthöheren Stufe angesteuert.

2.4. Anzeige

Die Anzeige besteht aus acht 7-Segment-Anzeigen mit BCD-Decoder und Treiber.

2.5. BCD-Ausgang (Buchse)

An einer 33poligen Buchsenleiste (SOCAPEX) können die umgesetzten Daten abgenommen werden. Die für die Abfrage benötigten Steuersignale "Umsetzung beendet", "Umsetzer busy", "Sperrung Eingang" (siehe Fig. 2) stehen an der Buchsenleiste (siehe Anhang) im TTL-Pegel zur Verfügung.

2.6. BCD-Ausgang (Datenweg)

Mit den Subadressen A(1) und A(2) und dem Funktionscode F(0) kann das umgesetzte Ergebnis über den Datenweg abgefragt werden. Die Zuordnung ist aus Tabelle 1 zu entnehmen (vgl. Fig. 2).

Tabelle 1 BCD-Ausgang zum Datenweg

	A(1)	A(2)
R1	$1 \cdot 10^0$	$1 \cdot 10^4$
R2	$2 \cdot 10^0$	$2 \cdot 10^4$
R3	$4 \cdot 10^0$	$4 \cdot 10^4$
R4	$8 \cdot 10^0$	$8 \cdot 10^4$
R5	$1 \cdot 10^1$	$1 \cdot 10^5$
⋮	⋮	⋮
R13	$1 \cdot 10^3$	$1 \cdot 10^7$
R14	$2 \cdot 10^3$	+))
R15	$4 \cdot 10^3$	+))
R16	$8 \cdot 10^3$	+))

3. Funktion der Schaltung

3.1. Beschreibung der Schaltung

Mit dem Schreibbefehl $A(0) \cdot F(16)$ und dem Strobe-Signal S1 wird das 24-Bit-Datenwort von den Schreibleitungen in einen Speicher mit der Subadresse A(0) übernommen. Durch die Vorderflanke von S2 wird ein Impulsgeber gestartet, der 24 Clock-Impulse erzeugt. Weitere 24 Clock-Impulse - um einen halben Takt verschoben - werden davon abgeleitet.

Mit dem jeweils ersten Impuls eines Paares wird ein Bit an den Eingang des Umsetzers gebracht, mit dem zweiten, der zum Clock-Eingang des Bausteins DM8600N geht, wird es verarbeitet. Damit steht das Ergebnis der Umsetzung nach 24 Impulspaaren bereit. Dazu werden etwa 5 μ s benötigt. Während der Umsetzungszeit er-

+) entfällt ($1 \cdot 2^{24} - 1 = 16777215$)

scheint das Signal "Umsetzer busy". Es zeigt einem an die SOCAPEX-Buchse angeschlossenen externen Gerät an, daß die Daten noch nicht zuverlässig sind. Solange dieses Signal aktiv ist, werden auch neue Schreibdaten unter Bildung von \bar{Q} (aber $X = 1$) abgewiesen.

Ein externes Gerät darf starten, wenn das Signal "Umsetzung beendet" erschienen ist. Wenn kein Drucker, Stanzer o. ä. angeschlossen ist, erzeugt das Signal "Umsetzung beendet" einen Alarm, sonst entsteht der Alarm erst am Ende des Signals "Sperrung Eingang", das von dem externen Gerät während der Übernahme der Daten generiert wird und durch das ebenso wie durch "Umsetzer busy" \bar{Q} erzeugt und neue Schreibdaten abgewiesen werden.

3.2. Funktion des Umsetzers

Die Funktion des Umsetzers [4] soll an einem Beispiel erklärt werden. Gegeben ist folgendes Bit-Muster:

Dual					Dezimal	BCD			
2^4	2^3	2^2	2^1	2^0		$10^1 \times$		$10^0 \times$	
						2^3	2^2	2^1	2^0
L	L	0	0	L	25	0	0	L	0

Benötigt werden ein Parallel/Serien-Schieberegister mit 4 Bit und ein Volladdierer pro Dekade (s. Fig. 1). Die Information (Bit 2^4 , 2^3) usw. wird seriell in das Schieberegister eingeschrieben. Erreicht oder überschreitet der Zahlenwert des ersten 4-Bit-Schieberegisters 5, wird das Schieberegister von Serien- auf Paralleleingabe umgeschaltet. Bei dem darauffolgenden Clock-Impuls wird ein Übertrag auf das nachfolgende zweite

Schieberegister vorgenommen (siehe Tabelle 2). Dieser Übertrag wird dann genauso, wie bereits beschrieben, weiterbehandelt.

Werden mehrere Umsetzer hintereinandergeschaltet, kann jede gewünschte Binärzahl umgeformt werden. Diese Art der Umsetzung erscheint für ein 24-Bit-Wort am geeignetsten. Für die Umsetzung von nur 12 Bit oder weniger wird von der Industrie eine Reihe von Parallel-Wandlern angeboten, z. B. Texas Instruments SN74185A.

Tabelle 2 Funktion des Umsetzers

Clock-Impuls Nr.	Serien-Eingang 1. Schieberegister	Parallel laden	2^0	2^1	2^2	2^3	Übertrag zum Serien-Eingang 2. Schieberegister	2^0	2^1	2^2	2^3
1	L	0	L	0	0	0	0	0	0	0	0
2	L	0	L	L	0	0	0	0	0	0	0
3	0	0	0	L	L	0	0	0	0	0	0
4	0	L	0	L	0	0	L	L	0	0	0
5	L	0	L	0	L	0	0	0	L	0	0

Literatur

- [1] Gruber, P.
CAMAC-Datenweg-Prüf- und -Anzeige-Modul LEM-52/16.2.
Kernforschungszentrum Karlsruhe, Bericht KFK 1687, 1972

- [2] CAMAC - A Modular Instrumentation System for Data Handling -
Revised Description and Specification
Euratom-Bericht EUR 4100 e (1972), Luxembourg 1972

- [3] Heep, W.; Otttes, J.; Tradowsky, K.
Entwurf und Spezifizierung von CAMAC-Modulen unter Berücksichtigung des revidierten Euratom-Berichtes EUR 4100 e (1972)
Kernforschungszentrum Karlsruhe, Bericht KFK 1674 (in Vorbereitung)

- [4] Otttes, J.
Code-Umsetzer
Elektronik 19 (1970) S. 73 - 78
u. Kernforschungszentrum Karlsruhe, Bericht KFK 1185, 1970

Anhang

Belegung der Buchse SOCAPEX 127-33 DF 1 YC an der Rückseite des Moduls zum Anschluß eines externen Gerätes

Kontakt Nr.	Belegung
1	$1 \cdot 10^0$
2	$2 \cdot 10^0$
3	$4 \cdot 10^0$
4	$8 \cdot 10^0$
5	$1 \cdot 10^1$
6	$2 \cdot 10^1$
7	$4 \cdot 10^1$
8	$8 \cdot 10^1$
9	$1 \cdot 10^2$
10	$2 \cdot 10^2$
11	$4 \cdot 10^2$
12	$8 \cdot 10^2$
13	$1 \cdot 10^3$
14	$2 \cdot 10^3$
15	$4 \cdot 10^3$
16	$8 \cdot 10^3$
17	$1 \cdot 10^4$
18	$2 \cdot 10^4$
19	$4 \cdot 10^4$
20	$8 \cdot 10^4$
21	$1 \cdot 10^5$
22	$2 \cdot 10^5$
23	$4 \cdot 10^5$
24	$8 \cdot 10^5$
25	$1 \cdot 10^6$
26	$2 \cdot 10^6$
27	$4 \cdot 10^6$
28	$8 \cdot 10^6$
29	$1 \cdot 10^7$
30	Umsetzung beendet
31	Umsetzer busy
32	Sperrung Eingang

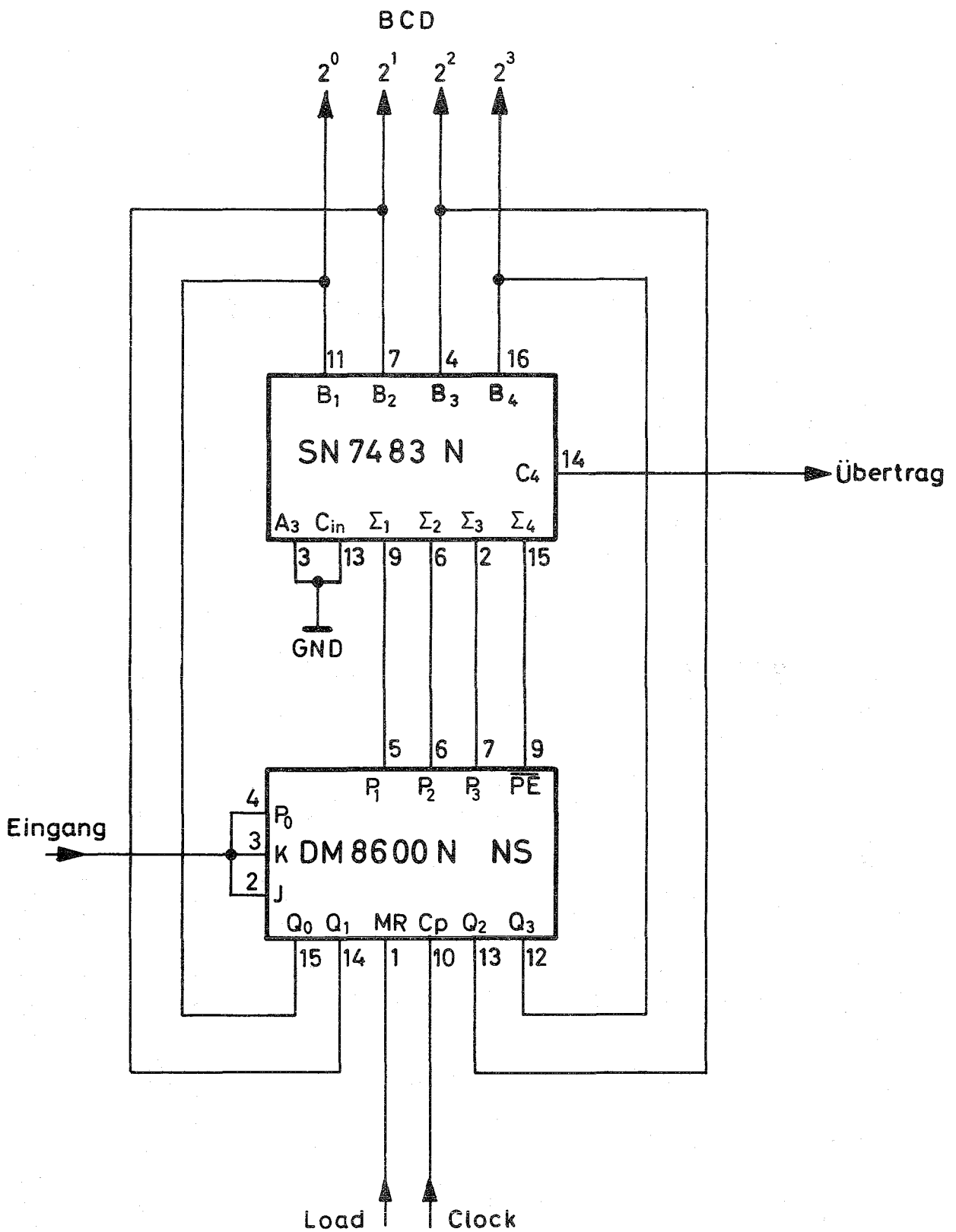


Fig.1 4-Bit-Umsetzer

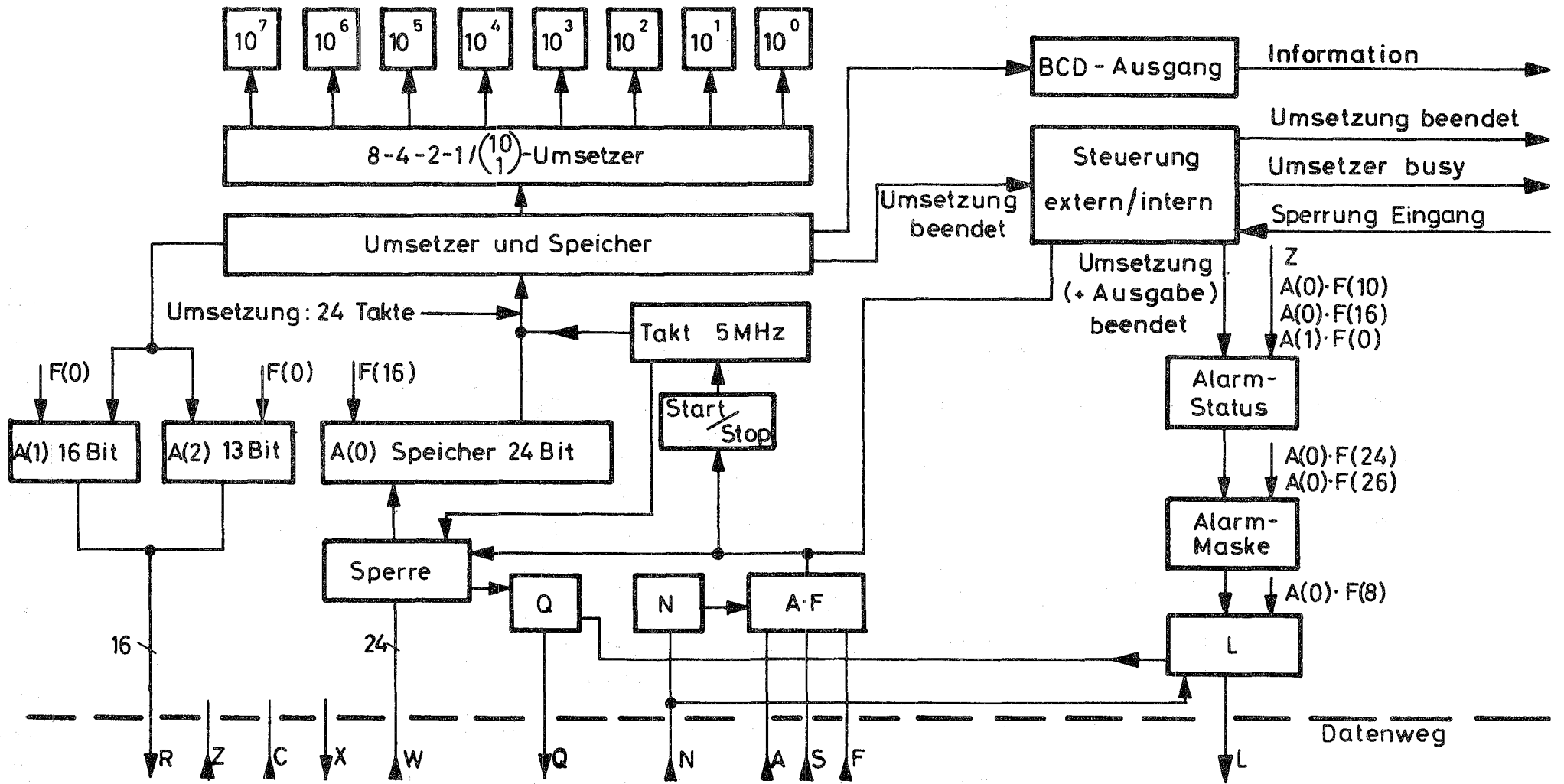


Fig. 2 CAMAC-24-Bit - Binär-BCD-Umsetzer mit Anzeige
Typ LEM-52/5.5