

**KERNFORSCHUNGSZENTRUM  
KARLSRUHE**

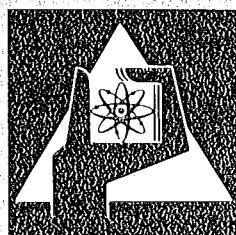
März 1976

KFK 2159

Institut für Neutronenphysik und Reaktortechnik  
Projekt Schneller Brüter

**Überwachungsgerät für den schnellen Nachweis  
oszillatorischer Komponenten in verrauschten Signalen**

J. Ehrhardt, H. Massier



**GESELLSCHAFT  
FÜR  
KERNFORSCHUNG M.B.H.**

**KARLSRUHE**

Als Manuskript vervielfältigt

Für diesen Bericht behalten wir uns alle Rechte vor

GESELLSCHAFT FÜR KERNFORSCHUNG M. B. H.  
KARLSRUHE

KERNFORSCHUNGSZENTRUM KARLSRUHE

KFK 2159

Institut für Neutronenphysik und Reaktortechnik  
Projekt Schneller Brüter

Überwachungsgerät für den schnellen  
Nachweis oszillatorischer Komponenten  
in verrauschten Signalen

---

J. Ehrhardt

H. Massier

Gesellschaft für Kernforschung mbH., Karlsruhe



## Kurzfassung

Die Frequenzanalyse der Rauschanteile von Meßsignalen hat sich als wichtige Methode zur Bestimmung und Überwachung von Systemparametern durchgesetzt. Insbesondere zielt die Entwicklung der Reaktorrauschanalyse in immer größerem Umfang auf die Überwachung von Leistungsreaktoren, wobei sowohl die Erkennung langfristiger Änderungen von Reaktorparametern als auch die Detektion plötzlich auftretender gefährlicher Betriebszustände angestrebt wird.

Im vorliegenden Bericht wird ein Überwachungsgerät beschrieben, das speziell zum schnellen Nachweis oszillatorischer Signalanteile in verrauschten Signalen entwickelt wurde. Zur Erkennung derartiger Signalkomponenten eignet sich besonders gut die Überwachung der spektralen Leistungsdichte der Meßsignale. Die Überwachungseinheit berechnet sehr schnell und kontinuierlich die spektrale Leistungsdichte von Meßsignalen und überwacht die Spektren beständig auf Resonanzen hin. Die Nachweismethode ist unabhängig vom frequenzabhängigen Verlauf der Spektren und anwendbar auf beliebige Rauschsignale.

Es wird die apparative Realisierung eines Prototyps der Überwachungseinheit beschrieben, der es ermöglicht, gleichzeitig zwei Meßsignale bis zu Frequenzen von 50 Hz zu überwachen. Er wurde für den speziellen Zweck des Nachweises von Natriumsiedeln in natriumgekühlten Reaktoren durch Überwachung des Neutronenflußrauschens konzipiert.

Die Überwachungsanordnung ist nicht auf den Nachweis von Resonanzen in den spektralen Leistungsdichten von Meßsignalen beschränkt. Durch Einführung geeigneter Nachweiskriterien ist das Überwachungsgerät auch zum Nachweis andersartiger Veränderungen in den Spektren einsetzbar. Zudem kann durch einfache Modifizierung des elektronischen Aufbaus der Überwachbare Frequenzbereich wesentlich vergrößert werden.

## A Detection Unit for the Fast Detection of Oscillatory Components in Noise Signals

---

### Abstract

The frequency analysis of the noise components of measured signals is known as an important method for the determination and surveillance of system parameters. In particular the development of reactor noise analysis techniques is directed toward the surveillance of power reactors, aiming at the detection of long-time changes of reactor parameters as well as suddenly appearing, dangerous reactor states.

In this paper a new compact detection unit is described which was developed for the fast detection of oscillatory components in noise signals. For the detection of these oscillatory signals the observation of the power spectral density of the noise signals is particularly advantageous. The detection unit quickly and continuously computes the power spectral density of measured signals and supervises the spectra for suddenly appearing peaks. The detection method is not affected by the frequency dependence of the spectra and is applicable to any noise signal.

The electronic circuit of a prototype of the detection unit which is designed for the simultaneous surveillance of two signals up to frequencies of 50 cps is described. It was developed to detect sodium boiling in sodium cooled reactors by surveillance of the neutron flux fluctuations.

The detection unit is not restricted only to the detection of peaks in the power spectral density of measured signals. It can be applied to the detection of any time dependent changes in the frequency spectra by using other suitable detection criteria. Additionally it is possible to increase the frequency range of operation by simple modification of the electronic circuit.

## Inhaltsverzeichnis

	Seite
1. Einleitung	1
2. Arbeitsweise der Überwachungsanordnung	3
2.1. Die Meßkanäle	3
2.2. Die Überwachungseinheit	5
2.3. Die Spektrumsüberwachung	6
3. Beschreibung der Überwachungseinheit	8
3.1. Schematischer Aufbau des Frequenzanalysators	9
3.1.1. Der Korrelator	9
3.1.2. Der Fourieranalysator	13
4. Detaillierte Funktionsbeschreibung	19
4.1. Die Taktsteuerung	19
4.2. Das schnelle 8x8-bit Multiplikationswerk	20
4.3. Systemteile des Korrelators	22
4.3.1. Die ADC-Steuerung	22
4.3.2. Der Verzögerungsspeicher	22
4.3.3. AKF-Hauptspeicher und EXAVG-Rechenwerk	24
4.4. Systemteile des Fourieranalysators	26
4.4.1. Adressengenerator und Read-Only-Memory zur Generierung der Cosinus-Funktionswerte	26
4.4.2. 16-bit-Addierwerk und Integrationsregister für die Fourierkoeffizienten	27
4.4.3. Das AKF-Fenster	28
4.4.4. Die Sichtgeräteausgabe	29
4.4.5. Der Rechneranschluß	29

5.	Modifikationsmöglichkeiten für veränderte Anwendungsbereiche	30
6.	Zusammenfassung der Daten der Überwachungseinheit	32
	Abkürzungen	34
	Kurze Erläuterung der Signalbezeichnungen	35
	Referenzen	36
	Verdrahtungsplan Korrelator/Fourieranalysator	37
	Abbildungen	39



## 1. Einleitung

Die Rauschanalyse wird in immer größerem Umfang zur Entwicklung von diagnostischen Methoden herangezogen, mit deren Hilfe es möglich ist, frühzeitig ungewöhnliche Veränderungen im betrachteten Meßsignal und damit am zu überwachenden System nachzuweisen. Dabei wird angestrebt, durch Identifizierung charakteristischer Signale diese Änderungen ganz bestimmten Ursachen zuzuordnen, so daß durch geeignete Gegenmaßnahmen mögliche Schäden in größerem Umfang vermieden werden können.

Ein großer Teil von Störsignalen hat oszillatorischen Charakter, d.h. diese Signale bestehen aus wenigen (fast-) periodischen Komponenten. Sie werden i.a. durch alleinige Überwachung des Mittelwerts der beobachteten Meßgröße nicht erkannt, da sie nur den Rauschanteil der Meßsignale verändern. Plötzlich auftretende oszillatorische Signalanteile können hervorgerufen werden durch Schwingungen von Systemkomponenten oder Änderungen im dynamischen Verhalten der zu überwachenden Anordnung. Sie weisen i.a. auf nur geringe Abweichungen vom normalen Betriebszustand hin. Der sichere Nachweis und eine zuverlässige Zuordnung gerade von derartigen zunächst nur kleinen Störungen ist notwendig, um durch geeignete Gegenmaßnahmen größere Schäden zu vermeiden und so die Sicherheit und den ökonomischen Betrieb von Anlagen zu verbessern.

Unter "Rauschanalyse" versteht man die Untersuchung der Schwankungen relevanter Meßsignale mit Hilfe statistischer Methoden. Zur Erkennung von oszillatorischen Signalanteilen eignet sich besonders gut die Überwachung der spektralen Leistungsdichte der Meßsignale. Plötzlich

auftretende oszillatorische Signalanteile erzeugen in der spektralen Leistungsdichte einen zusätzlichen Anteil, der in Form von einer oder mehreren Resonanzen bei der oder den Oszillationsfrequenzen gut identifizierbar wird. Auf der Grundlage des schnellen Nachweises derartiger Resonanzen wurde eine Überwachungsanordnung entwickelt, die oszillatorische Anteile in verrauschten Signalen nachweist /1/. Das Kernstück dieser Anordnung ist eine Überwachungseinheit, die sehr schnell und kontinuierlich die Rechenoperationen zur Bestimmung der spektralen Leistungsdichte von Meßsignalen ausführt und die Spektren beständig auf Resonanzen hin überwacht. Im vorliegenden Bericht wird die apparative Realisierung der Überwachungseinheit beschrieben, wobei Wert gelegt wird auf die Tatsache, daß die dargestellte Überwachungsmethode allgemein zur Erkennung oszillatorischer Störsignale im Rauschen anwendbar ist. Für das Teststadium wurde eine möglichst variable Ausführung der Überwachungseinheit konzipiert, um notwendige Veränderungen leicht realisieren zu können. Derartige Veränderungen können sich aus den Erfahrungen während des Probetriebs ergeben oder im Hinblick auf zusätzliche Überwachungsaufgaben wünschenswert werden.

## 2. Arbeitsweise der Überwachungsanordnung

Wie in /1/ beschrieben, erfolgt der Nachweis plötzlich auftretender oszillatorischer Signalanteile durch Überwachung der spektralen Autoleistungsdichte (APSD) des Meßsignals. Entsprechend den unterschiedlichen Aufgabenstellungen gliedert sich der Aufbau der entwickelten Überwachungsanordnung in drei Teile:

- 1) Die Meßkanäle (analog)
- 2) Die Überwachungseinheit (digital)
- 3) Die Spektrumsüberwachung (digital)

Im folgenden werden Funktionsweise und meßtechnische Anforderungen an die Komponenten dieser Teilsysteme behandelt. Dabei wird als Beispiel der Nachweis von oszillatorischen Anteilen in Neutronendetektorsignalen aus natriumgekühlten Reaktoren im Frequenzbereich zwischen 1 Hz und 50 Hz erläutert; derartige oszillatorische Störungen können dort in Form von Neutronenflußmodulationen infolge Na-Siedens auftreten /1/. Die Amplitude dieser Neutronenflußoszillationen liegt i.a. im Bereich der normalen betrieblich bedingten Neutronenflußschwankungen. Da die konventionelle Reaktorinstrumentierung nur zur Messung des Mittelwerts des Neutronenflusses ausgelegt ist, werden derartige Störungen vom bisherigen Sicherheitssystem nicht detektiert. Die entwickelte Überwachungsanordnung bietet jedoch die Möglichkeit, Na-Sieden - und allgemein oszillatorische Signalanteile - durch kontinuierliche Messung und Überwachung der APSD von Neutronendetektorsignalen nachzuweisen.

### 2.1. Die Meßkanäle

Die Meßkanäle müssen für die Messung der Schwankungen der zu überwachenden Meßgrößen derart ausgelegt sein,

daß vor allem folgende Forderungen erfüllt sind:

- a) Die Signalschwankungen müssen im zu überwachenden Frequenzbereich möglichst ungedämpft übertragen werden.
- b) Wenn die Schwankungen von Meßsignalen mit Mittelwert ungleich Null untersucht werden, sollte eine (automatische) Gleichspannungskompensation im Rauschverstärker vorgesehen sein.

Am Beispiel der Messung von Neutronenflußschwankungen soll im folgenden der Aufbau eines hierfür geeigneten Meßkanals beschrieben werden:

Die Messung der Signalschwankungen von Neutronendetektoren erfolgt über Meßkanäle, deren Aufbau aus Abb.1 zu entnehmen ist. Am Meßwiderstand R wird das dem Ionisationskammerstrom proportionale Spannungssignal abgegriffen und den anschließenden gleichspannungsgekoppelten Verstärkerstufen zugeführt. Die ersten Verstärkerstufen bestehen i.a. aus dem Hauptverstärker und einem Trennverstärker, der Rückwirkungen der folgenden Auswerteelektronik auf das Meßsignal verhindert. Anschließend folgt ein gleichspannungskompensierter Meßverstärker, der die Signalschwankungen für die Rauschanalyse verstärkt. Im folgenden Bandpaßfilter wird das interessierende Frequenzband  $\Delta F$  abgetrennt und dem Frequenzanalysator zugeführt. Für den Nachweis von Na-Siedern muß eine Bandbreite von  $\Delta F \approx 1 \div 50$  Hz zur Verfügung stehen. Dementsprechend müssen auch die einzelnen Verstärkerstufen sowie der RC-Tiefpaß - gebildet aus Ionisationskammer ( $C_1$ ), Meßleitung ( $C_2$ ) und Meßwiderstand (R) - mindestens diese Bandbreite aufweisen.

## 2.2. Die Überwachungseinheit

Die Rauschsignale aus zwei Meßkanälen werden einem Frequenzanalysator (Überwachungseinheit) zugeführt, der die spektralen Autoleistungsdichten (APSD) jedes Meßsignals berechnet. Seine Wirkungsweise geht aus Abb.1 hervor:

Das analoge Meßsignal  $x(t)$  bzw.  $y(t)$  aus jedem Meßkanal wird zunächst in einem Analog-zu-Digital-Konverter (ADC) in Zeitabständen  $\Delta t$  digitalisiert; entsprechend den Angaben in /1/ müssen zum Nachweis von Na-Sieden die Werte  $\Delta t = 1/32$  sec bzw.  $\Delta t = 1/100$  sec gewählt werden. Im nachfolgenden Korrelator wird die Autokorrelationsfunktion (AKF)  $R(i\Delta t; k\Delta \tau)$  des Rauschsignals im sogenannten "exponential averaging-mode" kontinuierlich berechnet und mit zwei unterschiedlichen Zeitkonstanten  $T_{RC} = Z \cdot \Delta t$  und  $T_G = Z_G \cdot \Delta t$  gemittelt. Der angeschlossene Fourierprozessor berechnet aus den AKF die APSD mit Hanning-Korrektur für jeweils  $M=64$  Frequenzpunkte. Die mit der größeren Zeitkonstanten  $T_G$  gemessenen Spektralwerte  $S_G(f)$  sind quasi-Mittelwerte der mit der kleineren Zeitkonstanten  $T_{RC}$  gemessenen Werte  $S(f)$  der APSD. Diese aktuellen Werte der APSD werden nun durch Division der beiden Spektren auf eben diese quasi-Mittelwerte  $S_G(f)$  normiert. Diese normierten Spektren  $S_d(f) = \frac{S(f)}{S_G(f)}$  werden bei der anschließenden Spektrumsüberwachung auf Resonanzen hin untersucht.

Durch die Normierung ist die Überwachungsmethode unabhängig vom absoluten Wert und vom frequenzabhängigen Verlauf der APSD des Meßsignals. Im speziellen Fall der Überwachung des Neutronenflußrauschens ist sie weiterhin unabhängig von langsamen Änderungen in der Detektorempfindlichkeit und der Reaktorleistung sowie Driften der Verstärkerkanäle. Langzeitänderungen in der APSD werden automatisch berücksichtigt, wenn sie mit Zeitkonstanten größer als  $T_G$  vor sich gehen; sie erzeugen

also keine Fehlalarme.

Die Überwachungseinheit ist zweikanalig ausgelegt, so daß gleichzeitig zwei Meßsignale verarbeitet und überwacht werden können. Dadurch verdoppelt sich die Zahl der durchzuführenden Rechenoperationen zur Bestimmung von insgesamt vier AKF und vier APSD. Diese Rechenoperationen müssen innerhalb eines Überwachungszyklus  $\Delta T \geq \Delta t$  erfolgen. Die untere Grenze von  $\Delta T$  ist durch die hierfür notwendige Rechenzeit bestimmt; sie soll möglichst niedrig liegen, damit die Zeitverzögerungen im Nachweis klein sind gegenüber der zulässigen Nachweisdauer. Zum Nachweis von Na-Sieden sind Zykluszeiten  $\Delta T \leq 0,2$  sec zu fordern. Die Hauptaufgabe beim Bau des Frequenzanalysators bestand darin, diese hohen Anforderungen an die Rechenzeit bei gleichzeitig hohem Datenfluß und komplizierter Auswertung in einer schnellen digitalen Überwachungseinheit zu realisieren.

### 2.3. Die Spektrumsüberwachung

Die im zeitlichen Abstand  $\Delta T$  aufeinanderfolgenden (normierten) spektralen Autoleistungsdichten  $S_d(f)$  aus beiden Meßkanälen werden beständig auf Resonanzen der Breite  $2\sigma = 2m\Delta f$  untersucht /1/. Dabei bezeichnet  $\Delta f$  den Abstand zwischen benachbarten Frequenzpunkten in der APSD. Zum Nachweis von integralem Na-Sieden beschränkt sich die Überwachung z.B. auf den Frequenzbereich  $\Delta F = 1,5 \div 15$  Hz, d.h. auf etwa 45 Punkte in der APSD. Falls ein über  $2m+1$  nebeneinanderliegende Frequenzpunkte integrierter Wert der APSD in einem Kanal einen festen Schwellwert übersteigt, wird ein Warnsignal abgegeben. Der Schwellwert bestimmt sich aus der zulässigen Fehlalarmrate. Bei zeitlicher Koinzidenz dieses Warnsignals mit einem Warnsignal aus dem 2. Meßkanal und Übereinstimmung der

Resonanzfrequenzen wird von der Überwachungsanordnung ein Alarmsignal abgegeben.

Im derzeitigen Teststadium wird die Spektrumsüberwachung mit Hilfe eines an den unter 2.2. beschriebenen Frequenzanalysator gekoppelten Kleinrechners (HP 2100) durchgeführt. Der Rechner übernimmt im zeitlichen Abstand  $\Delta T = 0,2$  sec die Spektralwerte aus dem Frequenzanalysator und überwacht sie auf Resonanzen hin, wie oben beschrieben. Durch realistische Tests der Überwachungsanordnung an Leistungsreaktoren sowie mit simulierten Signalen wurde die theoretisch bestimmte optimale Analysatorkonfiguration sowie die berechneten Schwellwerte bestätigt. Dabei konnte das Fehlalarm- und Störverhalten untersucht werden /1/. Die derzeitige Überwachung mittels Kleinrechner bietet den Vorteil, Veränderungen im Überwachungsprogramm - wenn nötig - leicht vornehmen zu können. Weiterhin besteht die Möglichkeit, die Überwachung auf andere Veränderungen in der APSD der Rauschsignale auszudehnen und hierzu spezielle Programmsysteme zu entwickeln. Somit ist das Überwachungssystem in der jetzigen Konzeption sehr variabel und vielfältig anwendbar.

In einem späteren möglichen Dauerbetrieb zur kontinuierlichen Überwachung der APSD von Meßsignalen, z.B. an natriumgekühlten Reaktoren, kann dieser Kleinrechner ersetzt werden durch einen kompakten, wesentlich preisgünstigeren Mikroprozessor /2/, der nur eine spezielle Aufgabe (z.B. Überwachung zum Nachweis von integralem Na-Sieden) erfüllt.

### 3. Beschreibung der Überwachungseinheit

Für den Frequenzanalysator der Überwachungsanordnung standen folgende Forderungen im Mittelpunkt:

- a) Berechnung der Autokorrelationsfunktionen (AKF) von 2 Meßkanälen mit jeweils 2 verschiedenen Mittelungskonstanten in Echtzeit
- b) Berechnung der spektralen Autoleistungsdichten (APSD) aus diesen 4 Korrelationsfunktionen im zeitlichen Abstand  $\Delta T \geq 0,2 \text{ sec}$
- c) Höchste Analysierfrequenz  $f_{\text{max}} \leq 50 \text{ Hz}$
- d) Zahl der Frequenzpunkte pro APSD :  $M = 64$

Zunächst wurde der Einsatz eines Kleinrechners mit entsprechender Software als Frequenzanalysator erwogen. Es stellte sich jedoch bald heraus, daß selbst beim Einsatz sehr schneller Kleinrechner mit verdrahteter Multiplikation und Division, die unter a) bis d) genannten Forderungen wegen der benötigten Rechenzeit nicht erfüllt werden konnten.

Als Kompromißlösung bot sich an, die Korrelationsfunktionen mit einem Hardware-Korrelator und lediglich die 4 Fouriertransformationen mit einem Kleinrechner auszuführen. Dies hätte jedoch immer noch den Einsatz eines sehr schnellen Kleinrechners mit Hardware-Multiplikation erforderlich gemacht, zumal die Spektrums-Überwachung noch zusätzlichen Rechenaufwand erfordert. Auf Grund dieser Erwägungen erschien es ratsam, den Korrelator einschließlich Fourieranalysator als kompaktes Hardware-System zu entwickeln. Diese Lösung erlaubt es, die anschließende Spektrumsüberwachung später ebenfalls per Hardware, oder mit einem sogenannten Microprocessor [2] auszuführen.

Bei einer kompletten Hardware-Realisierung der Überwachungseinheit konnten außerdem die unter b) und c) geforderten Eigen-



schaften erheblich verbessert werden. Die höchste Analysierfrequenz konnte auf 50 Hz erhöht werden, dabei wird eine Rechenzeit von nur 2 ms pro Fouriertransformation benötigt.

Für den Frequenzanalysator wurden handelsübliche integrierte Digitalschaltkreise in TTL- und MOS-Technologie verwendet. Ein Prototyp wurde entwickelt, gebaut und erfolgreich erprobt.

### 3.1 Schematischer Aufbau des Frequenzanalysators

Die Überwachungseinheit besteht im derzeitigen Stadium aus den beiden Funktionseinheiten Korrelator und Fourieranalysator, die bestimmte Systemteile wie z.B. den schnellen 8-bit-Multiplizierer, die Taktsteuerung, sowie die Sichtgeräteausgabe gemeinsam benutzen.

#### 3.1.1 Der Korrelator

Im Korrelator werden insgesamt vier Autokorrelationsfunktionen (AKF) aus den zwei Meßsignalen  $x(t)$  und  $y(t)$  berechnet. Dabei werden jeweils zwei Korrelationsfunktionen vom gleichen Meßsignal gebildet, die sich lediglich durch ihre voneinander unabhängig einstellbaren Zeitkonstanten zur Mittelwertbildung unterscheiden.

Die Mittelwertbildung für die Korrelationsfunktionen erfolgt nach dem Prinzip des "exponential-averaging". Es handelt sich dabei um das digitale Äquivalent zur Mittelwertbildung mit einem RC-Tiefpass in der Analogtechnik.

Der Algorithmus zur Berechnung der AKF mit einem digitalen Korrelator lautet bei exponentieller Mittelwertbildung:

$$R(i \cdot \Delta t; k \cdot \Delta \tau) = R[(i-1) \cdot \Delta t; k \cdot \Delta \tau] + \frac{r(i \cdot \Delta t; k \cdot \Delta \tau) - R[(i-1) \cdot \Delta t; k \cdot \Delta \tau]}{2}$$

Gl.1

mit:

$$r(i \cdot \Delta t; k \cdot \Delta \tau) = X(i \cdot \Delta t) \cdot X[(i-k) \cdot \Delta t]$$

$k = 0, 1, \dots, 63$

$i = 0, 1, \dots, T/\Delta t$

$\Delta t$  = Abtastperiode (reziproke Samplefrequenz)

$\Delta \tau$  = Verzögerungssinkrement ;  $\Delta \tau \equiv \Delta t$

$X(i \cdot \Delta t)$  = Die im zeitlichen Abstand  $\Delta t$  digitalisierten Amplitudenwerte der Zeitfunktion  $x(t)$

$r(i \cdot \Delta t; k \Delta \tau)$  = Produkte zweier um den Wert  $k \cdot \Delta \tau$  verzögerten Amplitudenwerte zu Zeit  $i \cdot \Delta t$

$R(i \cdot \Delta t; k \cdot \Delta \tau)$  = Wert der exponentiell gemittelten AKF zum Zeitpunkt  $i \cdot \Delta t$  für die Verzögerungszeit  $k \cdot \Delta \tau$

$T$  = Meßzeit

$Z$  = Mittelungskonstante

Abb. 2 zeigt den schematischen Aufbau eines Korrelators in Digitaltechnik. Anhand dieser Abbildung soll zunächst die prinzipielle Funktionsweise eines Korrelators erläutert werden.

Die Amplitude des Meßsignales  $x(t)$  wird jeweils zum Zeitpunkt  $i \cdot \Delta t$  in einem Analog-Digital-Konverter (ADC) digitalisiert und bis zum Zeitpunkt  $(i+1) \cdot \Delta t$  in einem Register gespeichert. Während der Zeit  $\Delta t$  zwischen  $i \cdot \Delta t$  und  $(i+1) \cdot \Delta t$  läuft ein Rechenzyklus zur Bildung der Produkte  $x(i \cdot \Delta t) \cdot x[(i-k) \cdot \Delta t]$  sowie zur exponentiellen Mittelwertbildung ab.

Zunächst wird dabei der digital kodierte Amplitudenwert  $x(i)$  in der 1. Stelle eines 64-stufigen Schieberegisters gespeichert, nachdem alle Speicherinhalte um eine Stelle nach rechts verschoben wurden, wobei der Wert  $x(i-64)$  verloren geht. Danach wird durch elektronisches Umschalten von  $S_1$  aus dem Schieberegister ein Umlaufspeicher gebildet. Während den nun folgenden 64 Schiebeimpulsen  $k=0, 1, \dots, 63$  werden im Multiplizierwerk die Produkte  $x(i) \cdot x(i-k)$  berechnet.

Neben dem Verzögerungsspeicher wird noch ein Hauptspeicher für die gemittelte AKF benötigt. Dieser AKF-Hauptspeicher ist ebenfalls als sequentieller Speicher aus Schieberegistern aufgebaut. Sein Umlauf erfolgt synchron zum Verzögerungsspeicher, so daß Terme gleicher Verzögerungszeit gleichzeitig das Rechenwerk zur exponentiellen Mittelwertbildung (EXAVG-Rechenwerk)

durchlaufen.

In diesem Rechenwerk wird die Mittelwertbildung gemäß Gl.1 ausgeführt. Der Term  $r(i \cdot \Delta t; k \cdot \Delta \tau)$  steht am Ausgang des Multiplizierers zur Verfügung. Der andere Term  $R [(i-1) \cdot \Delta t; k \cdot \Delta \tau]$  wird dem AKF-Hauptspeicher entnommen. Das Ergebnis der Mittelwertbildung wird wieder in den AKF-Hauptspeicher eingeschrieben.

Die Verarbeitung der Daten bis zum EXAVG-Rechenwerk erfolgt wortparallel mit 8-bit-Wortlänge. Am Ausgang des Multiplizierers steht somit das Produkt mit 16 bit Wortlänge parallel zur Verfügung.

Um bei der weiteren Verarbeitung im EXAVG-Rechenwerk größere Rundungsfehler zu vermeiden, wird anschließend mit 24 bit Wortlänge weitergerechnet. Das EXAVG-Rechenwerk arbeitet bitseriell, um den Schaltungsaufwand wegen der großen Wortlänge von 24 bit gering zu halten. Der Dividierer kann vereinfacht werden, wenn für den Divisor nur Werte von  $Z=2^D$  (D= ganze positive Zahl) zugelassen werden. Der Hauptspeicher ist ebenfalls wort- und bitseriell organisiert, ein Auslesen erfolgt sequentiell über ein 8-bit-Schieberegister (AKF-Fenster).

Der beschriebene prinzipielle Aufbau eines einfachen Korrelators ist im wesentlichen auch im vorliegenden Frequenzanalysator verwirklicht (Abb.3):

Für die beiden Eingangssignale  $x(t)$  und  $y(t)$  wird nur ein einziger 8-bit-ADC mit einer Konversionszeit von 200  $\mu s$  verwendet. Dem ADC ist eine Sample+Hold-Stufe vorgeschaltet, um das ADC-Eingangssignal während der 200  $\mu s$  dauernden Konversionszeit konstant zu halten. Die Digitalisierung der beiden Signale erfolgt jeweils zum Zeitpunkt  $i \cdot \Delta t$  sowie  $i \cdot \Delta t + 250 \mu s$ .

Die beiden Eingangssignale werden über einen elektronischen Schalter der Sample+Hold-Stufe zugeführt.

In beiden Kanälen sind jeweils getrennte Pufferregister und Verzögerungsspeicher vorgesehen.

Zur Bildung der Produkte:  $x(i \cdot \Delta t) \cdot x[(i-k) \cdot \Delta t]$  sowie  $y(i \cdot \Delta t) \cdot y[(i-k) \cdot \Delta t]$  wird ein schnelles 8-bit-Multiplizierwerk verwendet, das wie schon eingangs erwähnt auch für die Fouriertransformation, sowie für die Hanning-Wichtung, benutzt wird.

Der Multiplizierer ist mit zwei Eingangsmultiplexern ausgestattet, um die Verbindung zu allen Systemteilen mit Multiplikationsforderung herzustellen. Der Multiplizierer wird dabei den einzelnen Systemkomponenten von der Taktsteuerung in einem festen zeitlichen Rhythmus zugeteilt. Die Zuteilung des Multiplizierers erfolgt durch das Bilden der entsprechenden 2-bit-Adressen für den Eingangsmultiplexer.

Der 16 bit-Produktausgang des Multiplizierers ist mit den Anfangsregistern der verschiedenen Systemteile verbunden. Abb.3 unten zeigt den AKF-Hauptspeicher, sowie das EXAVG-Rechenwerk.

Der AKF-Hauptspeicher dient zur Aufnahme der 4 exponentiell gemittelten Autokorrelationsfunktionen, seine Kapazität beträgt 256 Worte zu je 24 bit. Durch die Umlaufperiode des AKF-Hauptspeichers von 8,2 ms wird die Rechenzyklusdauer bestimmt, durch die auch die maximale Samplefrequenz  $f_s = 1/\Delta t$  festgelegt wird ( $\Delta t = 8,2$  ms).

Das EXAVG-Rechenwerk besteht im Wesentlichen aus 2 Serienaddierern und einem Dividierer. Für den Dividierer sind wegen der Forderung  $Z=2^D$  nur Schiebeoperationen erforderlich. Die Aufschaltung der beiden Divisoren Z1 und Z2 entsprechend der auf der Frontplatte eingestellten Zeitkonstanten erfolgt alternierend durch Signale von der Taktsteuerung.

Zur Synchronisation von Dividiererausgang und AKF-Hauptspeicher ist noch ein 24 bit-Verlängerungsregister notwendig, dadurch ergibt sich eine effektive AKF-Hauptspeicherlänge von 257 Worten mit je 24 bit.

Zum Auslesen des AKF-Hauptspeichers wird ein weiteres 8-bit-Schieberegister als Serien-Parallel-Wandler benötigt (AKF-Fenster).

Die Speicherordnung der Korrelationsfunktionswerte im AKF-Hauptspeicher wurde so gewählt, daß jeweils die 4 Funktionswerte für die gleiche Verzögerzeit  $k \cdot \Delta\tau$  unmittelbar aufeinander folgen.

$$\begin{aligned} R_{x1}(k) &= R_{xx}(i \cdot \Delta t; k \cdot \Delta\tau; Z1) \\ R_{x2}(k) &= R_{xx}(i \cdot \Delta t; k \cdot \Delta\tau; Z2) \quad k = 63, 62, \dots, 0 \\ R_{y1}(k) &= R_{yy}(i \cdot \Delta t; k \cdot \Delta\tau; Z1) \\ R_{y2}(k) &= R_{yy}(i \cdot \Delta t; k \cdot \Delta\tau; Z2) \end{aligned}$$

Gl.2

### 3.1.2. Der Fourieranalysator

Der Fourieranalysator hat die Aufgabe, aus den 4 AKF  $R_{x1}, R_{x2}, R_{y1}, R_{y2}$  die APSD  $S_{x1}(f), S_{x2}(f), S_{y1}(f)$  und  $S_{y2}(f)$  zu berechnen. Dies erfolgt durch diskrete Fouriertransformation (DFT) der Korrelationsfunktionen und Normierung auf  $\Delta f = \frac{1}{2M \cdot \Delta t}$ .

Der Ausdruck für die DFT in komplexer Form lautet:

$$S(n) = \Delta t \sum_{k=0}^{2M-1} R(k) \cdot \exp(-j \cdot \pi \cdot k \cdot n/M) \quad \text{Gl.3}$$

$S(n)$  sind dabei die komplexen und auf  $\Delta f$  normierten Fourierkoeffizienten der Funktion  $R(k)$  und  $j = \sqrt{-1}$ . Gl.3 aufgespalten nach Real- und Imaginärteil ergibt:

#### a) Realteil

$$\text{Re}(n) = \Delta t \cdot \sum_{k=0}^{2M-1} R(k) \cdot \text{COS}(2\pi \cdot k \cdot n/M) \quad \text{Gl.4}$$

b) Imaginärteil

$$\text{Im}(n) = \Delta t \cdot \sum_{k=\emptyset}^{2M-1} R(k) \cdot \sin(2\pi \cdot k \cdot n/M) \quad \text{Gl.5}$$

Wegen der Beziehung  $R(k \cdot \Delta\tau) = R(-k \cdot \Delta\tau)$ , die für jede AKF gilt, konnte man sich beim Korrelator auf die Berechnung der Funktionswerte  $R(k \cdot \Delta\tau)$  beschränken. Die Symmetrieeigenschaft der AKF vereinfacht auch die Berechnung der Fourierkoeffizienten, da bei solchen "geraden" Funktionen alle Koeffizienten des Imaginärteils  $\text{Im}(n) = \emptyset$  sind.

Berücksichtigt man ferner die Beziehung  $\cos(k \cdot \pi) = \cos(-k \cdot \pi)$  so kann der Rechenaufwand zur Bestimmung des Realteils weiter vermindert werden. Für Gl. 4 gilt dann wegen  $S(n) = \text{Re}(n)$

$$S(n) = \Delta t \left[ 2 \cdot \sum_{k=\emptyset}^{M-1} R(k) \cdot \cos(\pi \cdot k \cdot n/M) \right] \quad \text{Gl.6}$$

wobei

$$n = \emptyset, 1, 2, \dots, M-1$$

$M$  = Anzahl der berechneten Funktionswerte einer AKF  $R(k \cdot \Delta\tau)$  für positive  $k \cdot \Delta\tau$

Digitale Rechenwerke zur Berechnung der DFT verwenden in den meisten Fällen den Cooley-Tukey-Algorithmus. Bei reellen Funktionen kann durch Modifikation des Cooley-Tukey-Algorithmus durch Methoden von Bergland oder Brenner [4] die Rechenzeit noch weiter verkürzt werden.

Die folgende Tabelle gibt einen Überblick über die Zahl der Rechenoperationen für die beiden FFT Algorithmen (Bergland und Brenner), sowie für die klassische DFT-Version unter Ausnutzung von Symmetrieeigenschaften der AKF und der Cosinusfunktion nach Gl. 6.

	Additionen	Multiplikationen
Bergland-FFT	$(3m-5) \cdot 2^{m-1} + 2$	$(m-3) \cdot 2^m$
Brenner-FFT	$3m \cdot 2^{m-1}$	$(m-2) \cdot 2^m$
normale DFT	$2^{2m-2}$	$2^{2m-2}$

$$m = \log_2(2M)$$

Für  $M = 64$  ergeben sich folgende Zahlenwerte:

$$m = \log_2 128 = 7$$

	Additionen	Multiplikationen
Bergland-FFT	1474	512
Brenner-FFT	1792	640
normale DFT	4096	4096

Die Anforderung an die Rechenzeit  $t_R$  von  $t_R < 50$  ms pro DFT kann bei der vorgesehenen Struktur des Multiplizierers von allen 3 Algorithmen leicht erfüllt werden.

Für den beschriebenen Fourieranalysator wurde der normale DFT-Algorithmus ausgewählt, der im Gegensatz zu den beiden schnelleren FFT-Algorithmen eine wesentlich einfachere Hardwarestruktur erlaubt.

Zur Reduzierung von Fehlern infolge der Fouriertransformation von Zeitsignalen endlicher Länge wurden die AKF durch Einführung von Fensterfunktionen gewichtet. Für den vorliegenden Fall eignet sich besonders gut die sogenannte Hanning-Funktion.

Sie ist wie folgt definiert:

$$H(t) = \begin{cases} \frac{1}{2} \left( 1 + \cos \frac{\pi \cdot t}{\tau_{\max}} \right) & \text{für } |t| < \tau_{\max} \\ 0 & \text{für } |t| > \tau_{\max} \end{cases} \quad \text{Gl. 9}$$

mit  $\tau_{\max} = M \cdot \Delta\tau$

Der Ausdruck für die im Fourieranalysator verwendete DFT lautet dann unter Berücksichtigung der Hanning-Wichtung sowie der Trapezformel:

$$S(n) = \Delta t \left[ R_H(0) + 2 \sum_{k=1}^{M-1} R_H(k) \cdot \cos(\pi \cdot k \cdot n/M) \right] \quad \text{Gl. 10}$$

mit  $n=0, 1, \dots, M-1$

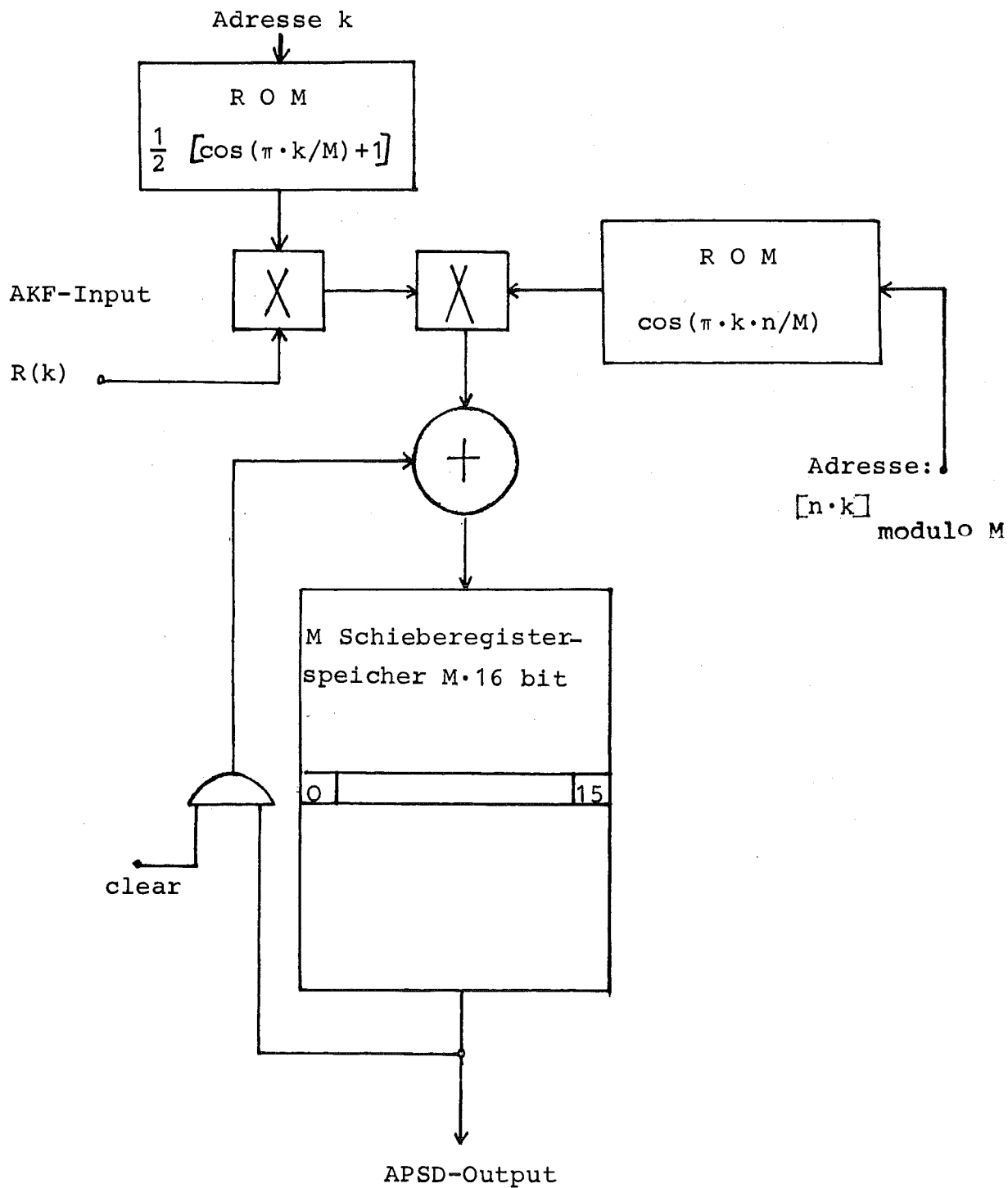
Dabei gilt für  $R_H$ :

$$R_H(k) = \frac{R(k)}{2} \left[ \cos(\pi \cdot k/M) + 1 \right] \quad \text{Gl. 11}$$

$k = 0, 1, \dots, M-1$



Eine Methode zur Implementierung dieser DFT-Version mit Hanning-Wichtung zeigt die folgende Abbildung:



Die Cosinuswerte für die DFT und für die Hanning-Korrektur werden in einem Read-Only-Memory (ROM) als Tabelle gespeichert. Durch Bildung der ROM Adresse  $[n \cdot k]_{\text{modulo } M}$  bzw.  $k$  werden die entsprechenden Cosinuswerte gleichzeitig mit den  $R(k)$  dem Multiplizierwerk zugeführt (Abb.3). Die dabei entstehenden Produkte werden in einem Schieberegisterspeicher (DFT-Integrationsregister) aufsummiert. Für jeden neuen Funktionswert  $R(k)$ , der sequentiell vom AKF-Hauptspeicher zugeführt wird, erfolgt ein vollständiger Umlauf des DFT-Integrationsregisters. Während des 1. Umlaufs liegt das Clear-Signal auf 0, d.h. der alte Inhalt des DFT-Integrationsregister wird gelöscht (Beginn einer neuen DFT).

Wegen der Periodizität der Cosinusfunktion und der Beziehung  $\cos(x) = -\cos(x+\pi)$  genügt es, lediglich eine Viertelperiode der Cosinusfunktion im ROM zu tabellieren. Im beschriebenen Gerät wurde jedoch eine halbe Periode tabelliert, da dies die Adressengenerierung vereinfacht.

Für die Hanning-Wichtung kann bei entsprechender Korrektur der Cosinuswerte das selbe ROM wie zur Bildung der Fourierkoeffizienten verwendet werden.

Nach  $M$  Umläufen des DFT-Integrationsregisters steht das Ergebnis der DFT in den  $M$  Speicherworten des Registers und kann sequentiell ausgelesen werden.

#### 4. Detaillierte Funktionsbeschreibung

##### 4.1 Die Taktsteuerung (Abb.4,8)

In der Taktsteuerung (Abb.8) werden die Schiebetaktimpulse für den AKF-Hauptspeicher, das DFT-Integrationsregister sowie für die beiden Verzögerungsspeicher erzeugt. Zusätzlich werden die Adressen für den Eingangsmultiplexer des Multiplizierers sowie eine Reihe von Steuersignalen zur Wort- und Zyklussynchronisation erzeugt.

Alle Operationen des Frequenzanalysators - mit Ausnahme der Signalabtastung - werden synchron zur Umlaufperiode des AKF-Hauptspeichers ausgeführt. Der AKF-Hauptspeicher ist in 257 Worten zu je 24 bit seriell organisiert, seine Umlaufperiode beträgt 8,2 ms.

Abb. 4 zeigt den Taktplan für den Zyklusverlauf. Der bit-Schiebetakt  $t_2$  wird durch Untersetzung der zentralen 3-MHZ-Taktfrequenz abgeleitet. Durch eine weitere 24-fache Untersetzung erhält man die bit-Synchronisationssignale B0, B1, B18 und B23. Die Signale für die Zyklussynchronisation W 256 und ZST stehen am Ende der Teilerkette (pos.I-2 bis I-5) zur Verfügung. Zusätzlich werden noch die Signale W1, W2, A0 und A1 zum zyklischen Wechsel der Zeitkonstanten im EXAVG-Rechenwerk sowie zur Operandenauswahl des Multiplizierers erzeugt.

Bei den Hauptspeicherzyklen unterscheidet man zwischen Rechenzyklen und Leerzyklen. Rechenzyklen werden jeweils am Ende einer ADC-Abtastperiode durch Setzen des ST-FF von der ADC-Steuerung angefordert. Der Zustand des ST-FF wird jeweils zum Zyklusbeginn vom Z-FF übernommen, anschließend wird das ST-FF wieder gelöscht. Das Z-Signal (Ausgang des Z-FF) kennzeichnet dabei jeweils die Zyklusart:

Z = 0 bedeutet Leerzyklus.

Z = 1 bedeutet Rechenzyklus

Bei jedem Rechenzyklus werden die 4 Korrelationsfunktionen im AKF-Hauptspeicher durch eine neue Mittelwertbildung im EXAVG-Rechenwerk aktualisiert, gleichzeitig werden durch 4 Fouriertransformationen die neuen Werte der spektralen Leistungsdichte aus diesen Korrelationsfunktionen berechnet.

#### 4.2. Das schnelle 8x8-bit Multiplikationswerk (Abb. 7)

Die Eigenschaften des Frequenzanalysators, wie z.B. obere Grenzfrequenz und Punktzahl, werden im Wesentlichen durch die Rechengeschwindigkeit des Multiplizierers bestimmt. Für die 4 Autokorrelationsfunktionen und die 4 Fouriertransformationen mit Hanning-Wichtung werden pro Rechenzyklus insgesamt 16896 Multiplikationen benötigt.

Das Multiplizierwerk wurde daher aus statischen 4x2-bit-Multiplizierern vom Typ AM2505 der Firma Advanced Micro Devices aufgebaut. Die einzelnen Multipliziererbausteine berechnen die Funktion  $S=X \cdot Y+K$ .

Durch die Aufspaltung in Partialprodukte und stellenrichtiges Summieren können digitale Multiplizierer mit beliebiger Wortlänge aufgebaut werden. Für einen 8x8-bit-Multiplizierer werden insgesamt 8 IC's vom Typ AM2505 benötigt.

Der Multiplizierer arbeitet in allen 4 Quadranten, die Darstellung negativer Zahlen erfolgt im 2-er Komplement. Die Rechenzeit beträgt bei einem 8-bit-Multiplizierer 135 ns pro Multiplikation.

Die Verbindung der X- und Y Eingänge des Multiplizierers mit den übrigen Systemteilen erfolgt über jeweils 4 Eingangsmultiplexer vom Typ SN74153. Für die Eingangsmultiplexer wird eine 2-bit-Adresse erzeugt, sodaß insgesamt 4 verschiedene X-Y Operandenpaare zum Multiplizierer durchgeschaltet werden können.

Für die Multiplexereingangssignale gelten folgende Bezeichnungen:

$O_{Xa}$  ,  $1_{Xa}$  , ... ,  $7_{Xa}$  (X-Operanden)

$O_{Ya}$  ,  $1_{Ya}$  , ... ,  $7_{Ya}$  (Y-Operanden)

$a = 0, 1, 2, 3$  entsprechend der 2-bit-Multiplexeradresse.

Die 16 Ausgangssignale des Multiplizierers sind mit  $P_0$  bis  $P_{15}$  bezeichnet.

Mit dem Signal  $\overline{B_{23}}$  kann der Multiplexer zur Taktzeit gesperrt werden, sodaß an den Produktausgängen  $P_0$ - $P_{15}$  Null ansteht. Dies ist für den langsamen Umlauf des DFT-Integrationsregisters erforderlich. Mit dem Signal SIG wird die Eigenschaft des Multiplizierers ausgenutzt, die es gestattet, den Y-Operanden zu inkrementieren. Auf diese Weise kann zur Bildung des 2-er Komplements, das zur Vorzeichenumkehr der Cosinustabelle erforderlich ist, ein 8-bit-Addierwerk eingespart werden.

### 4.3 Systemteile des Korrelators

#### 4.3.1 Die ADC-Steuerung (Abb. 6)

Zur Digitalisierung der beiden Eingangssignale wird ein 8-bit-ADC vom Typ ADC 580-8 verwendet. Sein Eingangsspannungsbereich liegt zwischen  $\pm 5V$ . Die Konversionszeit ist abhängig von der Eingangsspannung und beträgt max.  $200 \mu s$ . Am Ausgang des ADC steht ein 8-bit-Dualcode zur Verfügung. Durch Invertierung des "Most Significant Bit's" (MSB) erfolgt die Darstellung negativer Zahlen im 2-er Komplement.

Die Kopplung der beiden Eingangssignale mit dem ADC erfolgt über einen elektronischen Umschalter (Analog Switch AH 0019 CD) und eine Sample+Hold-Stufe (SH 725). Die Eingänge des AH 0019 CD sind durch Schutzdioden gegen Überspannung geschützt. Die Kopplung zwischen dem AH 0019 CD und der Sample+Hold-Stufe erfolgt über einen als Impedanzwandler geschalteten Operationsverstärker SN 72741.

Das Abtastsignal wird von den beiden monostabilen Multivibratoren MM1 und MM2 erzeugt. Mit jeder Periode der Abtastfrequenz, die mit einem Trimpotentiometer im Bereich von 20 Hz bis 100 Hz einstellbar ist, wird ein Abtastzyklus eingeleitet.

Ein Abtastzyklus (Abb.4 unten) dauert  $450 \mu s$ ; während dieser Zeit werden die beiden Eingangssignale nacheinander von der Sample+Hold-Stufe abgetastet und im ADC digitalisiert. Zur Pufferung des zuerst digitalisierten Signals wird ein 8-bit-Register benötigt, das zweite Signal wird im ADC bis zum nächsten Abtastzyklus gepuffert. Die ADC- und Pufferregister-Ausgänge sind jeweils mit den entsprechenden Eingangsregistern des Verzögerungsspeichers verbunden.

#### 4.3.2 Der Verzögerungsspeicher (Abb. 6)

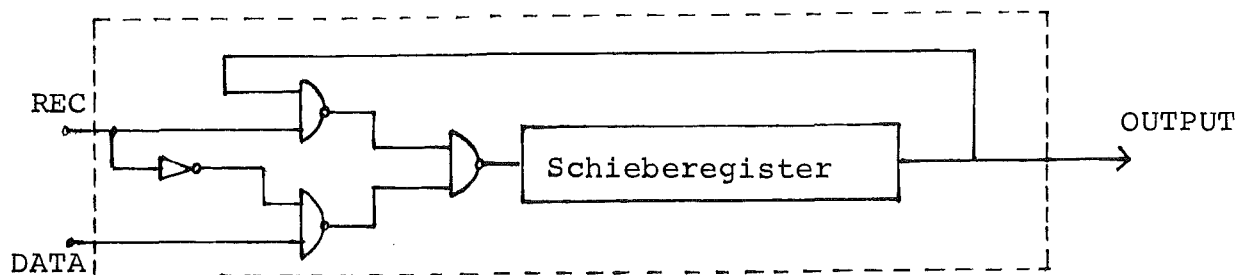
Für jeden Kanal wird ein Verzögerungsspeicher mit einer Kapazität von 64 Worten je 8 bit benötigt, um die Ampli-

tudenwerte  $X(i-k)$  und  $Y(i-k)$  zu speichern.

Für die beiden Verzögerungsspeicher wurden je zwei statische MOS-Schieberegister vom Typ MM5055 verwendet. Jedes MM5055 enthält 4 Schieberegister mit 128 bit, die von einem gemeinsamen Schiebetakt angesteuert werden.

Für die 64 Worte des Verzögerungsspeichers wird nur jedes 2. bit der 128 bit langen Schieberegister benötigt, für den Schiebetakt werden daher Doppelimpulse erzeugt. Durch eine interne Logik kann zwischen 2 Betriebsarten des Schieberegisters gewählt werden:

- 1.) Einlesen neuer Information (REC = 0)
- 2.) Zirkulieren der gespeicherten Information (REC = 1)



Das Steuersignal REC bestimmt dabei die Betriebsart. Bei  $REC = 0$  wird das neue Datenwort  $X(i); Y(i)$  eingelesen; dabei gehen die nicht mehr benötigten Worte  $X(i-64); Y(i-64)$  verloren.

Bei  $REC=1$  wird der Schieberegister-Ausgang mit dem Eingang verbunden. Die Information kann jetzt beliebig oft im Schieberegister zirkulieren, sodaß die Worte  $X(i-k); Y(i-k)$  sequentiell dem Multiplizierer zugeführt werden können (Signale  $OX0$  bis  $7X0$  sowie  $OX1$  bis  $7X1$ ). Jedem Verzögerungsspeicher ist noch ein 8-bit-Eingangspuffer zugeordnet, um während der Zirkulation einen Zugriff zu den Worten  $X(i)$  und  $Y(i)$  zu ermöglichen.

Die Eingangspuffer sind ebenfalls mit dem Multiplizierer verbunden (Signale OYO bis 7YO sowie OY1 bis 7Y1). Die Multiplikation  $X(i) \cdot X(i-k)$  erfolgt jeweils zur Taktzeit  $BO \cdot W2$ , die Multiplikation für den anderen Kanal erfolgt zur Taktzeit  $BO \cdot \overline{W2}$ .

#### 4.3.3 AKF-Hauptspeicher und EXAVG-Rechenwerk (Abb. 9)

Der AKF-Hauptspeicher wurde als wort- und bitserieller Umlaufspeicher aus 6 dynamischen MOS-Schieberegistern vom Typ MM 1404 aufgebaut. Jedes Bauelement MM1404 hat eine Länge von 1024 bit. Zusätzlich wird noch ein 24 bit-Verlängerungsregister benötigt.

Die gesamte Hauptspeicherkapazität beträgt damit 6166 bit. Durch entsprechende Synchronisationssignale von der Taktsteuerung wird dieser Speicher in 257 Worte zu je 24 bit organisiert, seine Umlaufperiode beträgt 8,2 ms. Der 2-Phasen-Schiebetakt CA1 und CA2 wird von der Taktsteuerung erzeugt.

Die Ausgangsinformation des AKF-Hauptspeichers wird über einen Serienaddierer wieder dem Eingang zugeführt. Der zweite Eingang des Serienaddierers ist mit dem EXAVG-Rechenwerk verbunden. Bei einem Leerzyklus liegt dieser Eingang auf Null, d.h. die Information im AKF-Hauptspeicher zirkuliert ohne verändert zu werden. Die Eingänge des Addierers können über interne AND-Gatter gesperrt werden; dies wird für das Löschen des AKF-Hauptspeichers durch den Reset-Taster ausgenutzt.

Der Serienaddierer ist aus einem 1-bit-Volladdierer SN 7480 und einen D-FF zur Übertragungsspeicherung aufgebaut.

Im EXAVG-Rechenwerk werden bei jedem Rechenzyklus die Produkte  $X(i-k) \cdot X(i)$  sowie  $Y(i-k) \cdot Y(i)$  mit dem AKF-Hauptspeicherinhalt entsprechend Gl.1 verknüpft. Die Übernahme der am Ausgang des Multiplizierers parallel vorliegenden 16-bit-Produkte erfolgt über 3 parallel setzbare 8-bit-Schieberegister SN74166. Die 8 "least significant bit's" (LSB) werden dabei Null gesetzt. Die 3 Schieberegister arbeiten als Parallel-Serien-Wandler, die Übernahme der Produkte erfolgt jeweils



zur Taktzeit  $B_0$ . Die Ausgänge des 24-bit-Parallel-Serien-Wandlers und des AKF-Hauptspeichers werden zur Bildung der Differenz  $r(i;k) - R[(i-1);k]$  einem Serienaddierer zugeleitet. Die Subtraktion kann in dem Serienaddierer einfach ausgeführt werden, wenn für den Term  $R[(i-1);k]$  das 2-er Komplement gebildet wird. Dies wird durch Invertierung aller bit's und einer Addition von 1 erreicht. Die Addition von 1 erfolgt durch Setzen des Übertrags-FF bei Beginn der Subtraktion. Die beiden Eingänge des Serienaddierers werden durch das X-Signal bei Leerzyklen gesperrt.

Die Differenz  $r(i;k) - R[(i-1);k]$  wird dann durch  $Z=2^D$  dividiert und anschließend zum AKF-Hauptspeicherinhalt hinzuaddiert. Für die Division durch  $Z=2^D$  muß der Term  $r(i;k) - R[(i-1);k]$  gegenüber dem Term  $R[(i-1);k]$  um  $D$  Taktzeiten verfrüht dem Serienaddierer A1 zugeführt werden. Hierzu wird der Term  $R[(i-1);k]$  am Ausgang des AKF-Hauptspeichers um 24 Taktzeiten verzögert und zusammen mit dem um  $(24-D)$  Taktzeiten verzögerten Term  $r(i;k) - R[(i-1);k]$  dem Serienaddierer A1 zugeführt.

Zur Verzögerung um  $(24-D)$  Taktzeiten wird der Ausgang des Serienaddierers A2 einem 24-bit-Schieberegister mit Parallelausgängen (3xSN74164) zugeführt. Über einen Datenselektor kann einer von 16 Ausgängen angewählt werden. Entsprechend der 4-bit-Datenselektoradresse kann der Divisor  $Z$  im Bereich von  $2^4$  bis  $2^{13}$  eingestellt werden. Da die AKF für jeden Kanal mit zwei voneinander unabhängigen Zeitkonstanten berechnet wird, ist ein zyklischer Wechsel der Datenselektoradresse notwendig. Dies wird durch den Multiplexer SN 74298 erreicht. Die 2x4-bit-Eingänge, die von den Schaltern für die Zeitkonstanten auf der Frontplatte einstellbar sind, werden durch das Signal W2 alternierend zum Datenselektor durchgeschaltet. Das Vorzeichen eines jeden 24-bit-Datenwortes (MSB) aus dem Serienaddierer A2 wird im V-FF gespeichert. Zur Taktzeit  $B(24-D)$  wird dabei jeweils vom Datenselektorausgang zum V-FF

umgeschaltet, da jetzt aus dem Datenselektor bereits die LSB's des nächsten Datenwortes erscheinen. Der Umschaltzeitpunkt wird durch den parallel setzbaren Zähler SN74191 entsprechend dem Wert D bestimmt.

Zur Rundung des Quotienten  $\{r(i;k) - R[(i-1);k]\} / Z$  wird das bit mit der Wertigkeit  $2^{-1}$  im R-FF gespeichert. Zum Beginn der Addition im Serienaddierer A1 wird das Übertrags-FF entsprechend der Stellung des R-FF gesetzt.

#### 4.4. Systemteile des Fourieranalysators

##### 4.4.1 Adressengenerator und Read-Only-Memory zur Generierung der Cosinus-Funktionswerte (Abb. 11)

Zur Tabellierung einer halben Periode der Cosinusfunktion wurde ein Read-Only-Memory (ROM) aus 2 SN74188 aufgebaut. Jedes SN74188 ROM ist in 32 Worten zu je 8 bit organisiert. Zur Programmierung der beiden SN 74188 wurde ein Programmiergerät entwickelt.

Der Zugriff zu einem bestimmten Funktionswert der Cosinusfunktion  $\cos(\pi \cdot k \cdot n / M)$  erfolgt durch Bildung der 6-bit-ROM-Adresse  $[k \cdot n]_{\text{modulo } M}$  in einem Adressenregister. Der Index k wird dabei jeweils zum Inhalt des Adressenregisters hinzugeaddiert. Zu Beginn der DFT wird das Adressenregister gelöscht.

Da nur eine halbe Periode der Cosinusfunktion tabelliert wurde, muß das Vorzeichen jeweils entsprechend der ROM-Adresse  $n \cdot k$  korrigiert werden. Der Vorzeichenwechsel erfolgt durch Bildung des 2-er Komplements der 8 ROM Ausgänge. Die Invertierung erfolgt durch 8 Exklusiv-Oder-Gatter, während die Inkrementierung erst im Multiplizierer erfolgt. Als Steuersignal für die Komplementbildung wird das MSB des um 1 bit verlängerten Adressenregister verwendet.

Die im ROM tabellierte halbe Cosinusperiode kann bei entsprechender Korrektur auch zur Hanning-Wichtung verwendet werden. Die ROM-Ausgänge werden dabei um eine Stelle nach rechts verschoben, wobei das MSB zusätzlich invertiert wird. Dies entspricht einer Division durch 2 mit anschließender Addition von 0,5. Die Modifikation der Cosinustabelle für Hanning wird durch die beiden Multiplexer SN 74157 sowie dem Inverter (Pos.A4) vorgenommen. Die Ausgänge dieser Multiplexer sind dabei mit dem Multiplizierer verbunden. Die Hanning-Multiplikation ist nur zur Taktzeit B0 wirksam. Während der übrigen Taktzeit werden die ROM-Ausgänge nicht modifiziert.

#### 4.4.2 16-bit-Addierwerk und DFT-Integrationsregister für die Fourierkoeffizienten (Abb. 11)

Im DFT-Integrationsregister werden die Produkte  $R [i,k] \cdot \cos(\pi \cdot n \cdot k/M)$  aufsummiert. Es wurde als wortparallel organisierter Schieberegisterspeicher von 265 Worten zu je 16 bit aus 4 dynamischen MOS-SR MM1402A aufgebaut. Jedes MM 1402A enthält 4 Schieberegister von je 256 bit.

Die 16 Ausgänge des DFT-Integrationsregisters werden über AND-Gatter und ein 16-bit-Parallel-Addierwerk wieder auf den Eingang zurückgeführt. Die anderen Eingänge des Addierers sind mit den Produktausgängen des Multiplizierers verbunden.

Zur DFT sind für jedes neue AKF-Datenwort  $R(k)$ , das sequentiell im AKF-Fenster erscheint, 64 Multiplikationen mit den entsprechenden Cosinusfunktionswerten notwendig, die Produkte werden dabei im DFT-Integrationsregister akkumuliert. Die Indizierung der das AKF-Fenster sequentiell durchlaufenden Korrelationsfunktionswerte erfolgt mit einem 8-bit-Zähler (2xSN7493). Die Ausgänge SW4 bis SW128 des Zählers wurden invertiert, um einen fallenden Index  $k=63,62,\dots,0$  entsprechend der Ordnung im AKF-Hauptspeicher zu erhalten.

Für je 4 Korrelationsfunktionswerte mit dem selben Index  $k$

$[R_x(k;Z1), R_x(k;Z2), R_y(k;Z1), R_y(k;Z2)]$  erfolgt ein vollständiger Umlauf des 256 Worte langen DFT-Integrationsregisters. Dabei sind pro AKF-Wort 65 Multiplikationen notwendig (64 für

die FT und 1 für die Hanning-Wichtung).

Die Hanning-Multiplikation erfolgt zur Taktzeit B1, die 64 DFT-Multiplikationen jeweils zur Taktzeit B2 bis B18 (siehe Abb.5).

Für das DFT-Integrationsregister werden je nach Zyklusart zwei verschiedene Schiebetaktsequenzen in der Taktsteuerung erzeugt. Die Auswahl der Taktsignale erfolgt durch einen Multiplexer. Bei einem Rechenzyklus sind 64 vollständige Zirkulationen des DFT-Integrationsregisters erforderlich. Das Auslesen der Fourierkoeffizienten ist nur bei einem Leerzyklus möglich (langsamer Umlauf). Der Schiebetakt bei Leerzyklen erscheint jeweils nur zur Taktzeit B23, während dieser Zeit liegen alle Ausgänge des Multiplizierers auf Null, d.h. die Information im DFT-Integrationsregister kann beliebig lange zirkulieren ohne verändert zu werden.

#### 4.4.3 Das AKF-Fenster

Zur Fouriertransformation können immer nur 8 bit der 24 bit langen AKF-Worte verwendet werden. Als AKF Fenster wird daher ein 8-bit-Schieberegister (SN74164) mit Parallel-Ausgängen benutzt, dessen serieller Dateneingang mit dem AKF-Hauptspeicherausgang verbunden ist. Der Schiebetakt dieses Schieberegisters kann durch einen parallel setzbaren 4-bit-Zähler (SN 74191) vorzeitig gestoppt werden, so daß ein beliebiger 8-bit-Ausschnitt der 24-bit-AKF-Worte zur weiteren Verarbeitung (DFT) ausgewählt werden kann. Die 4 Schalter (AKF-Skalierung) mit der Wertigkeit 1,2,4,8 zum Setzen des Zählers befinden sich auf der Gerätefrontplatte (Abb.12). Entsprechend der eingestellten Zahl  $W=0$  bis 15 können jeweils die bit's 23-W bis 15-W des AKF Datenwortes ausgewählt werden.

Das 8-bit-Datenwort aus dem AKF-Fenster wird anschließend mit dem Taktsignal  $\overline{\text{LFR}}$  in ein 8-bit-Speicherregister mit

Eingangsmultiplexer übernommen (2xSN 74298). Die anderen 8 Eingänge des Eingangsmultiplexer sind zur Übernahme der mit Hanning gewichteten AKF-Funktionswerte mit den Signalen P8 bis P15 aus dem Multiplizierer verbunden. Die Auswahl der jeweiligen Multiplexereingänge erfolgt durch  $\overline{\text{SFR}}$  (Abb.5).

Zur DFT ist es notwendig, die Funktionswerte  $R(0)$  zu halbieren. Dies erfolgt mit einem 8-bit-Datenselektor (2xSN74157) durch eine Verschiebung um eine Stelle nach rechts. Der Index  $k=0$  wird durch Dekodierung der Signale SW4 bis SW128 erkannt.

#### 4.4.4 Die Sichtgeräteausgabe (Abb. 10)

Zur Anzeige der Korrelationsfunktionen und der spektralen Autoleistungsdichten kann ein Daten-Sichtgerät an den Frequenzanalysator angeschlossen werden. Die 4 Autokorrelationsfunktionen können über einen Drehschalter (S2) einzeln ausgewählt und über die volle Schirmbreite dargestellt werden (S1 in Stellung AKF). Die 4 APSD werden gleichzeitig nebeneinander auf dem Bildschirm dargestellt (S1 in Stellung FT). Die Helltastung des Sichtgerätes erfolgt nur bei Leerzyklen.

#### 4.4.5 Der Rechneranschluß

Zur weiteren Verarbeitung der Frequenzspektren des Frequenzanalysators können die 4 spektralen Leistungsdichten in einem Digitalrechner der Serie HP2100 übertragen werden. Hierzu werden die 16 bit des über AND-Gatter entkoppelten DFT-Integrationsregisters zu einem 36-poligen Amphenolstecker auf der Geräterückseite geführt. Auf der Rechnerseite werden die Daten von einem 12554A 16-bit-Duplex-Register übernommen.

Die Datenübertragung wird vom Rechner durch das Control-Signal ( $\overline{\text{CNTR}}$ ) angefordert. Das  $\overline{\text{CNTR}}$ -Signal zwingt das DFT-Integrationsregister beim nächsten Zyklusbeginn zu einem langsamen Umlauf, unabhängig von der Zyklusart. Durch FLAG-Signale wird dem Rechner dann mitgeteilt, daß ein neues

Datenwort zur Abholung am Ausgang des DFT-Integrationsregisters bereitsteht. Die ersten 2 FLAG-Signale gehören noch zum vorangegangenen Zyklus und können überlesen werden, danach kommen im Abstand von  $31,6 \mu\text{s}$  die 256 FLAG-Signale, die jeweils die Übernahme eines Datenwortes erlauben. Der Rechner darf bei diesem Übernahmezyklus nicht von anderen Ein-Ausgabe Operationen unterbrochen werden, da sonst eine schritthaltende Datenübernahme nicht mehr gewährleistet ist (Interrupt-System abschalten). Die Daten erscheinen in folgender Reihenfolge:

$$S_x(k;Z1), S_x(k;Z2), S_y(k;Z1), S_y(k;Z2)$$

$$k=0,1,\dots,63$$

#### 5. Modifikationsmöglichkeiten für veränderte Anwendungsbereiche

Der vorliegende Aufbau der Überwachungseinheit hat prototypischen Charakter. Ein Gerät zur Überwachung von Systemkomponenten im Dauerbetrieb wird - wie schon erwähnt - rechnerunabhängig als kompakte festverdrahtete Einheit für den jeweils speziellen Zweck zu fertigen sein. Das Konzept der zweikanaligen Ausführung zur Unterdrückung von Fehlalarmen infolge Störsignalen in einem Meßkanal wird dabei sinnvollerweise auch angewandt auf die Überwachungseinheit. Das bedeutet, daß nicht - wie bei der vorliegenden Ausführung - verschiedene elektronische Bauteile zur Berechnung der APSD aus beiden Kanälen gemeinsam benutzt werden, sondern es werden zwei einkanalige Frequenzanalysatoren einschließlich Spektrumsüberwachung getrennt und voneinander unabhängig aufgebaut. Jede der beiden Untereinheiten liefert entsprechend Abb.1 Warnsignale, die einer Koinzidenzeinheit zugeführt werden. Nur wenn die Warnsignale

aus beiden voneinander unabhängigen Untereinheiten in Zeit und Frequenz übereinstimmen wird ein Alarmsignal von der Überwachungsanordnung abgegeben. Dadurch werden nicht nur Fehlalarme durch Störungen in den Meßkanälen sondern auch in der Auswerteelektronik weitgehend vermieden. Bei erhöhten Anforderungen an die Störanfälligkeit ist natürlich ein entsprechender Mehrfach-Koinzidenz-Aufbau möglich (z.B. 2 von 3 Schaltung). Der Einsatz der entwickelten Überwachungseinheit ist in beliebigen Frequenzbereichen unterhalb 50 Hz möglich. Eine Erweiterung zu höheren Frequenzen läßt sich ohne Schwierigkeiten durchführen: Beim vorliegenden Konzept werden während jeder Abtastperiode  $\Delta t$  vier AKF und vier APSD neu berechnet. Rechenzeit läßt sich einsparen durch Berechnung von nur einer AKF pro Kanal mit der niedrigen Mittelungskonstanten  $T_{RC}$ . Die langzeitgemittelte APSD  $S_G(f)$  wird dann aus der APSD  $S(f)$  durch nochmaliges "exponential averaging" ermittelt. Dies erfordert allerdings einen erhöhten Hardware-Aufwand. Falls eine Überwachung der Spektren in Zeiten  $\Delta T > \Delta t$  erfolgen kann, empfiehlt sich eine Auftrennung der Rechenoperationen: während die Neuberechnung der AKF weiterhin innerhalb der Zeit  $\Delta t$  erfolgen muß, können die Fouriertransformationen zeitparallel innerhalb einer von  $\Delta t$  unabhängigen Taktperiode  $\Delta T > \Delta t$  durchgeführt werden. Dadurch kann ohne wesentlichen zusätzlichen Hardware-Aufwand die obere noch analysierbare Grenzfrequenz bis zu einigen kHz erhöht werden. Zur Überwachung der APSD in diesen hohen Frequenzbereichen ist jedoch zu überlegen, ob nicht andere Methoden zur kontinuierlichen Berechnung der Spektren günstiger sind (z.B. gekoppelter "summation-exponential averaging mode"; direkte Berechnung der APSD aus dem Meßsignal  $x(t)$  ohne den Umweg über die AKF).

Die Nachweismethode läßt sich auch zur Überwachung von spektralen Kreuzleistungsdichten anwenden; durch einfache Modifikation kann die Überwachungseinheit derart erweitert werden, daß in jeder Untereinheit zwei Kreuzkorrelationsfunktionen mit unterschiedlichen Zeitkonstanten aus zwei Signalen berechnet werden. Natürlich ist auch die kombinierte Überwachung von spektralen Kreuz- und Autoleistungsdichten realisierbar.

Schießlich ist der Einsatz der Überwachungsanordnung nicht beschränkt auf den Nachweis einzelner Resonanzen in der APSD. Durch entsprechende Modifizierung des Überwachungsprogramms für die normierten Leistungsdichten  $S_d(f)$  ist auch der gleichzeitige Nachweis von mehreren Resonanzen oder die Detektion andersartiger Veränderungen in den Spektren möglich.

## 6. Zusammenfassung der Daten der Überwachungseinheit

### Berechnete Funktionen:

2x2 Autokorrelationsfunktionen und spektrale Autoleistungsdichten

### Signaleingänge:

Anzahl: 2

(Eingangsspannungsbereich):  $\pm 5V$

Eingangswiderstand: 100 k $\Omega$

Kopplung: DC

Digitale Auflösung: 8 bit einschließlich Vorzeichen

sample-Frequenz:  $\Delta t \leq 100$  Hz, kontinuierlich

Abtastverzögerung zwischen den Kanälen: 250  $\mu$ sec

### Korrelator:

Berechnet 2x2 Autokorrelationsfunktionen mit 2 unterschied-



lichen Zeitkonstanten

Punktzahl einer AKF :  $M = 64$

Maximale Zeitverzögerung:  $63 \cdot \Delta t$

Mittelwertbildung : exponential (RC)-averaging mode

Mittelungskonstanten: wählbar mit Potenzen von 2

$$Z=2^n; Z_G=2^n, n=4,5,\dots,19$$

Wortlänge der Zwischenprodukte: 16 bit

Wortlänge jeder AKF : 24 bit

#### Fouriertransformation:

Diskrete Fouriertransformation (DFT) mit Hanning-Wichtung der AKF. Wortlänge der AKF vor DFT: 8 bit (durch Schalter-einstellung auf der Gerätefrontplatte werden die 8 höchstwertigen bits- bezogen auf den zu erwartenden Maximalwert der AKF - ausgewählt).

Auflösung der DFT: 16 bit

Rechenzeit: 4 AKF + 4 DFT : 8,2 msec.

#### Display:

Wählbar: eine AKF oder 4 APSD

Darstellung: beide Achsen linear

Skalierung: Wählbar  $2^n$ ,  $n=0,1,2,3$

Offset: wählbar  $2^n$ ,  $n=0,1,\dots,15$

#### Ausgang:

4 APSD parallel sowie Steuersignale für Übernahme in den Kleinrechner HP 2100

Wortlänge : 16 bit

TTL - Pegel

#### Spannungsversorgung (siehe auch Abb.13):

aus CAMAC - Überrahmen

± 5 V

± 12V

± 24V

Abmessungen: 5-fache CAMAC-Modul-Breite

Abkürzungen:

AKF	Autokorrelationsfunktion
APSD	Spektrale Autoleistungsdichte
ADC	Analog-zu-Digital-Konverter
DFT	Diskrete Fouriertransformation
FFT	Schnelle Fouriertransformation
FT	Fouriertransformation
ROM	Read-Only-Memory
EXAVG	Exponential-averaging
V-FF	Vorzeichen-Flip-Flop
R-FF	Rundungs-Flip-Flop

Kurze Erläuterung der Signalbezeichnungen

A $\emptyset$ ,A1	Datenselektoradresse des Multiplizierers
Bn	Taktsignale zur Erkennung des Zeitpunktes, zu dem das Bit n eines seriellen AKF-Datenwortes am Ausgang des AKF-Hauptspeichers erscheint.
BEG	Gate-Signal zur Löschung des DFT-Integrationsregisters vor Beginn einer neuen DFT.
CA1,CA2	2-Phasen Schiebetakt für den AKF-Hauptspeicher
CFT1,CFT2	2-Phasen Schiebetakt für das DFT-Integrationsregister
CDS	Schiebetakt für den Verzögerungsspeicher
CCA	Clear Cosinus Adressregister
CSP	Gate-Signal für die 16 Multiplikationstakte der DFT pro AKF Datenwort
LFR	Load AKF-Fensterregister
W n	Taktsignale zur Erkennung des Zeitpunktes, zu dem ein bestimmtes AKF-Datenwort # n am Ausgang des AKF-Hauptspeichers erscheint.
READ	Anforderung an das DFT-Integrationsregister zum langsamen Umlauf (z.B. Computereingabe).
REC	Steuersignal für den Verzögerungsspeicher (Einlesen/Umlauf)
SWn	Index der Fourierkoeffizienten
SCA	Set Cosinus Adressregister
SFR	Select AKF-Fensterregister
SIG	Steuersignal zur Vorzeichenkorrektur der Cosinustabelle
ST	Anforderung eines Rechenzyklus von der ADC-Steuerung
SZ	Starte DFT-Zyklus
Z	Mode: Rechenzyklus/Leerzyklus

Referenzen

- 1 Ehrhardt, J.  
Detektion oszillatorischer Komponenten in verrauschten Signalen und Anwendung zum schnellen Nachweis von Kühlmittelsieden in natriumgekühlten Reaktoren. KFK-KFK-Bericht Nr. 2158, September 1975
- 2 Masatoshi, S; Federico Faggin  
In Switch to n-MOS Microprocessors Gets a 2 $\mu$ s Cycle Time. Electronics, Vol.47,Nr.8, April 1974, S. 95-100
- 3 Cooley, J.W., Tukey, J.W.  
An Algorithm for the Machine Calculation of Complex Fourier-Series  
Math.Comput., Vol.19, April 1965, S. 297-301
- 4 Krug, J.L., Mache, R., Rietschel, K.  
Eine schnelle Fouriertransformation für den Realzeit-Betrieb  
KFK-Bericht Nr. 1527, Oktober 1972
- 5 Blackman, R.B., Tukey J.W.  
The Measurement of Power Spectra  
Dover Publications, Inc., New York, 1959
- 6 Bially, T.  
Audio Frequency Spectrum Analysis Using MOS Memory Elements  
IEEE Transactions on Audio and Electroacoustics  
Vol. AU-18, Nr. 1, März 1970, S. 201

BLATT 1

VERDRAHTUNGSPLAN KORRELATOR + FOURIERANALYSATOR

SIGNAL	KARTE 1	KARTE 2	STECKER LEISTE K2	KARTE 3	36 pol. AMPHENOL	FRONTPLATTE
CCA		III-3/4	1	c 22		
READ		I-6/11	2	a 22		
CFT 2		II-1/5	3			
SR	III-5/1-2	V-4/5	4			
t1	II-5/9	III-3/8	5	c 23		
A1	V 5/2	I-2/1-12	6			
CNTR		III-3/3	7			
t2	II-5/10	V-5/11	8		18	
CFT 1	II-1/4	I-2/9	10			
A 0	V-5/14	II-1/7	11			
B 0-FF		III-3/1	12			
SIG	IV-3/23	IV-2/11	13			
READ	I-5/6	III-3/10	14			
TCL	I-5/12 13	III-2/8	15			
TCL	I-5/14	II-3/11	16	a 24		
		IV-5/8	17	a 18		
		V-1/3	21			Schalter T2-1
		V-1/2	23			" T1-1
		V-1/5	24			" T1-4
		V-1/7	28			" T2-8
		V-1/9	29			" T2-4
		V-4/9-11-12	30			RESET-Taster
		V-1/1	31			Schalter T1-2
		V-1/4	32			" T2-2
		V-1/6	33			" T1-8
SFR	III-7/10	VI-8/4	44			
LFR	III-7/11	V-5/12	46			
7 Y0	VI-9/11	VI-8/8	45			
6 Y0	VI-9/5	ADC -2	43			
5 Y0	VI-9/13	" -3	54			
4 Y0	VI-9/2	" -4	55			
3 Y0	VI-8/11	" -5	47			
2 Y0	VI-8/5	" -6	56			
1 Y0	VI-8/13	" -7	48			
0 Y0	VI-8/2	" -8	50			
	I-10/9	III-5/9	52			
	I-10/13	III-4/8-9	53			
		VI-7/8	58			EING. A
		VI-7/9	59			" B
ZST		I-6/6	84	a 10		
	VI-6/4-13	VI-10/6	85			
REC	VI-5/1	II-7/8	86			
CDS	VI-5/9	II-9/10	87			
FLAG		II-11/8	89		17	
B 23	II-5/12-13	II-8/2	90	c 12		
B1		I-7/3	92	c 7		
SZ		I-9/15	93	a 13		
SZ		I-7/2	94	a 12		
SW1		I-8/9	96	c 13		
CSP		I-7/5	97	a 23		
SCA		I-10/11	98	c 21		

BLATT 2 VERDRAHTUNGSPLAN KORRELATOR + FOURIERANALYSATOR

SIGNAL	KARTE 1	KARTE 2	STECKER LEISTE K2	KARTE 3	36pol. AMPH,	FRONTPLATTE
	VI-3/1					Umschalter AKF/FT
	II-6/2					" FT-Sk. 2
	II-6/14					" " 1
				c 27		OFFSET-S 8
				c 24		S 4
				c 25		S 2
				c 26		S 1
				a 31		
				a 21		
				c 31		
				a 16		AKF→FT-SKAL. 1
				a 17		2
				a 15		4
				a 14		8
				a 28		DREH S. A2
				a 29		B1
						B2
						A1 FREI
	III-5/8			c 14		
	VI-3/4			c 19		
	VI-3/7			c 20		
	VI-3/9			a 20		
	VI-3/12			a 25		
	VI-2/4			a 26		
	VI-2/7			a 27		
	VI-2/9			c 28		
	VI-2/12			c 29		
	I 5/5			a 11		
	V-5/4			c 5		
	V-5/12			c 2		
	V-4/4			c 3		
	V-4/12			c 4		
	V-3/4			c 15		
	V-3/12			c 17		
	V-2/4			c 18		
	V-2/12			c 16		
B 0	I 6/11				1	
B 1	I 6/8				2	
B 2	I 6/6				3	
B 3	I 6/3				4	
B 4	I 7/11				5	
B 5	I 7/8				6	
B 6	I 7/6				7	
B 7	I 7/3				8	
B 8	I 8/11				9	
B 9	I 8/8				10	
B 10	I 8/6				11	
B 11	I 8/3				12	
B 12	I 9/11				13	
B 13	I 9/8				14	
B 14	I 9/6				15	
B 15	I 9/3				16	

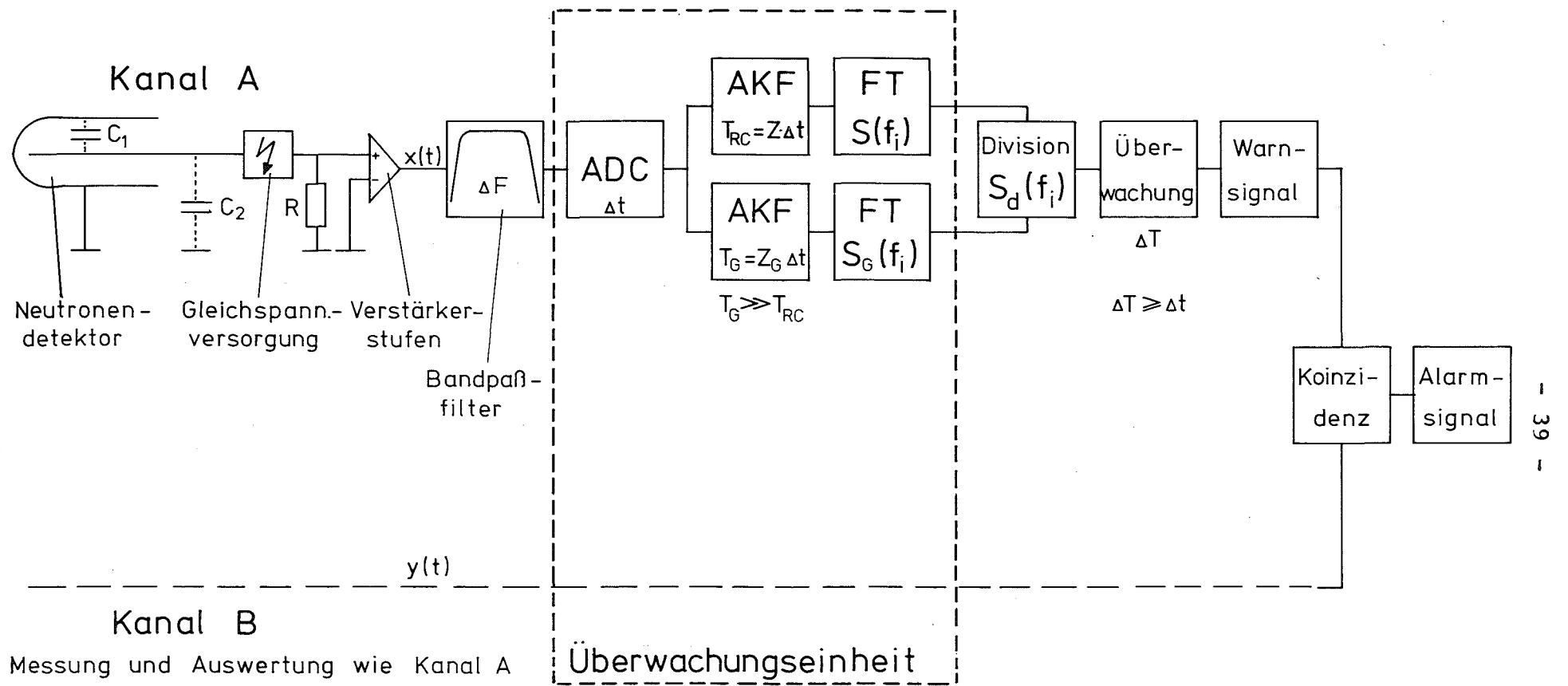


Abb. 1 Meß - und Überwachungsanordnung zum Nachweis von Na-Sieden

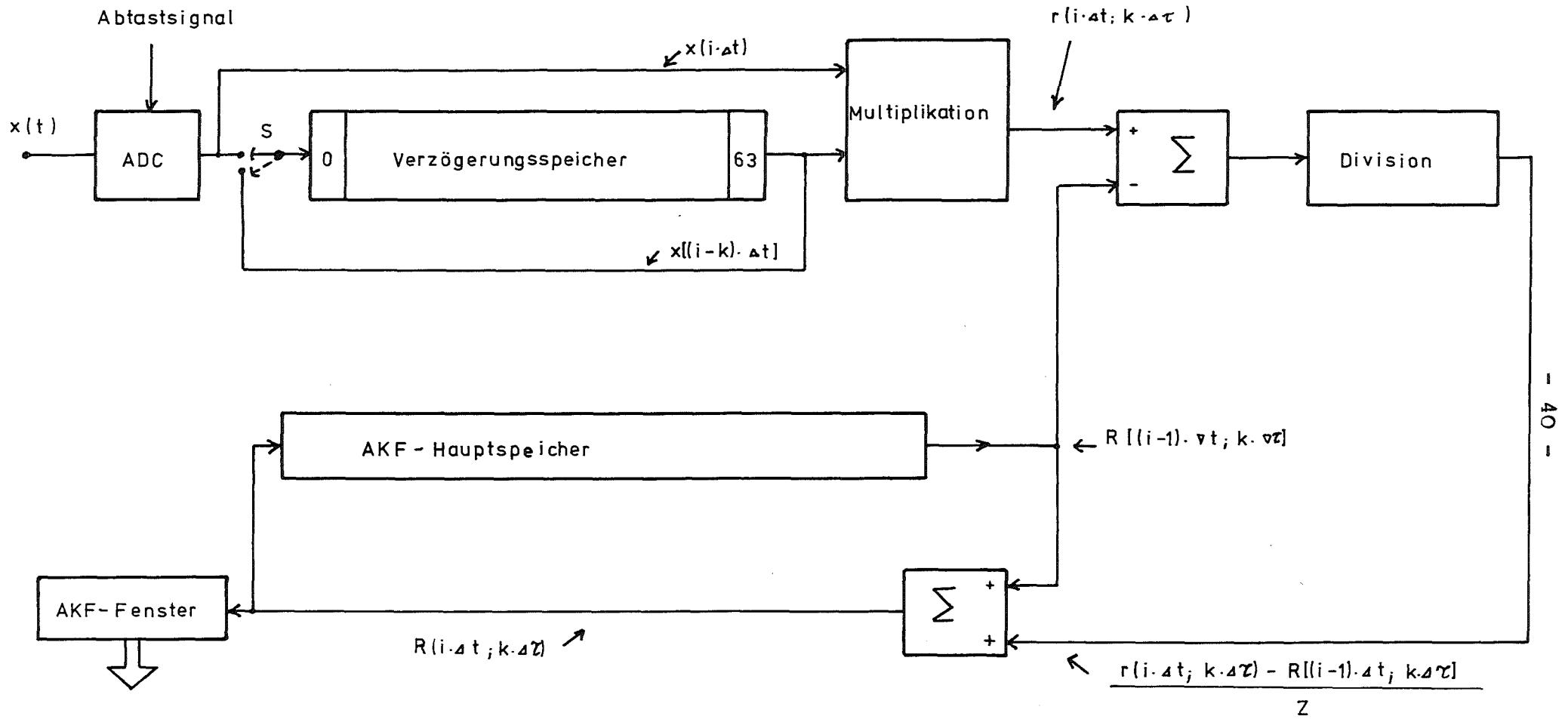


Abb. 2

Korrelator mit exponentieller Mittelwertbildung



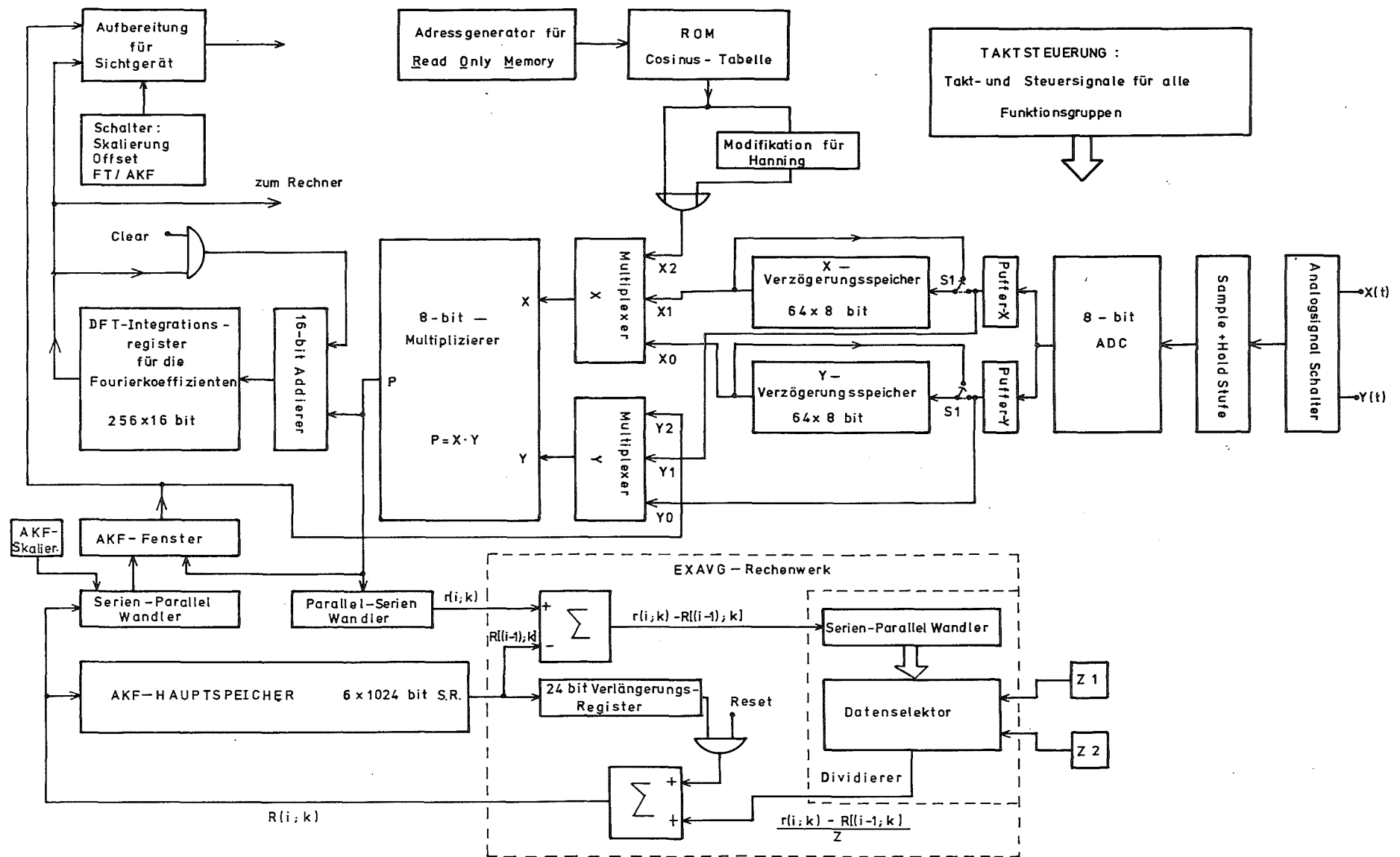
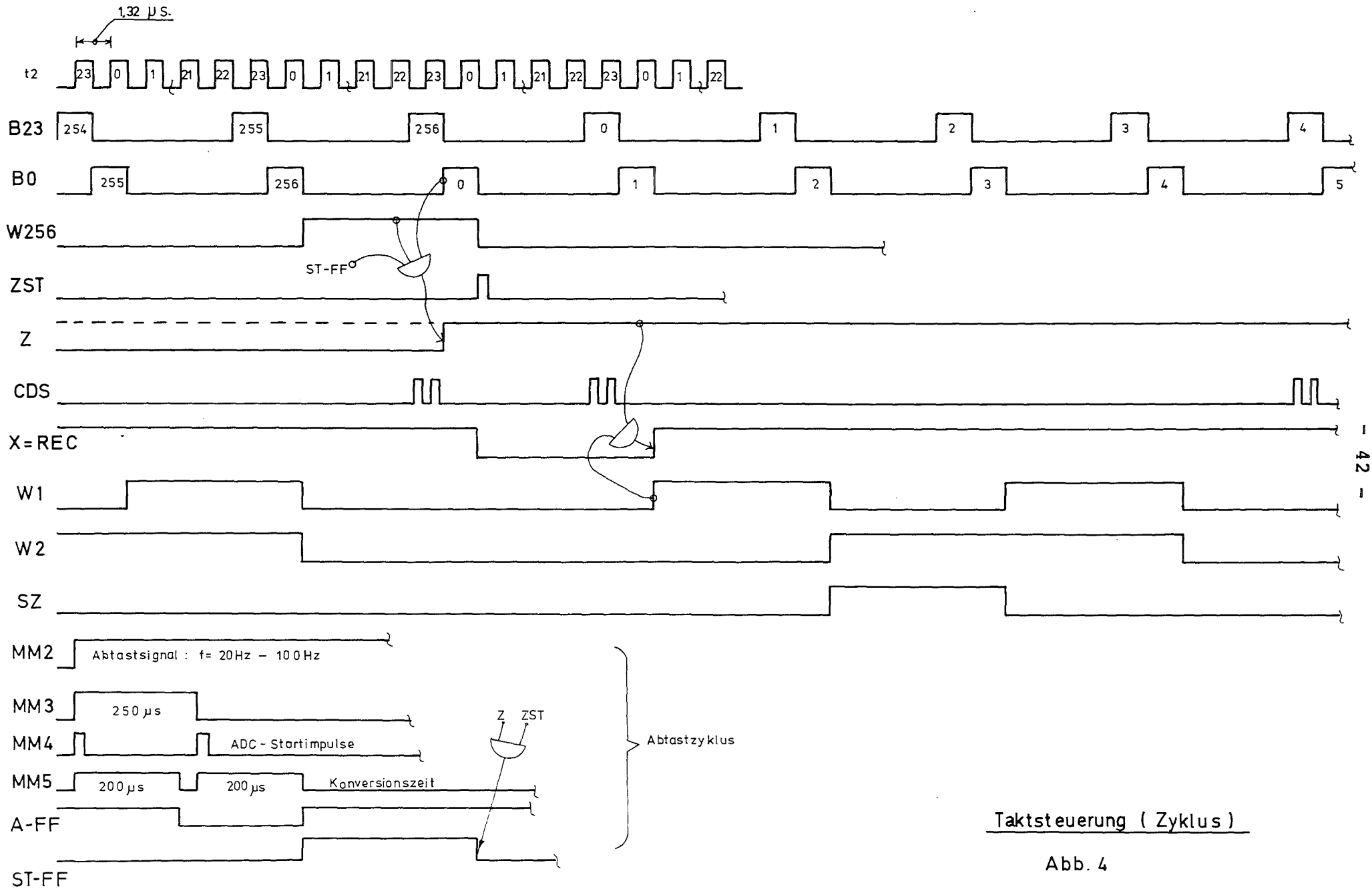


Abb. 3 Blockschaltbild Überwachungseinheit: Korrelator + Fourieranalysator



Taktsteuerung ( Zyklus )

Abb. 4

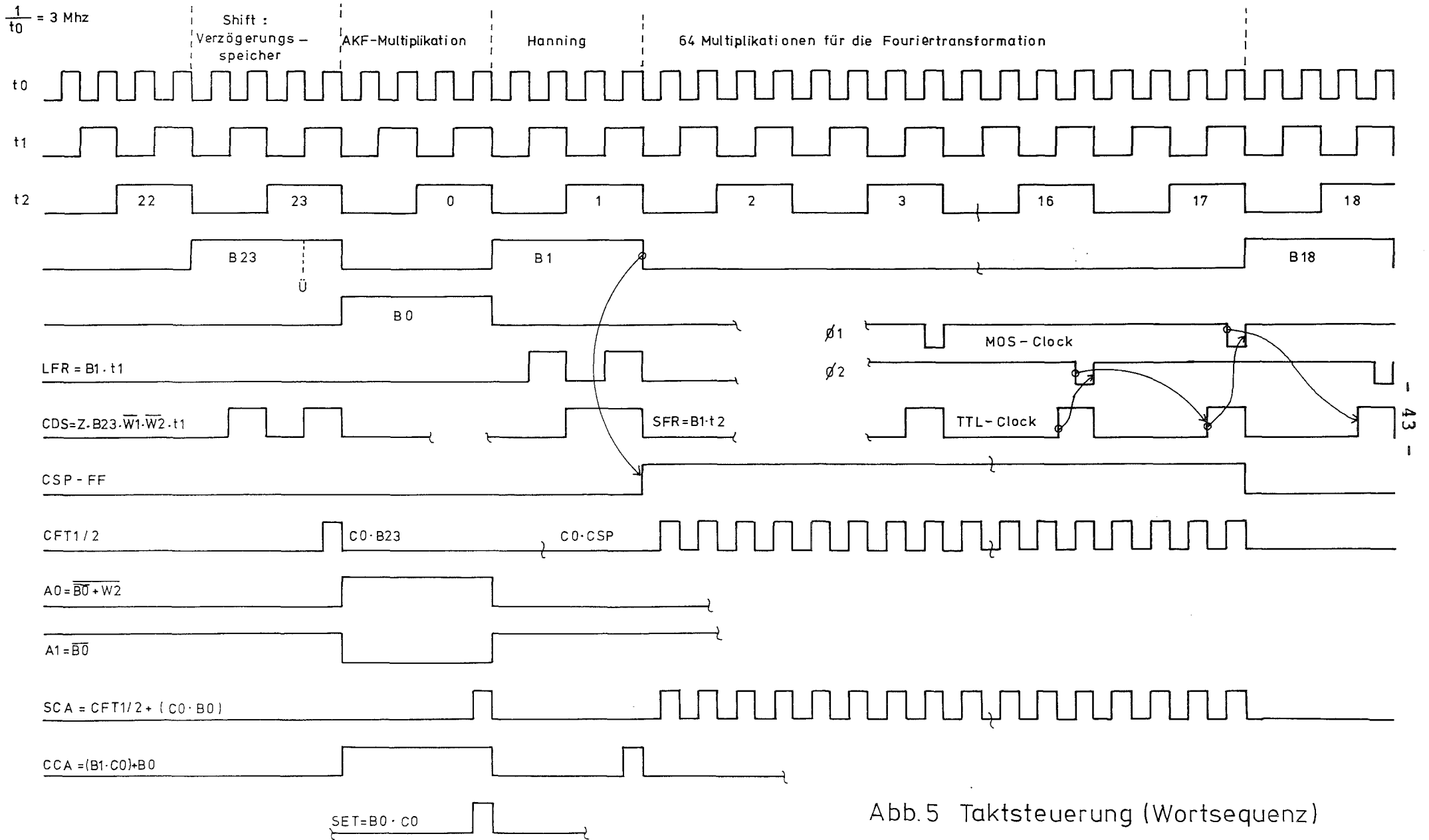
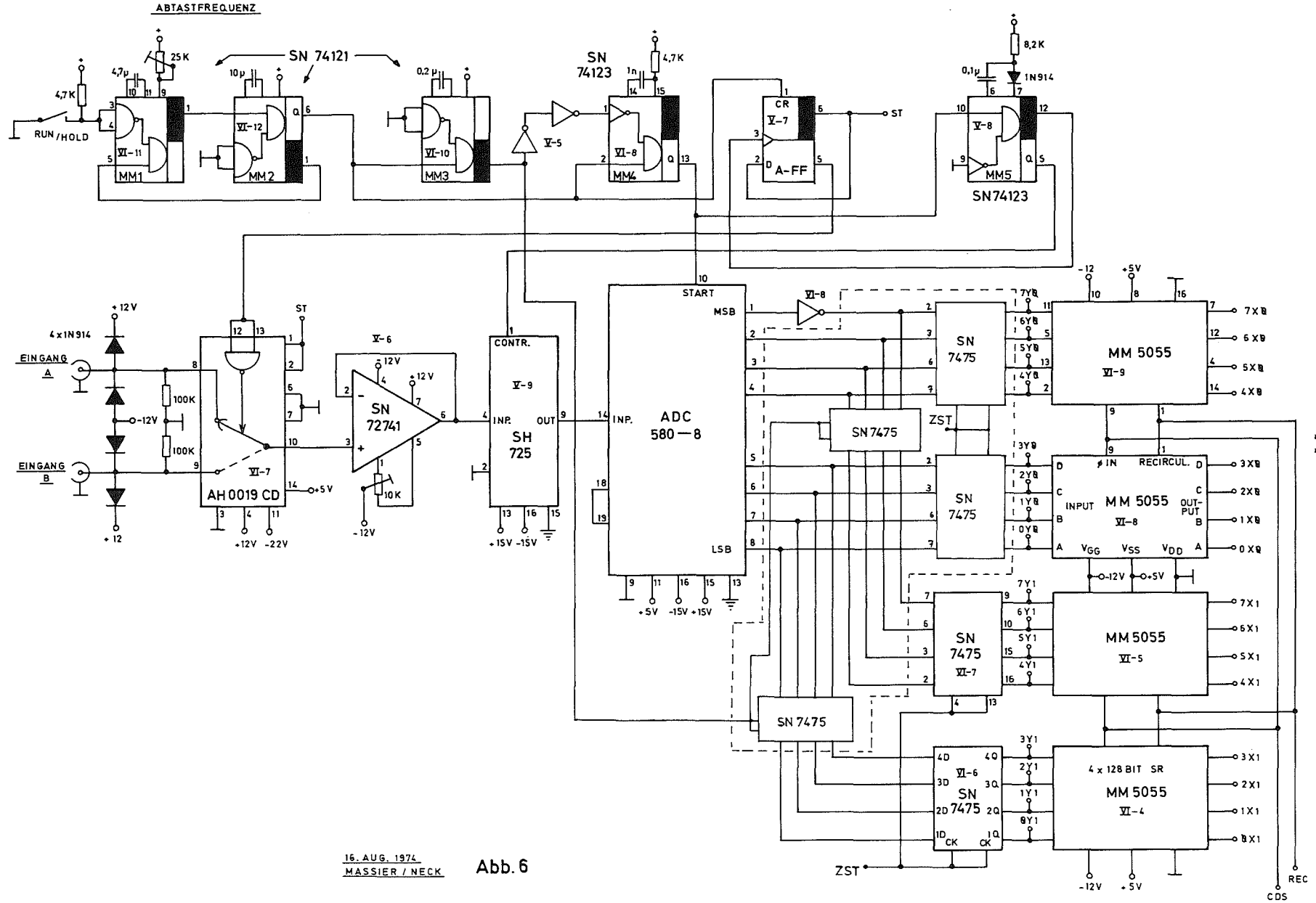


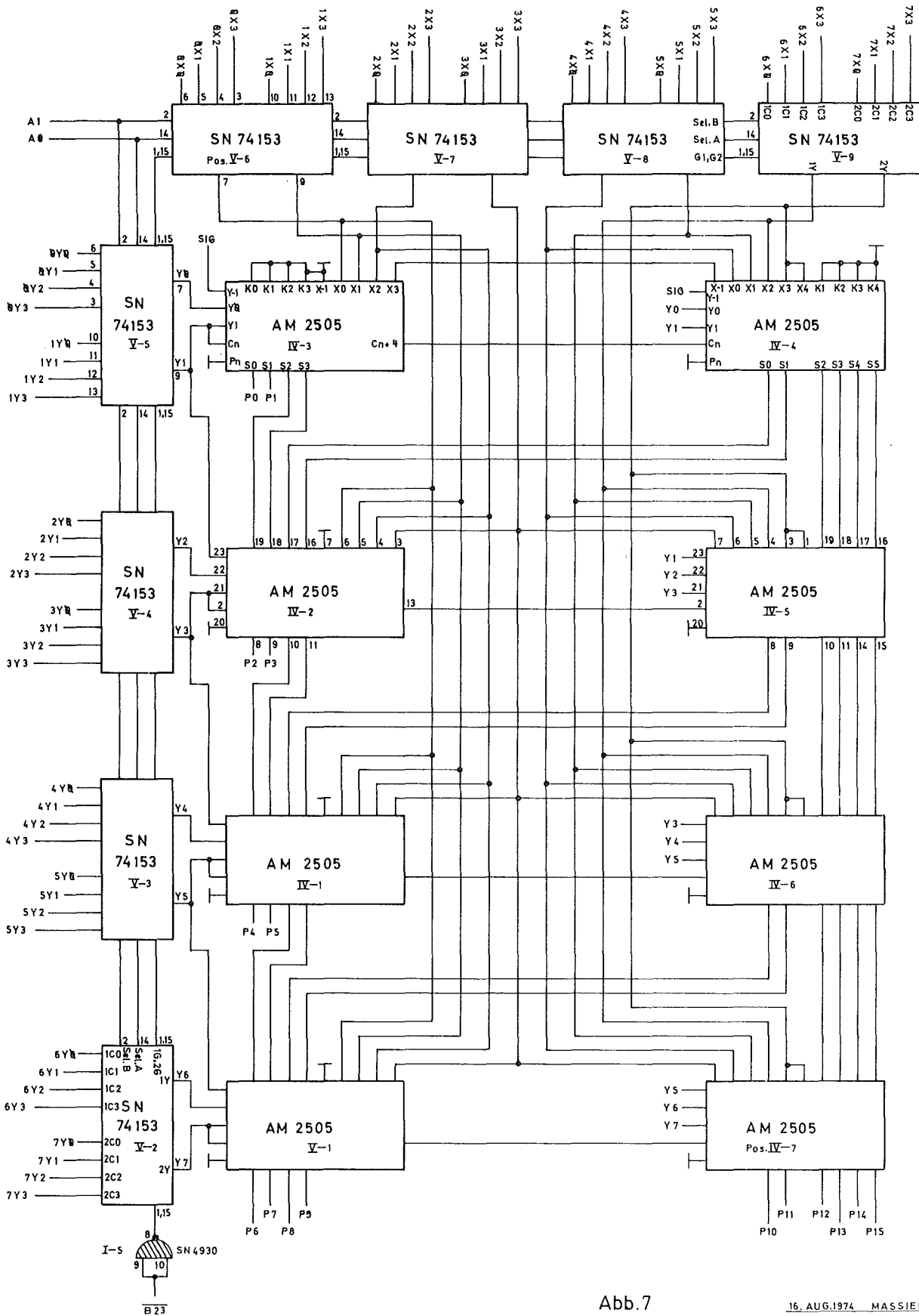
Abb.5 Taktsteuerung (Wortsequenz)



16. AUG. 1974  
MASSIER / NECK

Abb. 6

1  
4  
4  
1



Multiplizierer 8x8 Bit  
(Karte 1)

Abb.7

Taktsteuerung (KARTE 2)

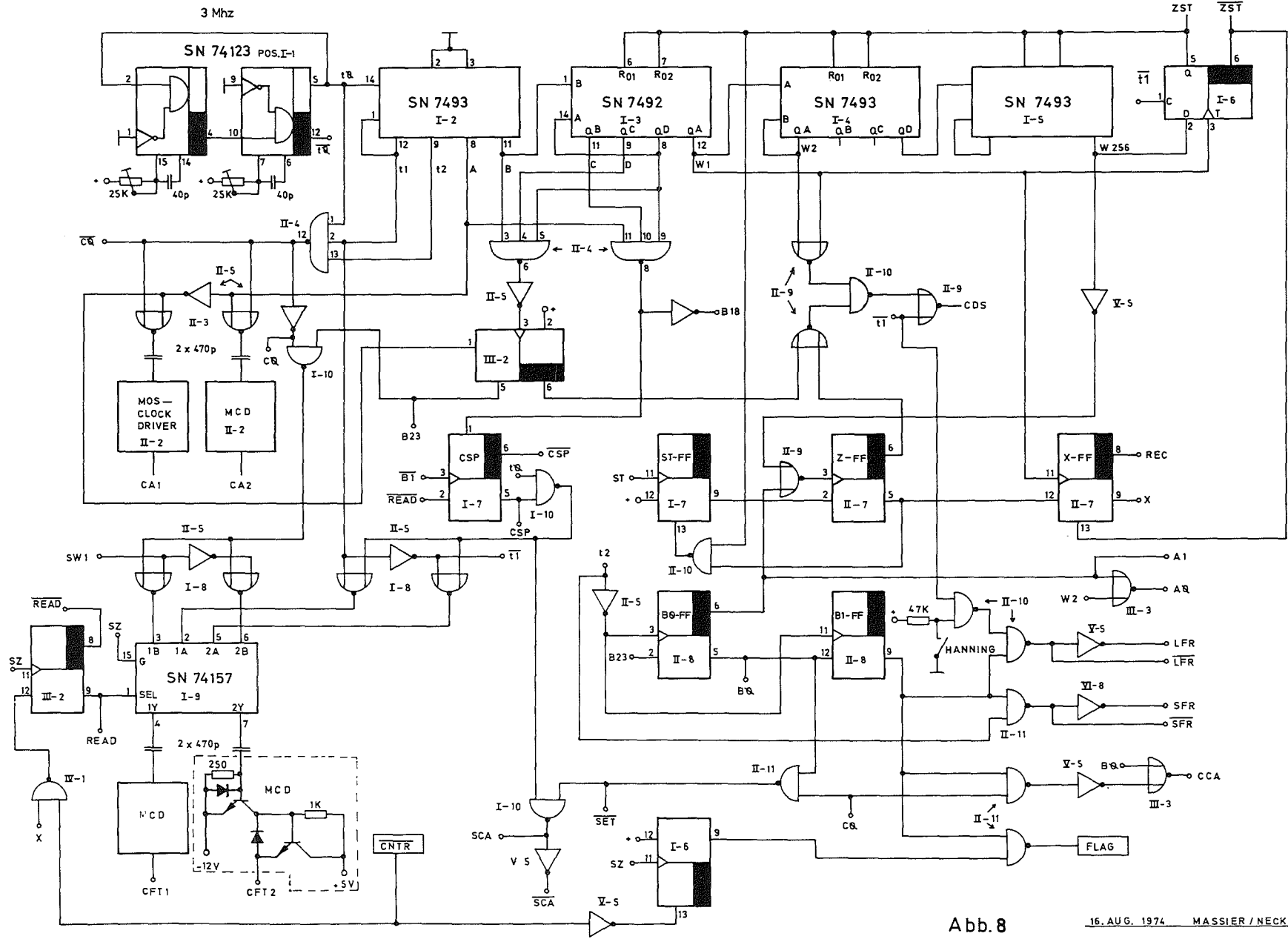
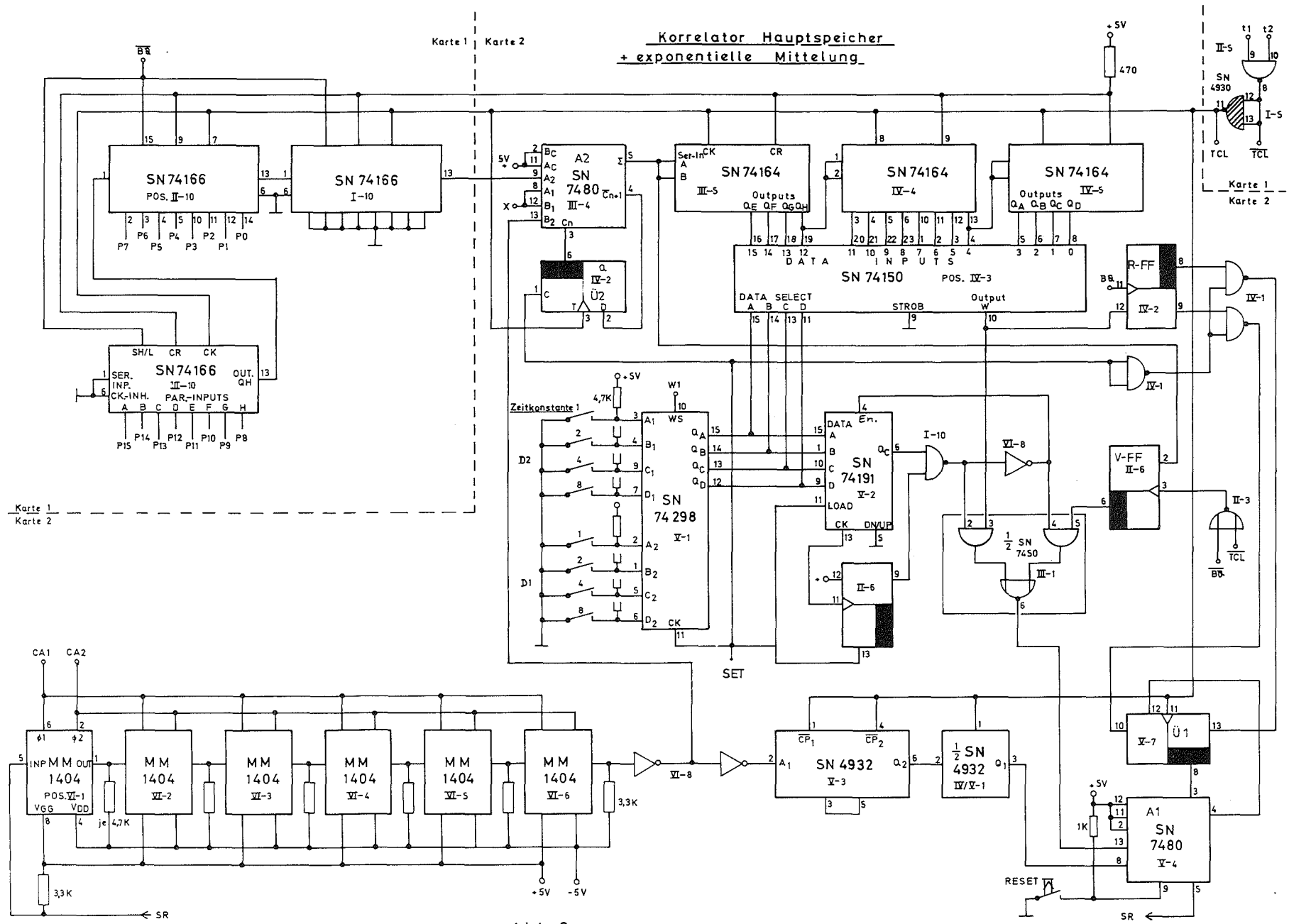


Abb. 8

16. AUG. 1974 MASSIER / NECK

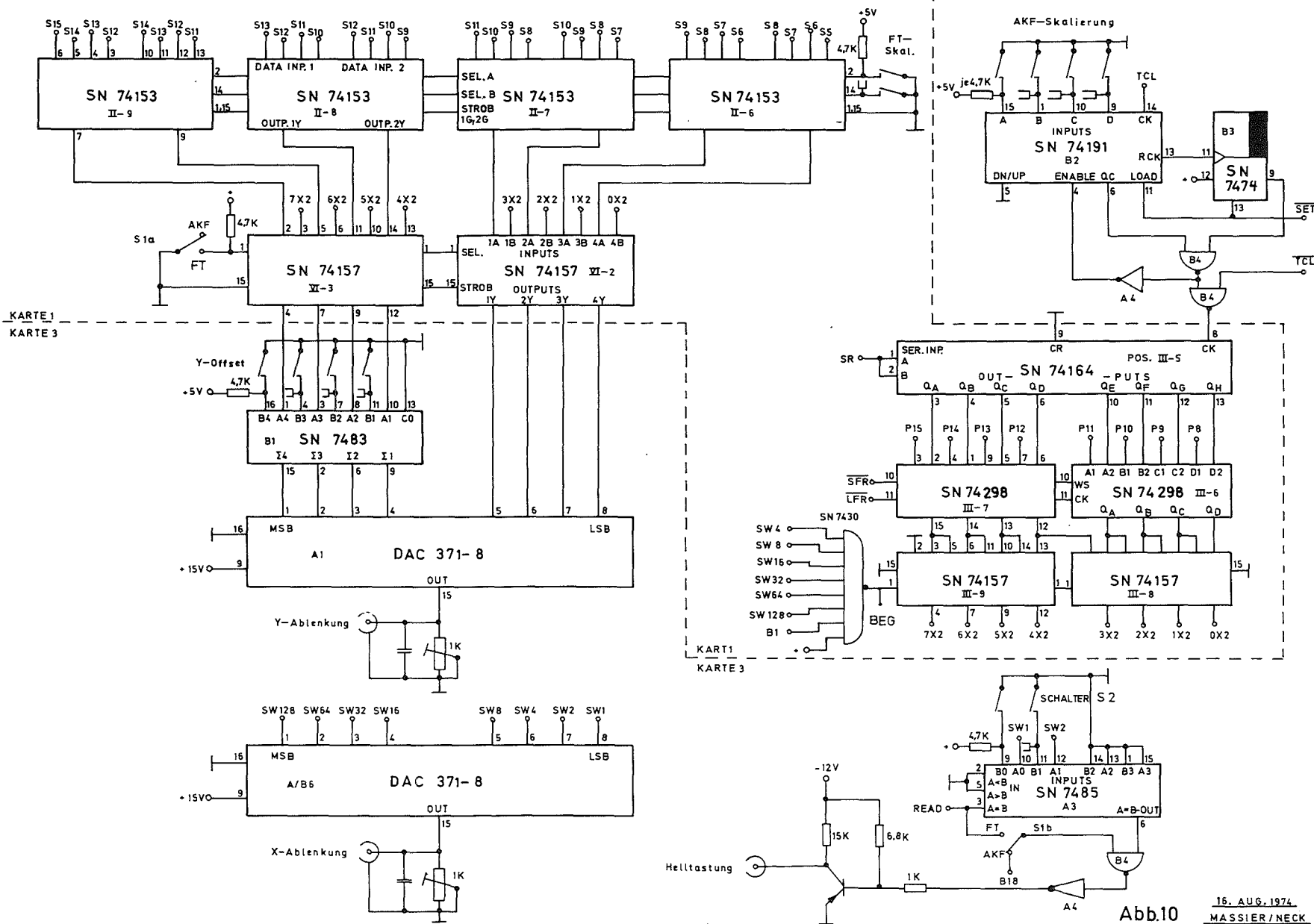


Korrelator Hauptspeicher  
+ exponentielle Mittelung

Abb. 9

16. AUG. 1974 MASSIER/NECK

AKF-Fenster + Display-Ausgabe



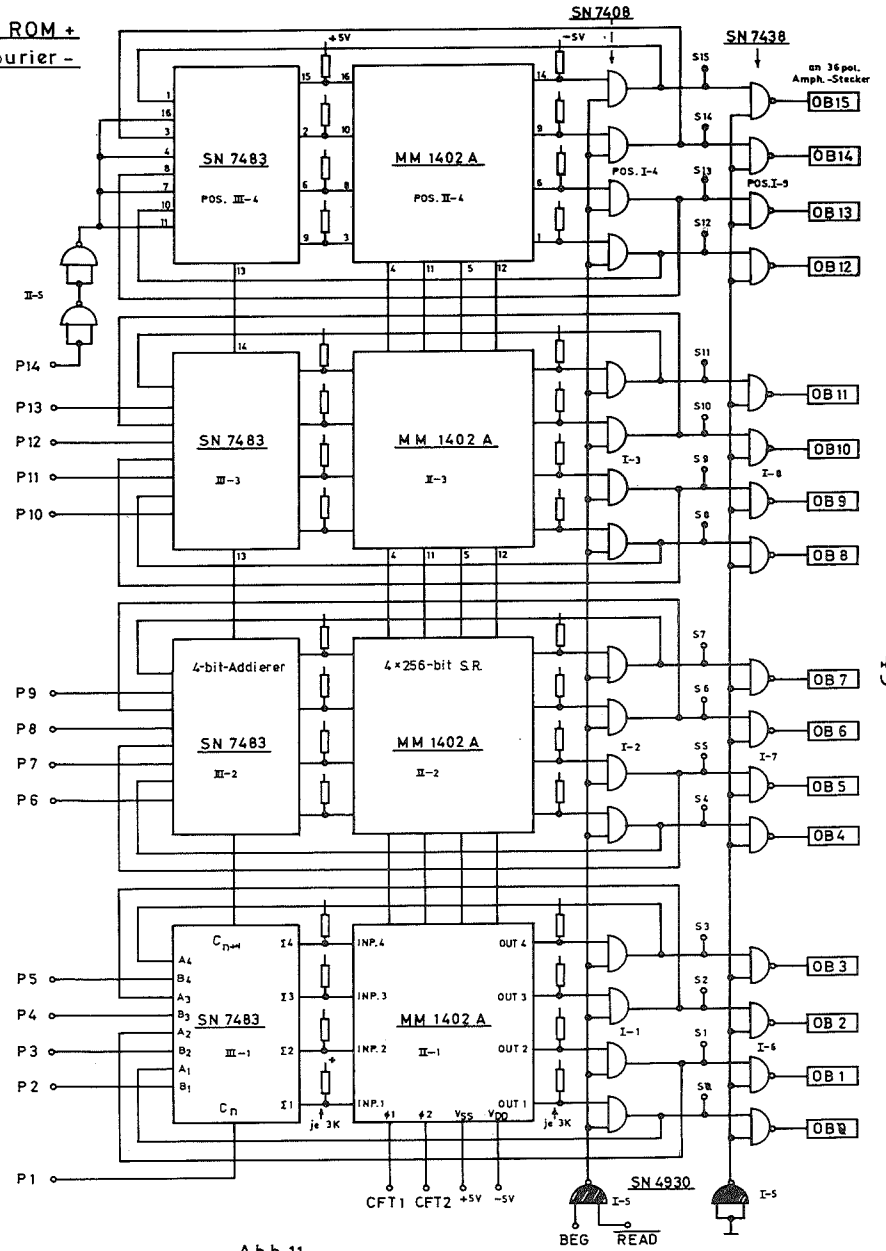
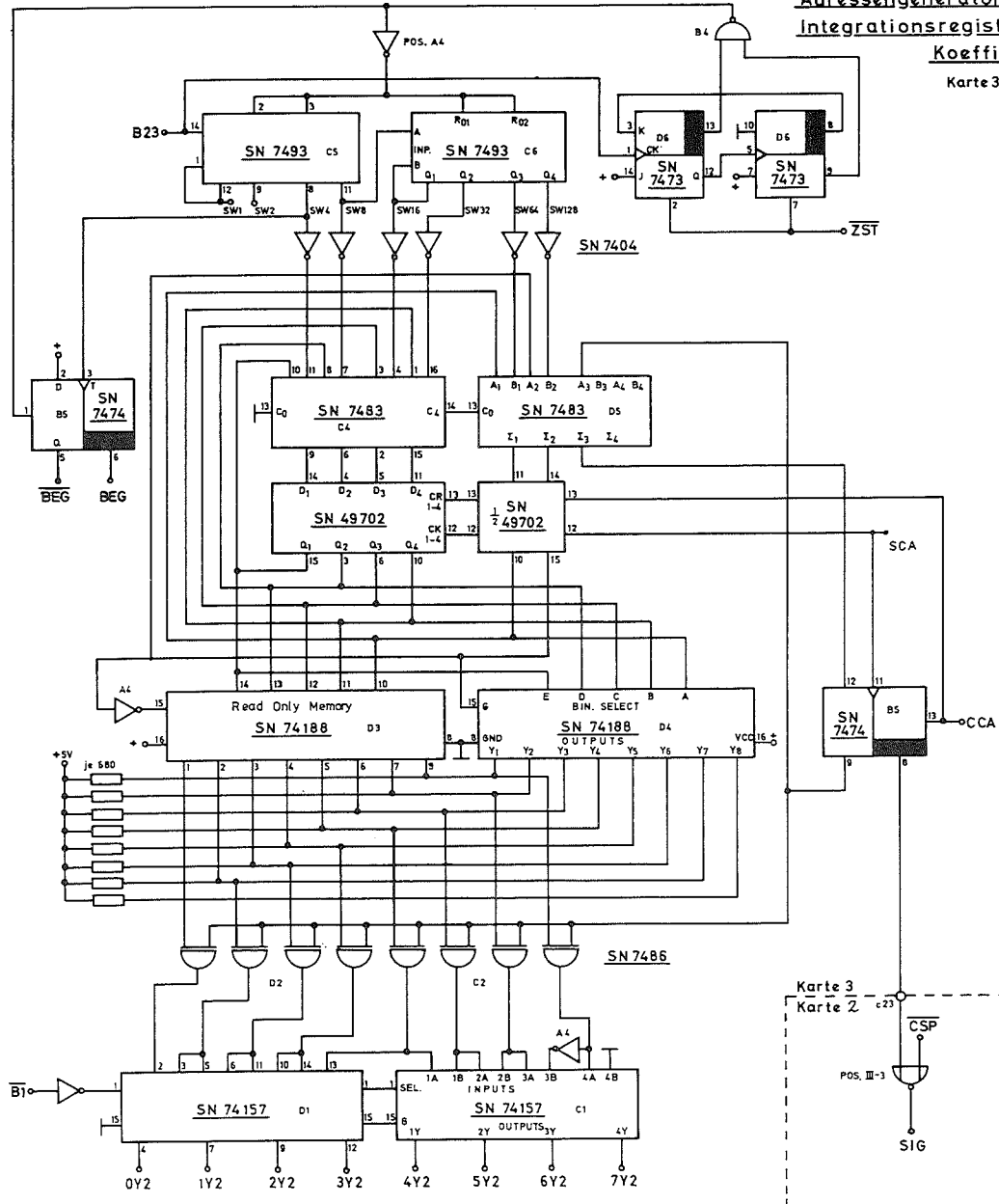
48

Abb.10 15. AUG. 1974 MASSIER/NECK



**Adressengenerator, Cosinus ROM +  
Integrationsregister für Fourier-  
Koeffizienten**

Karte 3 : Karte 1



16. AUG. 1974 MASSIER / NECK Abb. 11

FRONTPLATTE

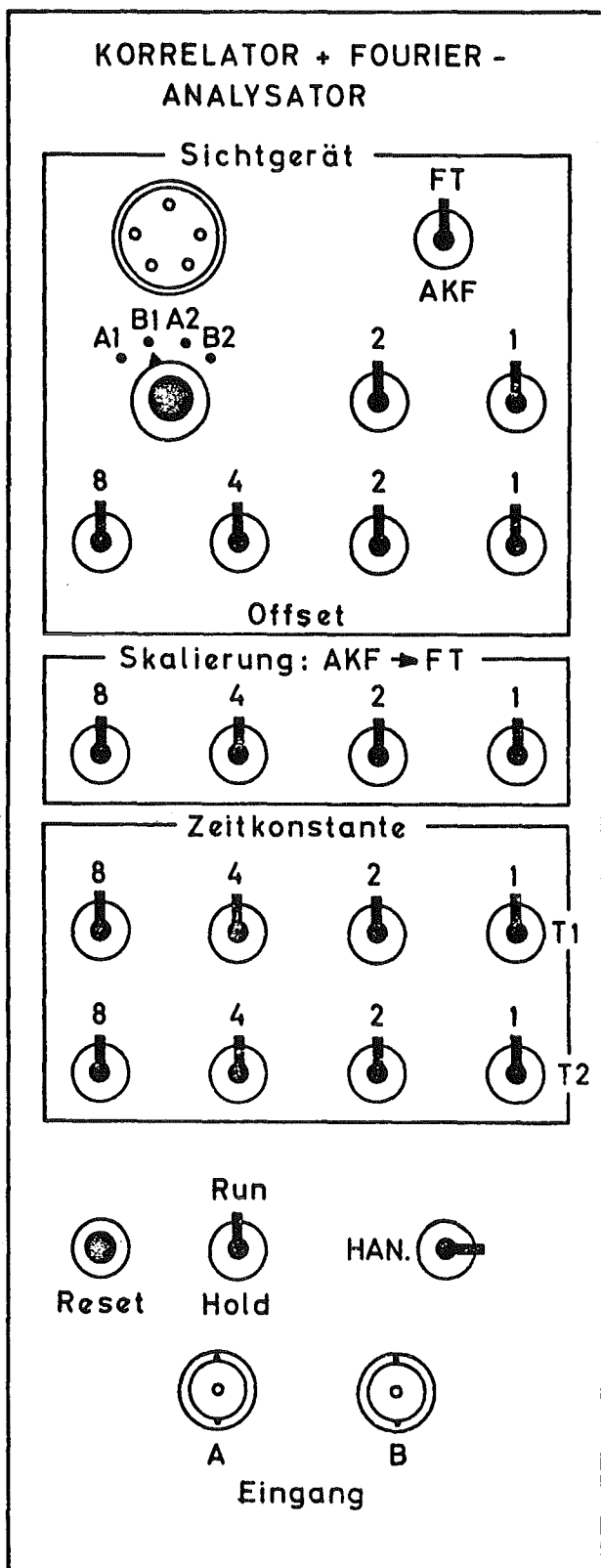


Abb.12

12. SEPT. 1974  
MASSIER/NECK

Betriebsspannungen u. Tuchelanschlüsse  
auf Karte 2 bzw. 3



KARTE 2

STECKERLEISTE NR.

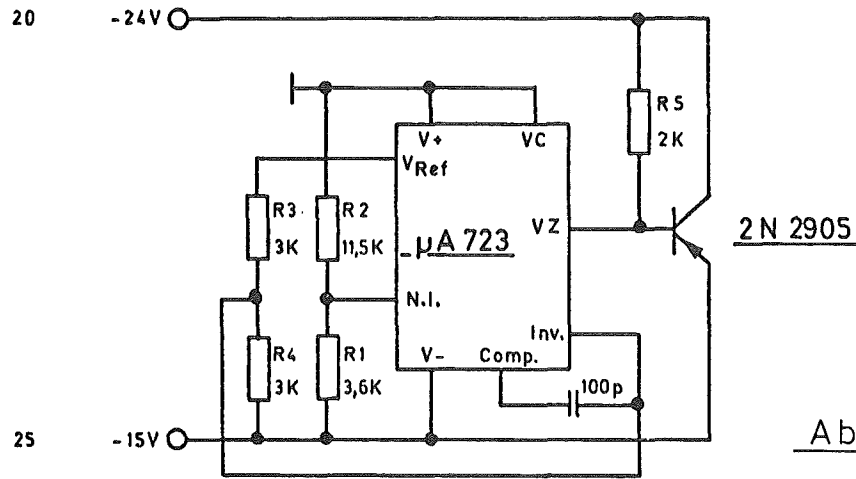
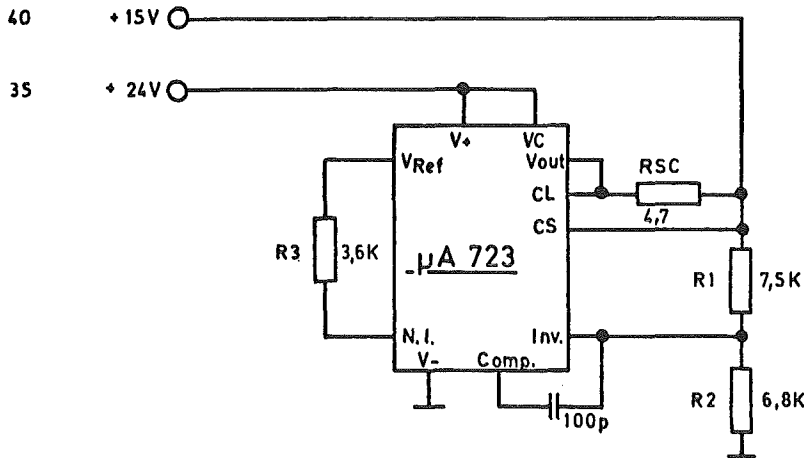
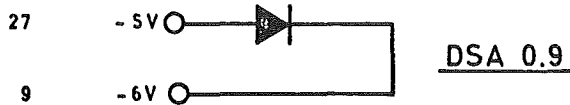
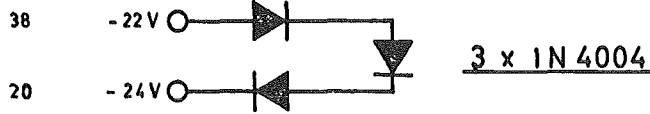
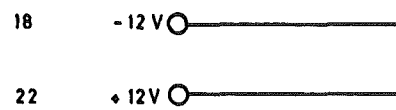
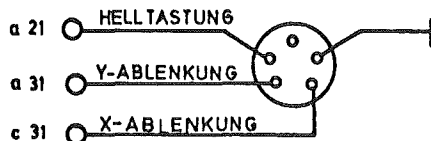


Abb.13



Anschlüsse Karte 3  
(mittl. Karte)



5pol. Tuchel für Sichtgerät